
GAZİ ÜNİVERSİTESİ
Gazi
1926

BASKI DEVRE KARTI TASARIMININ 10 GİGABİT ETHERNET SİNYALLERİ ÜZERİNE ETKİSİNİN S PARAMETRELERİ TÜRÜNDEN ANALİZİ

Bahattin KANAL

YÜKSEK LİSANS TEZİ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ ANA BİLİM DALI

GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

ARALIK 2024

ETİK BEYAN

Gazi Üniversitesi Fen Bilimleri Enstitüsü Tez Yazım Kurallarına uygun olarak hazırladığım bu tez çalışmasında;

- Tez içinde sunduğum verileri, bilgileri ve dokümanları akademik ve etik kurallar çerçevesinde elde ettiğimi,
- Tüm bilgi, belge, değerlendirme ve sonuçları bilimsel etik ve ahlak kurallarına uygun olarak sunduğumu,
- Tez çalışmasında yararlandığım eserlerin tümüne uygun atıfta bulunarak kaynak gösterdiğimi,
- Kullanılan verilerde herhangi bir değişiklik yapmadığımı,
- Bu tezde sunduğum çalışmanın özgün olduğunu,

bildirir, aksi bir durumda aleyhime doğabilecek tüm hak kayıplarını kabullendiğimi beyan ederim.

Bahattin KANAL

19/12/2024

BASKI DEVRE KARTI TASARIMININ 10 GİGABİT ETHERNET SİNYALLERİ ÜZERİNE ETKİSİNİN S PARAMETRELERİ TÜRÜNDEN ANALİZİ

(Yüksek Lisans Tezi)

Bahattin KANAL

GAZİ ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ

Aralık 2024

ÖZET

Günümüzde sayısal kart tasarımında kullanılan çeşitli elektronik haberleşme protokolleri bulunmaktadır. Bu elektronik haberleşme protokolleri tasarlanan sayısal kartların çevre birimlerle veri alışverişi yapmasını sağlamaktadır. Elektronik haberleşme protokolleri ile iletilen veri boyutlarının ve iletim hızlarının artması, mekanik boyutların minimum olacak şekilde kart tasarlanabilmesi gibi isterler sebebiyle günümüzde baskı devre kartı tasarımı çok daha önemli hale gelmiştir. Baskı devre kartı tasarım öncesi ve sonrasında veri iletim hızını etkileyecek tüm faktörlerin derinlemesine analiz edilmesi gerekir. Sayısal kart tasarımında kullanılan elektronik haberleşme protokollerinden biri de ethernet protokolüdür. Değişken veri hızlarına sahip Ethernet protokol standartları bulunmaktadır. Bu çalışmada 10 gigabit Ethernet sinyalleri üzerine baskı devre kartı tasarımının etkileri incelenmiştir. Baskı devre kartı tasarımı yapılırken farklı tasarım metotlarının yüksek hızlı Ethernet iletim hatları üzerindeki etkisi Siemens HyperLynx yazılımı ile analiz edilmiştir. Analiz çıktıları saçılma parametreleri türünden alınmıştır. Farklı tasarım metotları için farklı analiz çıktıları paylaşılarak sonuçlar üzerinden hangi metotların Ethernet 10 gigabit sinyallerin iletiminde daha etkili olabileceği tartışılmıştır.

Bilim Kodu	:	93432
Anahtar Kelimeler	:	Baskı devre kartı, 10 gigabit ethernet, Saçılma parametreleri
Sayfa Adedi	:	55
Danışman	:	Prof. Dr. Nursel AKÇAM

ANALYSIS OF THE EFFECT OF PRINTED CIRCUIT BOARD DESIGN ON 10 GIGABIT ETHERNET SIGNALS FROM THE TYPE OF S PARAMETERS

(M. Sc. Thesis)

Bahattin KANAL

GAZİ UNIVERSITY

GRADUATE SCHOOL OF NATURAL AND APPLIED SCIENCES

December 2024

ABSTRACT

There are various electronic communication protocols used in digital card design today. These electronic communication protocols enable the designed digital cards to exchange data with peripheral units. Due to demands such as increasing data sizes and transmission speeds transmitted by electronic communication protocols, designing digital cards so that mechanical dimensions are minimal, the design of printed circuit boards has become much more important today. Before and after the design of the printed circuit board, it is necessary to analyze in depth all the factors that will affect the data transmission speed. One of the electronic communication protocols used in the design of digital cards is the ethernet protocol. There are Ethernet protocol standards with variable data rates. In this study, the effects of printing circuit board design on 10 gigabit Ethernet signals were examined. While designing the printed circuit board, the effect of different design methods on high-speed Ethernet transmission lines was analyzed with Siemens HyperLynx software. The analysis outputs were taken from the scattering parameters type. By sharing different analysis outputs for different design methods, it was discussed which methods might be more effective in transmitting Ethernet 10 gigabit signals over the results.

Science Code	:	93432
Key Words	:	Printed circuit board, 10 gigabit ethernet, Scattering parameters
Page Number	:	55
Supervisor	:	Prof. Dr. Nursel AKÇAM

TEŞEKKÜR

Hayatımın her anında koşulsuz yanımda olan ve desteklerini esirgemeyen anneme, babama ve kardeşlerime, tez sürecinde değerli yardımları ve rehberliği için danışman hocam Prof. Dr. Nursel AKÇAM' a, çalışmalarım boyunca her türlü destek verici tutumları için ASELSAN ve ASELSAN AKADEMİ' ye, akademik yayın ve tez yazım sürecinde destekleri için değerli dostlarım Ayhan Sefa YILDIZ, Mustafa KARTAL, Yunus SEVİM' e ve bu süreçte emeği olan herkese çok teşekkür ederim.

İÇİNDEKİLER

Sayfa

ÖZET iv

ABSTRACT v

TEŞEKKÜR vi

İÇİNDEKİLER vii

ÇİZELGELERİN LİSTESİ ix

ŞEKİLLERİN LİSTESİ x

RESİMLERİN LİSTESİ xii

SİMGELER VE KISALTMALAR xiii

1. GİRİŞ 1

2. GENEL KAVRAMLAR 5

2.1. Ethernet 5

2.1.1. Ethernet'in tarihçesi 5

2.1.2. Ethernet'in gelişimi 6

2.1.3. Fast ethernet 7

2.1.4. Gigabit ethernet 7

2.1.5. 10 gigabit ethernet 8

2.1.6. 10 gigabit ethernet arabirimleri 8

2.2. Saçılma Parametreleri 8

2.2.1. İki kapılı devrelerin temel özellikleri 8

2.2.2. Saçılma parametrelerinin tanımlanması 10

2.3. Baskı Devre Kartı Tasarımı 14

2.3.1. Baskı devre kartı tarihi gelişimi 14

2.3.2. Baskı devre kartı katman yapısı 16

2.3.3. Baskı devre kartı iletim hatları 18

Sayfa

2.3.4. Baskı devre kartlarında via kullanımı 19

2.3.5. Baskı devre kartlarında yüksek hızlı veri iletimi..... 20

3. ETHERNET VERİ İLETİMİ BDK TASARIMI..... 21

3.1. Baskı Devre Kartı Tasarımı 21

3.2. Baskı Devre Kartı Katman Yapısı..... 21

3.3. Baskı Devre Kartı Yollandırma Tasarımı 24

4. ANALİZ ÇALIŞMALARI VE YORUMLAR..... 25

4.1. Birinci Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları 25

4.2. İkinci Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları 27

4.3. Üçüncü Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları..... 29

4.4. Dördüncü Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları 31

4.5. Beşinci Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları 33

4.6. Altıncı Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları 35

4.7. Yorumlar..... 37

4.7.1. Birinci, ikinci ve üçüncü tasarım metotları çıktıları için karşılaştırma.... 37

4.7.2. Birinci ve dördüncü tasarım metotları çıktıları için karşılaştırma..... 39

4.7.3. Birinci ve beşinci tasarım metotları çıktıları için karşılaştırma 41

4.7.4. Birinci ve altıncı tasarım metotları çıktıları için karşılaştırma 42

5. SONUÇ VE ÖNERİLER..... 45

KAYNAKLAR 49

ÖZGEÇMİŞ 55

ÇİZELGELERİN LİSTESİ

Çizelge **Sayfa**

Çizelge 2.1. Ethernet Standartları 6

Çizelge 2.2. 10 Gigabit Ethernet Arabirimleri..... 8

ŞEKİLLERİN LİSTESİ

Şekil **Sayfa**

Şekil 2.1. İki Portlu Bir Devre 9

Şekil 2.2. İki kapılı devre tanımı 11

Şekil 2.3. Global PCB 2024 raporuna göre küresel BDK üretim pazar payı 15

Şekil 2.4. Şerit iletim hattı yan kesit görüntüsü 17

Şekil 2.5. Mikro şerit iletim hattı yan kesit görüntüsü 18

Şekil 3.1. 8 katmanlı rigid baskı devre kartı katman yapısı 22

Şekil 4.1. Birinci tasarım metodu için oluşan S11 yansıma katsayısı grafiği 26

Şekil 4.2. Birinci tasarım metodu için oluşan S21 iletim katsayısı grafiği 26

Şekil 4.3. İkinci tasarım metodu için oluşan S11 yansıma katsayısı grafiği 28

Şekil 4.4. İkinci tasarım metodu için oluşan S21 iletim katsayısı grafiği 28

Şekil 4.5. Üçüncü tasarım metodu için oluşan S11 yansıma katsayısı grafiği 30

Şekil 4.6. Üçüncü tasarım metodu için oluşan S21 iletim katsayısı grafiği 30

Şekil 4.7. Dördüncü tasarım metodu için oluşan S11 yansıma katsayısı grafiği 32

Şekil 4.8. Dördüncü tasarım metodu için oluşan S21 iletim katsayısı grafiği 32

Şekil 4.9. Beşinci tasarım metodu için oluşan S11 yansıma katsayısı grafiği 34

Şekil 4.10. Beşinci tasarım metodu için oluşan S21 iletim katsayısı grafiği 34

Şekil 4.11. Altıncı tasarım metodu için oluşan S11 yansıma katsayısı grafiği 36

Şekil 4.12. Altıncı tasarım metodu için oluşan S21 iletim katsayısı grafiği 36

Şekil 4.13. Birinci, ikinci ve üçüncü tasarım metotları için S11 parametresi grafikleri 38

Şekil 4.14. Birinci, ikinci ve üçüncü tasarım metotları için S21 parametresi grafikleri 39

Şekil 4.15. Birinci ve dördüncü tasarım metotları için S11 parametresi grafikleri 40

Şekil 4.16. Birinci ve dördüncü tasarım metotları için S21 parametresi grafikleri 40

Şekil 4.17. Birinci ve beşinci tasarım metotları için S11 parametresi grafikleri 41

Şekil 4.18. Birinci ve beşinci tasarım metotları için S21 parametresi grafikleri 42

Şekil **Sayfa**

Şekil 4.19. Birinci ve altıncı tasarım metotları için S11 parametresi grafikleri 43

Şekil 4.20. Birinci ve altıncı tasarım metotları için S21 parametresi grafikleri 43

RESİMLERİN LİSTESİ

Resim **Sayfa**

Resim 2.1. Robert Metcalfe'nin ilk Ethernet tasarımı çizimi 5

Resim 2.2. Wang model hesap makinasına ait baskı devre kartı, 1968 15

Resim 2.3. ISOLA firması cam örgü tipleri 17

Resim 2.4. 3 farklı via tipi 19

Resim 3.1. 8 katmanlı baskı devre kartı için empedans değerleri 23

Resim 3.2. 8 katmanlı baskı devre kartı tasarımı 24

Resim 4.1. Birinci tasarım metodu için yollandırma tasarımı 25

Resim 4.2. İkinci tasarım metodu için yollandırma tasarımı 27

Resim 4.3. Üçüncü tasarım metodu için yollandırma tasarımı 29

Resim 4.4. Dördüncü tasarım metodu için yollandırma tasarımı 31

Resim 4.5. Beşinci tasarım metodu için yollandırma tasarımı 33

Resim 4.6. Altıncı tasarım metodu için yollandırma tasarımı 35

SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler	**Açıklamalar**
$\boldsymbol{\mu}$	Mikro
$\boldsymbol{\sigma}$	Standart Sapma
ω	Açısal Frekans
Ω	Ohm
$\boldsymbol{\pi}$	Pi Sayısı
f	Frekans
T	Periyod

Kısaltmalar	**Açıklamalar**
ANSI	American National Standarts Institute
ARPA	Advanced Research Projects Agency
BDK	Baskı Devre Kartı
BGA	Ball Grid Array
CAT5	Category 5
dB	Desibel
DIX	December, Intel and Xerox
GBPS	Giga bits per second
IEEE	Institute of Electrical and Electronics Engineers
ISO	International Organization for Standardization
IPC	Institute for Interconnecting and Packaging Electronic Circuits
LAN	Local Area Network
PCB	Printed Circuit Board
PI	Power Integrity
PHY	Physical
PTH	Plated Through Hole
S	Scattering

Kısaltmalar	Açıklamalar
SNR	Signal to Noise Ratio
SFP	Small Form-factor Pluggable
SI	Signal Integrity
WAN	Wide Area Network
WECC	World Electronic Circuit Council

1. GİRİŞ

Ethernet, veri iletiminin temelini oluşturan ve bilgisayar ağlarının etkin işleyişini sağlayan bir iletişim protokolüdür. Bu protokol, verilerin düşük maliyetli ve güvenilir bir şekilde aktarılmasını mümkün kılarak modern iletişim sistemlerinin temelini atmıştır. Tarihsel perspektifte bakıldığında, Ethernet'in Xerox ARPA (Advanced Research Projects Agency) ekibi tarafından geliştirilerek 1970'lerin sonlarından itibaren yaygın olarak kullanılmaya başlandığı görülmektedir. Başlangıçta 10 Mbps hızında iletim sağlayan ethernet protokolü, zaman içinde 100 Mbps, 1 Gbps, 10 Gbps ve günümüzde daha yüksek hızlara erişebilen çeşitli standartlara dönüşmüştür. Bu standartlar, veri iletimindeki artan talepler ve teknolojik yenilikler doğrultusunda geliştirilmiş ve farklı uygulama alanlarına uyum sağlamıştır. Bu çalışmada 10 Gbps sinyal hızına erişebilen Ethernet protokolü kullanılmıştır.

Teknolojik yenilikler ve artan talepler doğrultusunda son yıllarda daha önemli bir hale gelen baskı devre kartı tasarımı veri iletiminde kritik bir öneme sahip hale gelmiştir. Veri iletim hızının yüksek olduğu uygulamalarla birlikte öngörülemeyen tasarım problemleri ortaya çıkmıştır. Baskı devre kartı tasarımının tüm aşamaları ile birlikte doğru değerlendirilmesi ve uygulanması yüksek hızlı veri iletimi açısından çok önemlidir.

Teknolojik gelişmeler ışığında baskı devre kartlarında kullanılan elektronik haberleşme veri iletim boyutları ve hızları sürekli olarak artmaktadır. Yüksek veri iletim hızına sahip elektronik haberleşme protokollerinin kullanıldığı baskı devre kartlarının tasarımı daha önemli hale gelmiştir. Katman yapısından kullanılacak temel malzemelere, kullanılacak temel malzemelerin elektriksel ve mekanik özelliklerine, doğru empedans değerini sağlayacak iletim hattı tipi ve boyutlarına, tasarımda kullanılacak via tipi gibi birçok parametre tasarım esnasında dikkate alınmalıdır. Düşük veri iletim hızlarında çok da fazla ihtiyaç duyulmayan ve önem verilmeyen bazı yeni isterler baskı devre kartı tasarımı aşamasında dikkate alınmaya başlanmıştır. Burada yüksek hızlı veri iletiminde baskı devre kartı tasarımının etkileri hakkında literatürde yer alan çalışmalar özetlenmiştir.

Alexandra Dana Oltean doktora tezinde, 10 gigabit Ethernet switch yapısını incelemiştir. Başarılı, pratik ve ekonomik bir çözüm olabilmesi için mekanik ve elektriksel ara bağlantılara tüm yönleri ile dikkat edilmesi gerektiğini belirtmektedir. Çalışmasında 10

gigabit Ethernet switch kullanımında konektör seçiminin ve baskı devre kartı tasarımının sinyal bütünlüğünü sağlaması ile ilgili analizler yapılmıştır. Tasarımda kullanılan via yapılarının, iletim hattı boyutlarının sinyal iletimine etkisi analiz edilmiştir [1].

Furkan Aydın yüksek lisans tezinde, bant genişliği yüksek veri iletim teknolojilerinin hızlı ve maliyeti düşük testlerini gerçeklemek için baskı devre kartı tabanlı bir test platformu geliştirmiştir. Yapılan tasarım ile 5 Gbps bant genişliğine sahip yüksek hızlı protokolün saçılma parametreleri modellemesi gerçekleştirilmiştir. Tasarlanan taşıyıcı baskı devre kartı 100 µm genişliğinde dielektrik malzeme içermektedir. 15 µm kalınlığında ve 50 Ω empedans kontrollü mikro şerit hat içermekte, 96 kanaldan oluşmaktadır. Farklı bant genişlikleri için S parametreleri ölçümleri sağlanmıştır [2].

Steve Bowers ve Herbert Lage çalışmalarında 10 Gbps veri iletim hızına sahip sinyallerin iletiminde baskı devre kartı tasarımının etkilerini incelemiştir. Baskı devre kartı tasarımında dikkat edilmesi gereken ve sıklıkla sinyal bütünlüğüne zarar veren hususları tanımlamışlardır. Sinyallerin frekansa bağlı olarak değişkenlik gösteren özellikleri üzerinde durulmuştur. Farklı baskı devre kartı tasarım parametreleri uygulanarak S parametre ölçümleri paylaşılmıştır. Baskı devre kartı tasarımında via kullanımının sinyal iletim kalitesine etkilerini gösteren S parametre çıktıları da çalışmada paylaşılmıştır [3].

Hidehiro Toyoda ve arkadaşları çalışmalarında 10 Gbps veri iletim hızına sahip iletim hatları üzerine baskı devre kartı katman yapısı, iletim hattı türü, iletim hattı yapısı ve via kullanımının etkilerini araştırmıştır. İletim hattındaki kayıpları önlemek için uygun elektriksel ve mekanik özelliklere sahip dielektrik malzemeler kullanılarak çok katmanlı bir baskı devre kartı tasarlanmış ve iletim hatları ara katmanlardan geçirilmiştir. Katmanların tamamına ulaşan via kullanımının sinyal bütünlüğüne zarar verebileceği, yüksek frekansa sahip iletim hatları için kör via kullanımının da seçeneklerden biri olabileceği üzerinde durulmuştur [4].

Leza Hlele yüksek lisans tezinde elektronik endüstrisinde oluşan yeni isterler sebebiyle baskı devre kartlarının kompleks yapılara dönüştüğünü belirtmiştir. Çok katmanlı baskı devre kartı tasarımlarında veri iletimi sağlanırken her bir bileşenin son derece hassasiyetle değerlendirilerek tasarımın yapılması gerektiğini vurgulamıştır. Bu çalışmada en önemli bileşenlerden biri olan ve baskı devre kartları arasında dikey bağlantı sağlayan vialar temel

araştırma konusu olmuştur. Viaların geometrik şekillerinin, ped ve delik özelliklerinin yüksek frekanslı sinyallerin iletim ve yansıması üzerine etkileri araştırılmıştır. Yansımayı en aza indirmek çalışmanın amacı olmakla birlikte, via kullanımı ile oluşan iletim ve yansıma çıktıları S parametreleri cinsinden grafiklerle ifade edilmiştir [5].

Mohammad S. Sharawi çalışmasında yüksek hızlı sinyal içeren baskı devre kartı tasarımlarında tasarım öncesi göz önünde bulundurulması ve analiz edilmesi gereken temel parametreleri ve sorunları ele almıştır. Baskı devre kartı katman yapısının belirlenmesi, via kullanımı, iletim hattı türü ve boyutlarının belirlenmesi, belirlenen boyutların sinyallerin empedans değerlerine uygun olması gibi parametrelerin baskı devre tasarımında sinyal bütünlüğünün sağlanması konusunda önem arz ettiği belirtilmiştir [6].

Armen Vardapetyan ve Chong-Jin Ong çalışmalarında maksimum SNR (Signal to Noise Ratio) değeri sağlayabilmek için tasarımlarda kullanılan diferansiyel iletim hatların optimizasyonu için bir yöntem sunmuşlardır. 3 farklı via tipi için optimum empedans profiline sahip yöntem belirtilmiştir. Via bağlantılarından kaynaklanacak kapasitif ve endüktif etkiler göz önüne alınarak tasarım örneği sunulmuştur [7].

Christian Johansson ve Torbjörn Manefjord çalışmalarında iletilen veri boyutlarının artması ile birlikte veri saat frekans değerlerinin de yükselmesinin 10 gigabit seri Ethernet protokolü gibi yüksek hızlı sinyaller için sinyal bütünlüğü konusunda yeni isterler oluşturduğu konusuna değinilmiştir. Bu isterler kapsamında farklı tasarım opsiyonları için iletim hattı analizlerini HyperLynx yazılım aracını kullanarak gerçekleştirmişlerdir. Analizlerde 18 katmanlı bir baskı devre kartı kullanılmıştır. Belirtilen katman yapısı ile diferansiyel iletim hatları için hesaplanan empedans ve hat kalınlıkları değerleri verilmiştir. Tüm katmanları kapsayacak şekilde kullanılan viaların iletim hattı kayıplarını artırdığı açıklanmıştır. Farklı via tipleri için S21 iletim katsayısı parametresi analizleri paylaşılmıştır [8].

Qiang Wu ve arkadaşları ise çalışmalarında sinyal bütünlüğünü etkileyen 3 temel faktörü analiz etmişlerdir. İletim hattı empedans sürekliliği, iletim hattı kayıpları ve iletim hatları arasındaki girişim konuları üzerine çalışma yapılmıştır. Baskı devre kartı tasarımının sinyal bütünlüğü üzerine etkileri araştırılmıştır. İletim hatları karakteristik özelliklerinin belirlenmesi için tasarım öncesinde baskı devre kartı katman yapısı belirlenmiştir. Baskı devre kartı tasarımında kullanılan viaların işlevsel olmadığı bazı katmanlardan geçmesinin

de iletim hattı kayıplarına yol açtığı belirtilmiştir. Bu kayıpların analizi HyperLynx yazılım aracı ile yapılmış olup saçılma parametreleri türünden analiz çıktıları paylaşılmıştır [9].

Bu tez çalışmasında, 10 Gbps Ethernet sinyali için baskı devre kartı tasarım varyasyonlarının sinyal iletimini nasıl etkilediği bilgisayar destekli yazılım aracı kullanılarak araştırılmıştır. SIEMENS firması ürünü PADS PROFESSIONAL ve HYPERLYNX SI/PI yazılımı kullanılmıştır. 10 Gbps Ethernet protokolüne sahip sayısal bir kart tasarım örneği kullanılmıştır. Farklı baskı devre kartı tasarım varyasyonları için farklı analiz sonuçları elde edilmiştir. Sonuçların S parametreleri (Scattering Parameters) türünden çıktıları alınarak karşılaştırma yapılmıştır. Farklı tasarım opsiyonları için sonuçlar değerlendirilerek en uygun tasarım seçenekleri konusunda açıklamalar yapılmıştır.

Bu tez çalışmasının birinci bölümünde, BDK tasarımının ethernet sinyallerinin iletimi üzerine etkileri ile ilgili literatürdeki çalışmalardan kısaca bahsedilmiştir. İkinci bölümde Ethernet'in tarihçesi, gelişimi ve zamanla gelişen farklı hıza sahip protokol özellikleri anlatılmıştır. Tezin üçüncü bölümünde çalışma kapsamında tasarlanan baskı devre kartı hakkında bilgiler verilmiştir. Ön tasarım, katman yapısı tasarımı ve kritik tasarım aşamaları detaylandırılmıştır. Tezin dördüncü bölümünde PADS PROFESSIONAL yazılım aracı ile farklı metotlarda baskı devre kartı tasarımları tamamlanmıştır. Farklı yollandırma metotları ile tasarlanan baskı devre kartı için HYPERLYNX SI/PI yazılım aracı kullanılarak S parametreleri türünden analiz çıktıları elde edilmiştir. Tezin son bölümü olan beşinci bölümde ise tez çalışması ve sonuçlarının değerlendirilmesi yapılarak gelecek çalışmalar için öneriler verilmiştir.

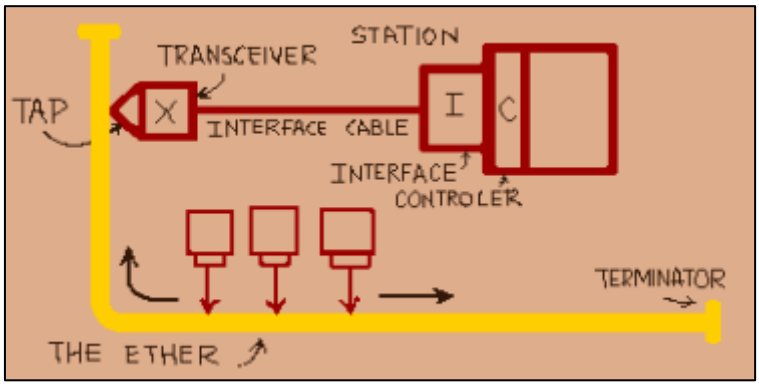
2. GENEL KAVRAMLAR

2.1. Ethernet

2.1.1. Ethernet'in tarihçesi

Xerox firmasında mühendis olan Robert Metcalfe, 1973'te yeni tasarladığı Ethernet ağ sistemini tanımladı. Temel bir sistem olmasına rağmen inovatif ve zamanının ilerisinde olan bu ağ sistemi, bilgisayar istasyonları arasında bağlantı sağlamak, iş istasyonları ve yazıcılar gibi çevre birimler arasında veri göndermek için kullanıldı.

Metcalfe ve iş arkadaşları tasarladıkları Ethernet ağ sistemi için patent almışlardır. Aynı zamanda Ethernet ağ sistemi tamamen Xerox'a ait bir ağ sistemiydi. Fakat çok yakın zamanda Metcalfe ve arkadaşlarının modellediği bu sistem dünya çapında bir standart haline geldi [10].



Resim 2.1. Robert Metcalfe'nin ilk Ethernet tasarımı çizimi [10].

Metcalfe'nin ilk modellediği Ethernet ağ sistemi 2,94 Mbps hızında çalışıyordu (Resim 2.1). Bunun devamında 1980 yılı aralık ayında Intel ve Xerox, 10 Mbps hızına sahip Ethernet ağ sistemleri için bir Ethernet standardı yayınladı. Yine aynı yıl içerisinde, Elektrik ve Elektronik Mühendisleri Enstitüsü (Institute of Electrical and Electronics Engineers- IEEE) açık ağ standartlarını geliştirmek üzere bir komiteye görev verdi. 1985 yılında bu komite, standardın Ethernet DIX (December, Intel, Xerox) standardını temel alan ağ sistemi ile ilgili bölümünü yayınladı. Enstitü yayınladığı bu başlıkta Ethernet'ten bahsetmemiş olsa da

Metcalfe'nin modellemiş olduğu ağ sistemi için kullandığı terim benimsenmişti. Bu tarihten sonra IEEE 802.3, Ethernet standardı olarak anılmaya başlandı.

Çizelge 2.1. Ethernet standartları

Supplement	Year	Description
802.3a	1985	10Base-2
802.3c	1986	10 Mbps repeater specifications
802.3d	1987	FOIRL (fiberlink)
802.3i	1990	10Base-T (twisted pair)
802.3j	1993	10Base-F (fiber optic)
802.3u	1995	100Base-T (Fast Ethernet and autonegotiation)
802.3x	1997	Full Duplex
802.3z	1998	1000Base-X (Gigabit Ethernet)
802.3ab	1999	1000Base-T (Gigabit Ethernet over twisted pair)
802.3ac	1998	VLAN tag (frame size extension to 1522 bytes)
802.3ad	2000	Parallel links (link aggregation)
802.3ae	2002	10-Gigabit Ethernet
802.3ah	2004	Ethernet in the first mile
802.3as	2005	Frame expansion
802.3at	2005	Power over Ethernet Plus
802.3av	2009	10 Gbit/s EPON
802.3ba	2010	40 Gbit/s and 100 Gbit/s Ethernet.
802.3bm	2015	100G/40G Ethernet for optical fiber
802.3bv	2017	Gigabit Ethernet over plastic optical fiber (POF)
802.3cb	2018	2.5 Gbit/s and 5 Gbit/s Operation over Backplane
802.3cm	2020	400 Gbit/s fiber (four and eight pairs, 100 m)
802.3cr	2021	Isolation (maintenance)
802.3df	2024	200 Gb/s, 400 Gb/s and 800 Gb/s using 100 Gbit/s lanes

Çizelge 2.1'de görüldüğü gibi, 1985 yılından itibaren çok fazla Ethernet standardı oluşturulmuştur. IEEE standartları, Amerikan Ulusal Standartlar Enstitüsü (American National Standarts Institute- ANSI) ve Uluslararası Standartlar Örgütü (International Organization for Standardization- ISO) tarafından kabul görmüştür. ISO standardizasyonu, dünya çapındaki birçok firma ve kuruluşun Ethernet sistem ürünlerini üretirken ve Ethernet ağ sistemlerini kullanırken bu standartları uygulaması manasına gelir [10].

2.1.2. Ethernet'in gelişimi

1998 yılında yayınlanan standart ile hayatımıza giren Gigabit Ethernet, çekirdek ağlarda yaygınlaşarak sıklıkla birçok yerde karşımıza çıkmaya başlamıştır. 2004 yılında Gigabit Ethernet kişisel bilgisayarlara uygulanmaya başlamıştır. 2002 yılında Gigabit Ethernet'in gelişmiş bir versiyonu olan 10-Gigabit Ethernet standartlaştırılarak çekirdek ağ sistemlere uygulanmaya başladı. Tüm bu gelişmelerle birlikte baskı devre kartlarındaki (BDK) iletim hatları için gerekli olan bant genişliği, Gigabit Ethernet için 1,25 Gbps' den, 10 Gigabit Ethernet için yaklaşık 3,125 Gbps'ye yükseldi [4].

2.1.3. Fast ethernet

1980 yılı ortalarında 10 Mbps veri iletimi çok hızlı görünse de hıza olan isterler, tel veya fiber optik kablo üzerinden 100 Mbps Ethernet ağ sistemi için 1995 standardının (IEEE 802.3u) oluşturulmasına sebebiyet verdi. 100Base-T standardı ile 10Base-T standardı birbirine yakın modeller olmasına rağmen ağ tasarımcılarının müşteri odaklı yeni bant genişliği isterlerini belirlemesi gerekiyordu. Bant genişliği seçilebilir bir yapıda olduğundan standart, bu iki veri iletim hızı arasında otomatik olarak iletişim kuracak ekipmanlara da müsaade ediyordu. Şöyle ki bir Ethernet cihazı 10 Mbps veri iletim ağından iletim yapıyor veya alıyorsa o ağı destekleyebilir. Ağ 100 Mbps veri iletim hızında çalışıyorsa aynı cihaz otomatik olarak daha yüksek hıza geçme yeteneğine sahiptir. Ethernet ağ sistemleri bu varyasyonda 10 Mbps veya 100 Mbps (Hızlı Ethernet) olabilir [10].

2.1.4. Gigabit ethernet

Gigabit Ethernet, 10 Mbps ve 100 Mbps veri iletim hızlarına sahip Ethernet ağ sistemleri ile hemen hemen aynı şekilde çalışır, tek farkı daha hızlı bir versiyon olmasıdır. IEEE 802.3 standardının benzer çerçeve formatını, tam çift yönlü ve akış kontrol metotlarını kullanır [56-58].

Gigabit Ethernet ağ sistemi, ana bilgisayara giden kare hızını düşürmek için jumbo çerçeve formatından yarar sağlar. Standart olarak Ethernet çerçeve boyutları 64 ila 1518 bayt arası değerdedir. Jumbo çerçeveler 64 ila 9215 bayt arasında değer alabilirler. Daha büyük çerçeveler daha düşük kare hızlarına dönüştüğünden, gigabit Ethernet bağlantılarında jumbo

çerçevelerin kullanılması, son ana bilgisayar tarafından alınan ve işlenen paket sayısını (saniyede 80.000'den fazladan 15.000'in altına) büyük ölçüde azaltır [10].

Gigabit Ethernet ağ sisteminde veri iletimi, aşağıdaki gibi CAT 5 kablo ve optik fiber üzerinden sağlanabilir:

- 1000Base-CX - Kısa mesafeli taşıma (bakır)
- 1000Base-SX - 850 nm dalga boyu (fiber optik)
- 1000Base-LX - 1300 nm dalga boyu (fiber optik)

2.1.5. 10 gigabit ethernet

10 Gigabit Ethernet ağ sisteminin çalışma prensibi, düşük veri iletim hızına sahip Ethernet protokolüne benzer [50-52]. Katman 3 ve üstünde yer alan protokolleri koruyan IEEE 802.3 Ethernet çerçeve boyutunu ve formatını korur [53-55]. Fakat 10 Gigabit Ethernet protokolü sadece noktadan noktaya bağlantılar ile tam çift yönlü modda gerçekleşir [47-49]. 10 Gigabit Ethernet standardı iki fiziksel katmanlı ağ sistemi uygulaması ile tanımlanır:

- Yerel alan ağı (Local Area Network- LAN) PHY
- Geniş alan ağı (Wide Area Network- WAN) PHY

2.1.6. 10 gigabit ethernet arabirimleri

Hızlı Ethernet ve gigabit Ethernet ağ sistemlerinin birden çok arabirimi olduğu gibi, 10 gigabit Ethernet ağ sisteminin de Çizelge 2.2' de belirtilen yedi adet arabirimi vardır [10].

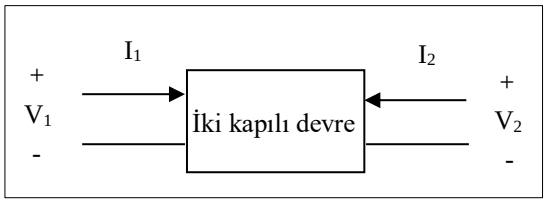
Çizelge 2.2. 10 Gigabit Ethernet arabirimleri

Interface	PHY	Optics
10GBASE-SR	LAN	850 nm serial
10GBASE-SR	LAN	1310 nm serial
10GBASE-SR	LAN	1550 nm serial
10GBASE-SR	LAN	4 x 1310 nm CWDM
10GBASE-SR	WAN	850 nm serial

2.2. Saçılma Parametreleri

2.2.1. İki kapılı devrelerin temel özellikleri

Doğrusal bir devrenin tanımlanması ve karakterize edilmesinde, belirli koşullar altında bu devrenin uygulanacak olan sinyale vereceği tepki tespit edilerek analiz gerçekleştirilir. Bu sayede devrenin belirli şartlardaki verdiği tepki önceden tespit edilir. Pratikte kullanılan devre analiz metotlarında, devrenin bir portu kısa devre, açık devre veya gücün bir yük üzerinde harcanması gibi durumlar oluşturulduğunda diğer porta sinyal uygulanarak devrenin analizinde kullanılan parametre değerleri tespit edilir. Şekil 2.1'de görülen doğrusal devrenin *h*, *y* ve *z* parametreleri Eşitlik 2.1, 2.2 ve 2.3'te verilmiştir [11, 37, 38].



Şekil 2.1 İki kapılı bir devre

h-Parametreleri :

$$V_1 = h_{11}I_1 + h_{12}V_2$$
$$I_2 = h_{21}I_1 + h_{22}V_2 \quad (2.1)$$

y-Parametreleri :

$$I_1 = y_{11}V_1 + y_{12}V_2$$
$$I_2 = y_{21}V_1 + y_{22}V_2 \quad (2.2)$$

z-Parametreleri :

$$V_1 = z_{11}I_1 + z_{12}I_2$$
$$V_2 = z_{21}I_1 + z_{22}I_2 \quad (2.3)$$

Bu parametre setleri arasındaki tek fark değişkenlerdir. Bu parametrelerin tespit edilmesi amacıyla bir kapıya kısa devre veya açık devre uygulaması yapıldığında, diğer kapıdan uygulanan akım veya gerilim değerleri ölçülür [39, 40].

Yüksek frekans aralıklarında, bahsedilen parametrelerin tespitinde kullanılan kısa devre ve açık devre gibi koşulların ayarlanmasında ve kapılardaki akım ve gerilim değerlerinin ölçülmesinde problemler gözlemlenir. Yüksek frekans değerlerinde, kısa devre, indüktans gibi davranır. Açık devre durumda ise kapasitans kaçağı tepkisi verir. Ek olarak akım ve gerilim ölçümlerinde uygulama yapılacak uygun cihaz bulmak zordur, çünkü akım ve gerilim değerleri ölçüm yapılan referans noktaya göre değişiklik gösterirler. İletim hattı, karakteristik empedansı Z_0' dan farklı bir yük ile sonlandırıldığında, hat üzerinde bulunan sinyalin bir kısmı yük üstünde harcanır ve bir kısmı da yansıyarak geri döner. Bu koşulda iletim hattı üzerindeki gerilim değeri ölçüm yapılan referans noktaya göre değişir.

İki kapılı devre parametreleri, temel devre teorisinden de bilineceği üzere empedans, admitans ve saçılma matrisleriyle tanımlanabilirler [13, 41, 42]. Fakat tanımlanma aşamalarında ortaya bazı istenmeyen sonuçlar çıkabilmektedir. Empedans ve admitans matris yapılarının sıfır veya sonsuz yük ile tamamlanmış olarak belirlenmesi her devrenin çalışmasına garanti sağlamaz. Bu sebepledir ki sonlu bir yük ile sonlandırılmış kapılar için belirlenmiş olması ve hemen her temel devreye uygun olarak kullanılabilmesi nedeniyle saçılma parametreleri tercih edilir [14, 43, 44]. Temel olarak saçılma parametreleri, devre üzerindeki kapılara gelen, iletilen ve yansıyan sinyal durumlarını ifade eder ve kullanım olarak çok pratik parametrelerdir [12, 45, 46].

2.2.2. Saçılma parametrelerinin tanımlanması

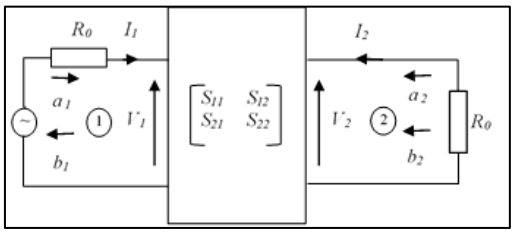
Doğrusal özellikte olan iki kapılı devreler gelen dalga ve giden dalga büyükleri cinsinden ifade edilebilirler. Temelde bu büyüklükleri kapılarda bulunan gerilim ve akım cinsinden de tanımlayabiliriz. Şekil 2.2'de birinci ve ikinci kapılar için gelen dalgalar zamanın bir fonksiyonu türünden tanımlanmıştır.

$$a_1(t) = \frac{1}{2}\left(\frac{V_1(t)}{\sqrt{R_0}} + \sqrt{R_0} i_1(t)\right) \tag{2.4}$$

$$a_1(t) = \frac{1}{2\sqrt{R_0}}\left(V_1(t) + R_0 i_1(t)\right) \tag{2.5}$$

$$a_2(t) = \frac{1}{2}\left(\frac{V_2(t)}{\sqrt{R_0}} + \sqrt{R_0} i_2(t)\right) \tag{2.6}$$

$$a_2(t) = \frac{1}{2\sqrt{R_0}}\left(V_2(t) + R_0 i_2(t)\right) \tag{2.7}$$



Şekil 2.2. İki kapılı devre tanımı

Şekil 2.2'de $V_1(t)$ ve $V_2(t)$ kapılardaki gerilimi $i_1(t)$ ve $i_2(t)$ ise akımı ifade eder. R_0, dalga büyüklüklerini tanımlarken önemli olan normalizasyon direncini temsil eder. Aynı şekilde bu direnci kapıları sonlandırırken de kullanmak kapılar arası empedans uyumu bakımından fayda sağlayacaktır. Bu özelliğinden dolayı kapı normalizasyon direnci olarak da bilinir [12].

Yaptığımız bu tanımlamaların tamamı Laplace ve Fourier dönüşümleri kullanılarak yapılmıştır. Bu tarz lineer dönüşüm metotlarını dikkate almak ilerleyen kısımlarda matematiksel hesaplamalarda ve yazılımsal algoritma geliştirme uygulamalarında faydalı olacaktır.

$$a_j(p) = \int_{-\infty}^{+\infty} a_j(t) e^{-pt} dt \qquad j = 1,2 \tag{2.8}$$

biçiminde yazılır. Burada $p = \sigma + j\omega$ olarak ifade edilir. Bu kavram temel olarak Laplace alanında karmaşık frekansı ifade eder. Zaman ve Laplace alanı dönüşüm ikilileri $a_j(t) \leftrightarrow a_j(p)$, $V_j(t) \leftrightarrow V_j(p)$, $i_j(t) \leftrightarrow i_j(p)$ şeklinde tanımlanırsa Eş. 2.5 ve Eş. 2.7 ile verilen eşitlikler;

$$a_1(p) = \frac{1}{2}\left(\frac{V_1(p)}{\sqrt{R_0}} + \sqrt{R_0} I_1(p)\right) \tag{2.9}$$

$$a_2(p) = \frac{1}{2}\left(\frac{V_2(p)}{\sqrt{R_0}} + \sqrt{R_0} i_2(p)\right) \tag{2.10}$$

ifadelerine dönüşür.

Birinci kapıda bulunan dalga büyüklüğü, uyarım türünden tanımlanmak istenirse ve bu noktada Laplace dönüşümü yapılırsa

$$e_g(t) = V_1(t) + R_0 i_1(t) \tag{2.11}$$

$$E_g(p) = V_1(p) + R_0 I_1(p) \tag{2.12}$$

şeklinde ifade edilir. Yine birinci kapıya gelen dalga zaman alanında ve p alanında ifade edilirse

$$a_1(t) = \frac{1}{2}\frac{e_g(t)}{\sqrt{R_0}} \tag{2.13}$$

$$a_1(p) = \frac{1}{2}\frac{E_g(p)}{\sqrt{R_0}} \tag{2.14}$$

biçimine dönüşür. Aynı şekilde yansıyan dalgalar için de zaman ve p (frekans) bölgesi çifti olarak şu biçimde ifade edilebilir.

$$b_1(t) = \frac{1}{2}\left(\frac{V_1(t)}{\sqrt{R_0}} - \sqrt{R_0} i_1(t)\right) \tag{2.15}$$

$$b_2(t) = \frac{1}{2}\left(\frac{V_2(t)}{\sqrt{R_0}} - \sqrt{R_0} i_2(t)\right) \tag{2.16}$$

$$b_1(p) = \frac{1}{2}\left(\frac{V_1(p)}{\sqrt{R_0}} - \sqrt{R_0} i_1(p)\right) \tag{2.15}$$

$$b_2(p) = \frac{1}{2}\left(\frac{V_2(p)}{\sqrt{R_0}} - \sqrt{R_0} i_2(p)\right) \tag{2.16}$$

Burada, uyarımın gerçel tarafı $e_g(t) = E_m e^{j\omega t}$'nin maksimum güç denklemine bakarak giriş noktası empedans değerini $Z_{in}(j\omega) = R_0$ olarak görürse maksimum güç iletimi işleminin

gerçekleşeceğini belirtmek gerekir. *T = 1/f* saniye periyodu boyunca ortalama güç ifadesini yazmak istersek;

$$P_A = Re\left(\frac{1}{T}\int_0^T v_1(t) i_1 * (t) dt\right) \quad (2.16)$$

elde ederiz, burada

$$v_1(t) = \frac{e_g(t)}{2} \quad (2.17)$$

$$i_1(t) = \frac{e_g(t)}{2R_0} \quad (2.18)$$

olmaktadır. Eşitlik 2.16' da " * " kompleks eşleniği ifade eder. Buradan

$$P_A = \frac{1}{4R_0}(E_m)^2 \quad (2.19)$$

şeklinde ifade edilir. Gelen dalga genliğinin 2. kuvveti ise

$$a_1(t) a_1 * (t) = (|a_1|)^2 = \frac{1}{4R_0}(E_m)^2 \quad (2.20)$$

şeklinde ifade edilir. Bu gösterim eş zamanlı olarak giriş uyarım kısmından aktarılabilecek maksimum güç değerinin de ölçülmesini sağlar.

Doğrusal iki kapılı devre için Laplace alanında $p=\sigma+j\omega$ yansıyan dalgalar $b_1(p)$ ve $b_2(p)$, gelen dalgalar $a_1(p)$ ve $a_2(p)$ biçiminde tanımlanabilir. Aynı zamanda matris biçimde de ifade edilebilir.

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (2.21)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (2.22)$$

$$\begin{bmatrix} b_1(p) \\ b_2(p) \end{bmatrix} = \begin{bmatrix} S_{11}(p) & S_{12}(p) \\ S_{21}(p) & S_{22}(p) \end{bmatrix} \begin{bmatrix} a_1(p) \\ a_2(p) \end{bmatrix} \quad (2.23)$$

Bu ifadede $S_{ij}(p)$; $i,j = 1,2$ olmak üzere saçılma parametreleri olarak tanımlanırlar. Buradan hareketle saçılma matrisi;

$$S(p) = \begin{bmatrix} S_{11}(p) & S_{12}(p) \\ S_{21}(p) & S_{22}(p) \end{bmatrix} \tag{2.24}$$

şeklindedir. Detaylı olarak matris elemanları hakkında bilgileri ifade edecek olursak R_0 sonlandırma elemanı dahilinde $S_{11}(p)$ giriş yansıma katsayısını, $S_{22}(p)$ çıkış yansıma katsayısını, $S_{12}(p)$ ileri yönde iletim katsayısını, $S_{21}(p)$ geri yönde iletim katsayısını ifade eder. Saçılma parametrelerinin seçimi analizi yapılacak tasarımda önemli rol oynar [12].

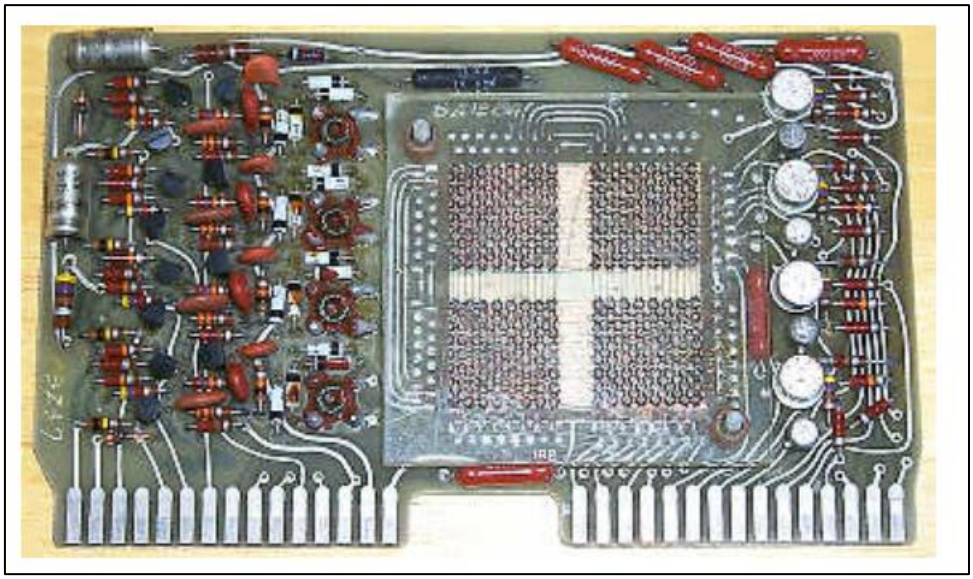
2.3. Baskı Devre Kartı Tasarımı

2.3.1. Baskı devre kartı tarihi gelişimi

Baskı devre kartı (BDK), elektronik devre elemanlarının iletken katmanlar yardımıyla birbirlerine bağlanmalarını sağlayan iletken ve yalıtkan malzemelerden oluşan yapılardır. Günümüzde kullandığımız elektronik eşyaların tamamında farklı boyut ve özelliklerde BDK bulunmaktadır. Baskı devre kartları savunma sanayi alanında, endüstriyel alanda, sivil veya askeri alanda üretilen elektronik ürünlerin önemli birer parçasıdır. BDK kavramı 1900'lerde ortaya çıkmıştır. Dr. Paul Eisner 1936'da bugünkü haline benzeyen yapıyı geliştirmiştir [16]. Başlangıçta tek yüzü elektronik entegre yerleşimine uygun şekilde tasarlanmıştır. Sonraki dönemlerde çift yüzlü yerleşime olanak sağlayan, bu iki yüzey arası bağlantıyı içi kaplanabilen delikler ile sağlayabilen yeni versiyonlar tasarlanarak üretilmişlerdir. Günümüzde üretim, dizgi ve tasarım alanındaki teknolojik gelişmeler sayesinde çok sayıda katmana sahip BDK üretilmesi kolay hale gelmiştir [2]. Resim 2.2' de 1968 yılında tasarlanan Wang Model hesap makinasında kullanılan baskı devre kartı görülmektedir.

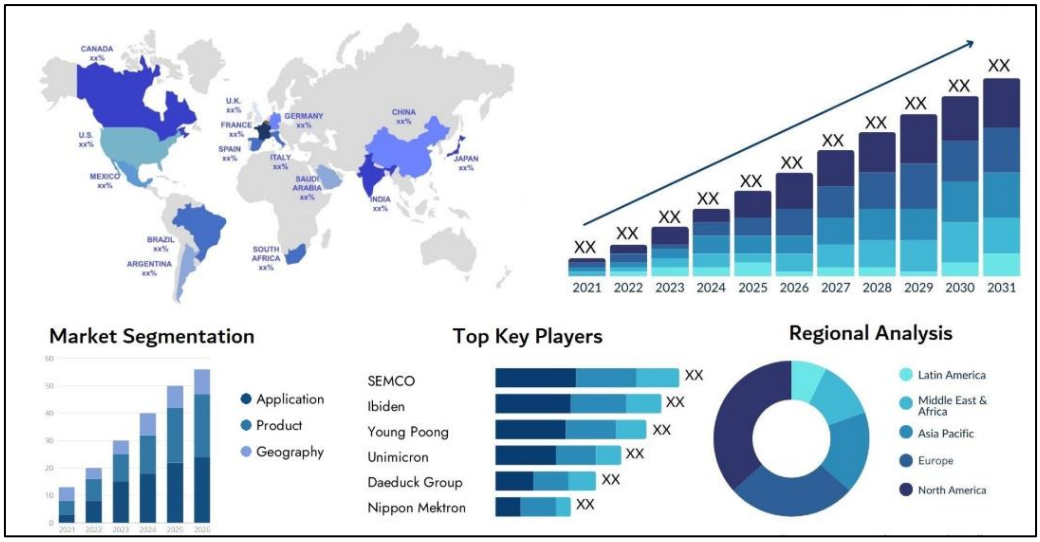
Günümüz BDK tasarımlarında artık minimum boyutlarda maksimum işlevsellik talebi ön plana çıkmaktadır. Bu nedenle tasarım, üretim ve dizgi aşamalarında çok dikkatli olunmasını ve standartlara uygun tasarımlar yapılmasını zorunlu hale getirmektedir. Maksimum işlevsellik sağlanması talep edilirken artan boyutlarda veri iletimi ihtiyacı da BDK tasarımlarında kullanılan iletim hatlarının hızlarının çok yüksek değerlere ulaşmasını

sağlamıştır. Bu nedenle BDK tasarım aşamasında ilgili standartlara, üretim kriterlerine ve dizgi kriterlerine uygun bir tasarım yapılması ihtiyacı önem arz etmektedir.



Resim 2.2. Wang model hesap makinasına ait baskı devre kartı, 1968 [15]

Günümüz dünyasında akıllı cihazlar, akıllı sağlık ürünleri, yapay zeka teknolojileri üzerine yapılan çalışmaların artmasıyla birlikte BDK kullanım alanları da artmaktadır. Şekil 2.3' te Global PCB 2024 bölgesel BDK üretim pazar payı verileri görülmektedir [17].



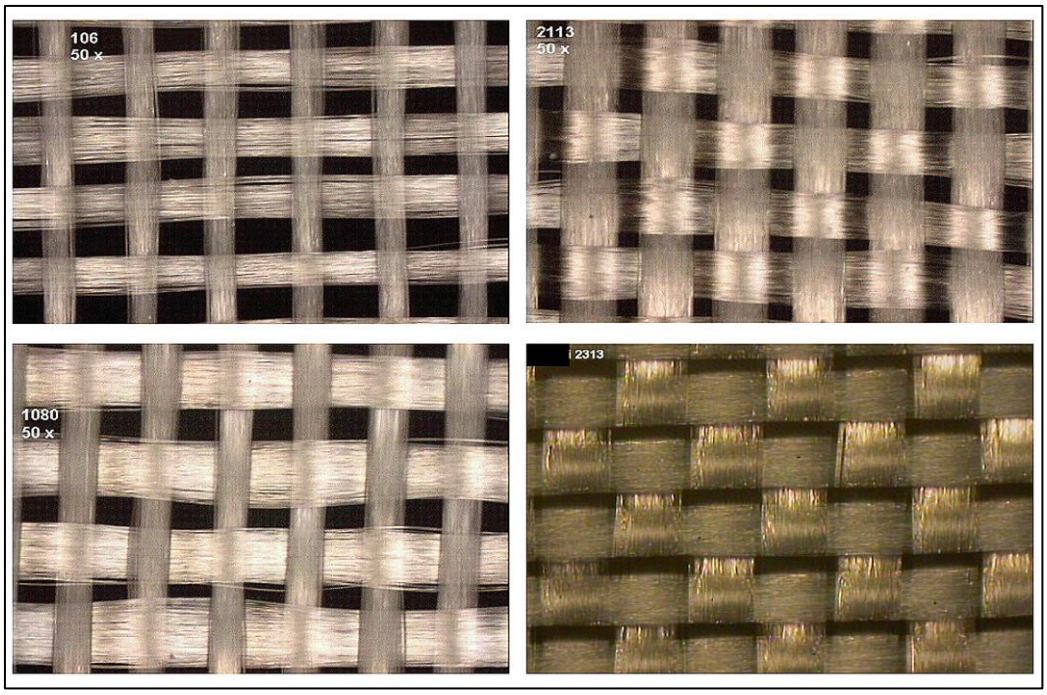
Şekil 2.3. Global PCB 2024 raporuna göre küresel BDK üretim pazar payı [17].

2.3.2. Baskı devre kartı katman yapısı

Baskı devre kartları temelde bakır levha, yalıtkan prepreg veya core (ana) malzeme, lehim pastası ve lehim maskesi gibi bileşenlerden oluşur. BDK üretiminde kullanılan bu temel malzemelerin kendi içerisinde birçok farklı özellikte farklı seçenekleri mevcuttur. Tasarım aşamasında belirlenen her ister aynı zamanda üretimde kullanılacak olan malzeme türünün de seçiminde kritik rol oynar. Bu noktada BDK tasarımı yapılırken tasarımcının tasarım sonrası aşamalar için de sorgulaması gereken noktalar vardır. Üretilebilir bir BDK kartı tasarımı yapmaya dikkat edilmelidir [34-36].

BDK tasarımına başlamadan önce tasarımda kullanılacak olan elektronik haberleşme protokolleri ve bu protokoller için veri iletim hızları, veri iletim hattı empedans değeri, maksimum akım kapasitesi, kullanılmak istenen minimum delik çapı vb. birçok ister tasarımcı tarafından belirlenmelidir. Günümüzde tasarlanan çok katmanlı baskı devre kartları birçok elektronik haberleşme protokolü içermektedir. Yüksek ve düşük veri iletim hızına sahip birçok sinyal baskı devre kartı üzerinden iletilir. Bu iletimi maksimum verim ve en az kayıpla sağlayabilmek için en doğru BDK katman yapısını belirlemek çok önemlidir.

BDK üretiminde kullanılan temel malzemeler üretici ve üretim farklılıkları sebebiyle farklı elektriksel ve fiziksel özelliklere sahiptir. Aynı zamanda baskı devre kartının uygulama alanına göre de maliyet ve performans kriterleri dikkate alınarak seçim yapılması kritiktir. BDK üretimi yapılırken bakır levhalar arasına yerleştirilen dielektrik malzeme yapıları çeşitlilik gösterir. Bu konuda dünyada önemli tedarikçilerden biri olan ISOLA firmasına ait farklı cam örgü tipleri Resim 2.3’ te gösterilmiştir.

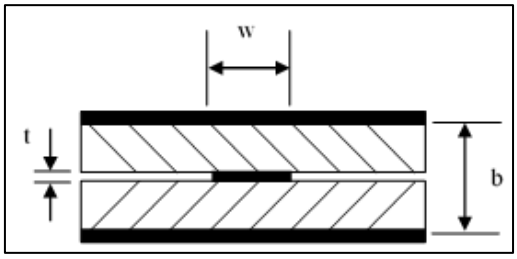


Resim 2.3. ISOLA firması cam örgü tipleri [18]

Dielektrik malzemelerde olduğu gibi bakır levha materyallerde de farklı elektriksel ve fiziksel özelliklere sahip alternatifler bulunur.

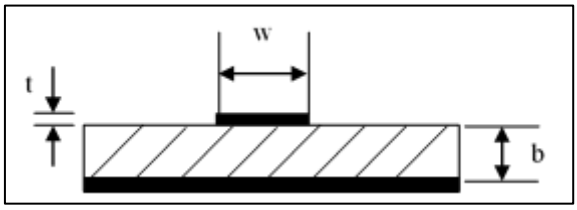
2.3.3. Baskı devre kartı iletim hatları

Baskı devre kartı tasarımında belirlenen katman yapısına göre iletim hatlarının empedansları belirlenir. Tasarımın bu empedans değerlerini sağlayabilecek boyutlarda olması kritik öneme sahiptir. Baskı devre kartlarında iletim hatları farklı yapılarda olabilir. Şekil 2.4' te şerit iletim hattı yapısı görülmektedir.



Şekil 2.4. Şerit iletim hattı yan kesit görüntüsü [19]

Şerit iletim hattı yapısında iki bakır levha arasında yer alan dielektrik malzeme bulunur. Oluşturulan katman yapısına göre şerit iletim hattı empedansı ilgili yazılım araçları aracılığıyla hesaplanabilir. Diğer bir iletim hattı türü mikro şerit iletim hattı Şekil 2.5' te görülmektedir.



Şekil 2.5. Mikro şerit iletim hattı yan kesit görüntüsü [19]

Şerit iletim hattında iletim hatları ara katmanlar arasında bulunurken mikro şerit yapıda iletim hattı kart yüzeyinde hava ile temas edecek şekilde bulunur. Her iki iletim hattı da BDK tasarımında tercih edilebilir. Uygulama alanı, empedans isteri gibi kriterler göz önüne alınarak tasarım yapılmalıdır. Yüksek hızlı veri iletim hatları için önerilen şerit iletim hattı şeklinde tasarım yapılmasıdır. Şerit iletim hattı tipinde hem empedans kontrolü daha kolay sağlanır hem de elektromanyetik girişim etkileri minimum seviyede tutulabilir.

2.3.4. Baskı devre kartlarında via kullanımı

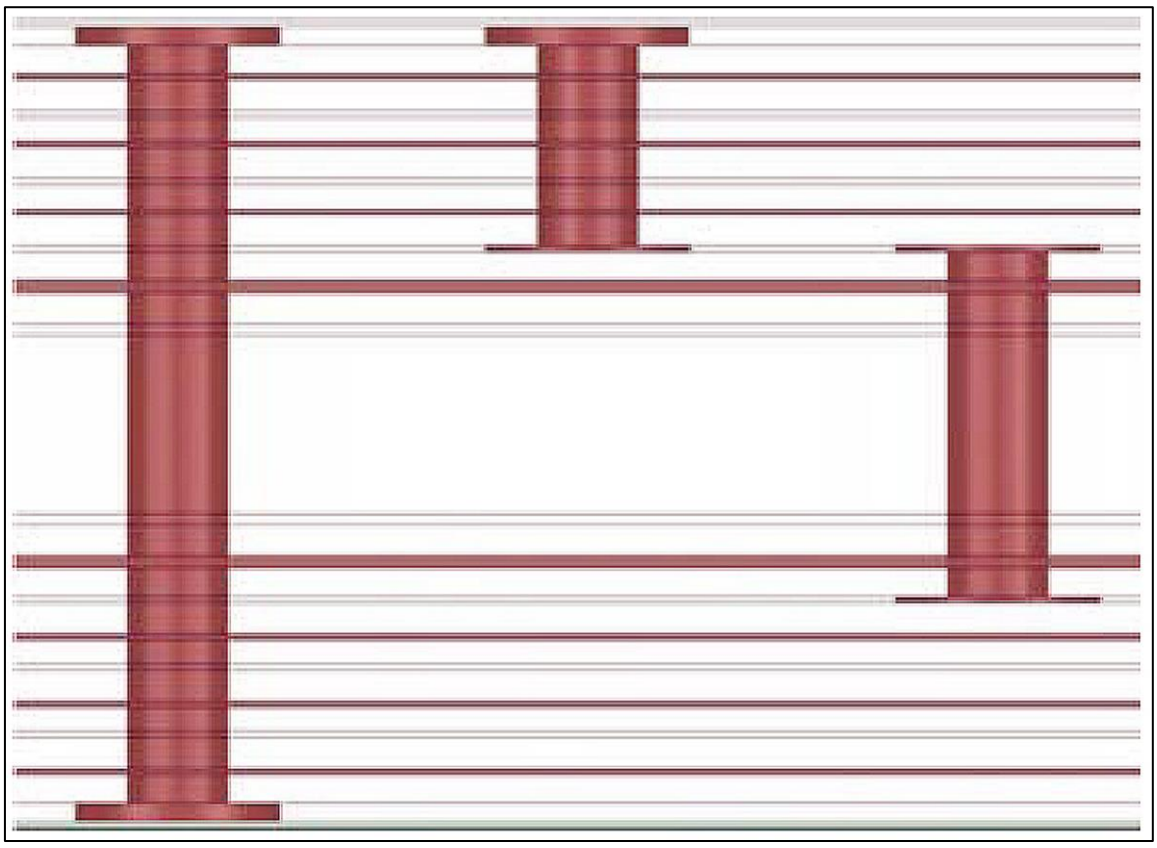
Baskı devre kartı tasarımında katmanlar arasında elektriksel ve termal iletim sağlayan kaplı delikler via olarak adlandırılır. Baskı devre kartı üreticileri üretim aşamasında bu deliklerin kaplama proseslerini yönetirler. Çok katmanlı BDK tasarımlarında kullanılan 3 farklı via çeşidi bulunur [5, 29, 30].

PTH (Plated Through Hole) via, BDK tasarımlarında en fazla kullanılan, maliyeti en düşük ve üretilebilirliği en kolay olan via tipidir. Resim 2.4'te solda yer alan via çeşididir.

Kör via, dış katmanları iç katmanlara bağlayan via tipidir. Bir ucu açık diğer ucu kapalı olduğu için kaplama işlemi PTH via tipinden farklıdır. Resim 2.4'te ortada yer alan via çeşididir.

Gömülü via, iki iç katmanı birbirine bağlayan via tipidir. Resim 2.4' te sağda yer alan via çeşididir.

Uygulama alanına ve kart isterlerine bağlı olarak tasarımda kullanılacak en uygun via tipi seçilebilir. Ekstra ister olmayan kartlarda maliyet ve üretilebilirlik açısından PTH via çeşidinin kullanılması en uygunudur. Kör via kullanılan tasarımların çoğunda gömülü via ihtiyacı da oluşur. Kör via ile belirli katmana inen sinyallerin diğer katmanlarla bağlantısı da gömülü via ile sağlanır. Özellikle BGA (Ball Grid Array) pede sahip bazı malzemelerde ped çapının küçük olması kör via ve gömülü via kullanımını gerektirir. Bunun yanında akım isterine göre tasarımlarda farklı çap büyüklüklerinde PTH via kullanılır.



Resim 2.4. 3 farklı via tipi [7]

BDK tasarımında kullanılan vialar katmanlar arası elektriksel ve termal bağlantı sağlarken yüksek hızlı veri iletim hatları için olumsuz bazı sonuçlar doğurabilirler [23, 25]. 20 katmanlı bir BDK için 1. katmandan 20. katmana bağlantı sağlayan via, kullanılmadığı diğer katmanlar boyunca belli bir empedans oluşturur. Bu ekstra empedans yükü yüksek hızlı veri iletim hattında kayıpları artırarak sinyal verimliliğinin azalmasına neden olabilir [20-22].

2.3.5. Baskı devre kartlarında yüksek hızlı veri iletimi

Bu bölümde yüksek hızlı veri iletimini etkileyen bazı faktörlerden bahsedilecektir. BDK tasarımında yüksek hızlı veri iletimini etkileyen birçok faktör vardır [31-33].

İletim hattı boyutları, dielektrik malzeme özellikleri, elektronik malzeme pedi ve iletim hatları arasındaki süreksizlikler (yansımalar), tasarımda kullanılan iletim hattı tipi (mikro şerit veya şerit iletim hattı), kullanılan iletim hattı uzunluğu, via tipinin fiziksel yapısı, termal dayanıklılık, sinyal kalitesi dayanıklılığı bunlardan önemli olanlardır [3, 24, 26]. Yüksek hızlı veri iletimi yapılacak olan baskı devre kartları için her aşamada bu kriterler göz önünde bulundurulmalıdır [27-29].

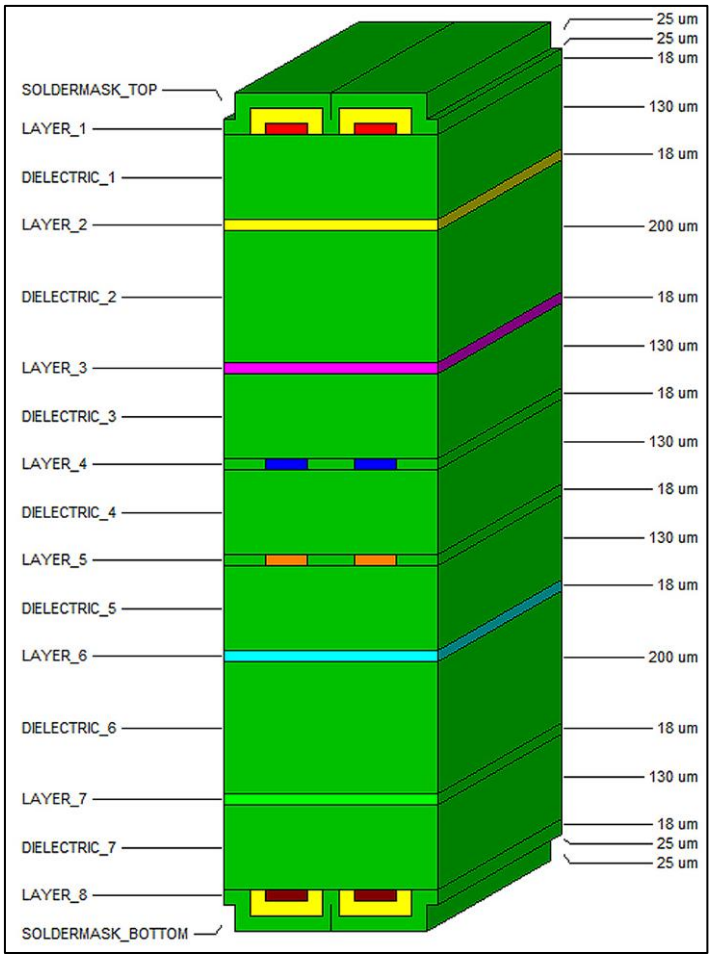
3. ETHERNET VERİ İLETİMİ BDK TASARIMI

3.1. Baskı Devre Kartı Tasarımı

Bu çalışmada 10 gigabit Ethernet sinyalleri üzerine BDK tasarımının etkilerini araştırmak üzere Ethernet protokolü ile veri iletimi sağlayan sayısal elektronik kart tasarımı yapılmıştır.

3.2. Baskı Devre Kartı Katman Yapısı

Baskı devre kartı tasarım öncesi isterler kapsamında katman yapısının belirlenmesi kritik öneme sahiptir. Bu çalışmada 8 katmandan oluşan rigid katman yapısına sahip baskı devre kartı kullanılmıştır. Baskı devre kartlarında 3 farklı türde tasarım ve üretim yapılabilmektedir. Rigid, rigid-fleks ya da fleks yapıda baskı devre kartları tasarlanabilir. Rigid yapılar geleneksel olarak bilinen ve en fazla üretilen kart türüdür. Rigid-fleks yapılar ise daha çok kablaj ihtiyacını ortadan kaldırmak amacıyla veya sistemde yerleşeceği alanda en az iki rigid bölge arasında bir bükülme ihtiyacı olan sistemlerde tercih edilirler. Teknolojik gelişmeler ışığında fleks tasarımlar araştırma geliştirme çalışmalarında daha fazla kullanılır hale gelmiştir. Şekil 4.1’ de tasarımda kullanılan 8 katmanlı rigid katman yapısı görülmektedir. Katman yapısı belirlenirken Ethernet sinyallerinin empedans isterlerine dikkat edilmiştir. Sinyal bütünlüğünü etkileyen en önemli faktörlerden biri de katman yapısında sinyal ve referans katmanların belirlenmesidir. Katman yapısı en uygun üretim ve tasarım şartlarını sağlayacak şekilde tasarlanmıştır. Baskı devre kartlarında katman yapısı oluşturulurken dikkat edilmesi gereken diğer hususlardan bir tanesi de katman yapısının bakır levha ve dielektrik malzeme kalınlıklarının simetrik olmasıdır. Bu ister üreticinin daha güvenilir ve az maliyetli baskı devre kartı üretmesine kolaylık sağlar. Tasarlanan baskı devre kartı yüksek akım çekebilir ve bu durumda katman yapısında kullanılan bakır katmanlar daha kalın olmalıdır. Ekstra bir ister bulunmadığı durumlarda bakır levha kalınlıkları 18 μm olarak kullanılır. Kullanılacak dielektrik malzeme türüne göre farklı üreticilerde farklı kalınlıklarda malzemeler bulunmaktadır.



Şekil 3.1. 8 katmanlı rigid baskı devre kartı katman yapısı

Katman yapısı tasarımda kullanılacak olan iletim hatlarının empedans değerlerinin ve boyutlarının belirlenmesinde önemli rol oynar. Katman yapısı belirlenirken en önemli ister yüksek hıza sahip ilgili iletim hattının empedans değeridir. Kart üzerinde Ethernet sinyallerini dış dünyaya iletmek üzere SFP (Small Form-factor Pluggable) konektör kullanılır. Baskı devre kartı tasarımında single-ended ve differential pair olmak üzere iki farklı tipte iletim hattı kullanılır. Bu çalışma kapsamında analiz edilen Ethernet sinyali differential pair yapıdadır. Ethernet sinyali için belirlenen empedans değeri differential pair yapıda 100 Ω'dur. Bu baskı devre kartı tasarımı neticesinde analizini yaptığımız Ethernet sinyalleri yollandırma işlemleri üst ve ara katmanlarda yapılmıştır. Ethernet sinyallerinin farklı yollandırma tasarım metotları için de ayrı olarak analizler gerçekleştirilmiştir. Katman yapısına bağlı olarak hesaplanan empedans değerleri Resim 3.1' de görüldüğü gibidir.

END PRODUCT SPECIFICATION : IPC-6012 CLASS II
BOARD TYPE : 8-Layer Rigid
SURFACE MOUNT COMPONENTS : Both Side
APPROXIMATE BOARD SIZE : 42.5 mm x 61.5 mm

MATERIAL LAYUP (Component Side at Top):
MICROVIA : NO
BURIED VIA : NO
BLIND VIA : YES
FILLED VIA : YES(IPC-4761/Type VII)
IF YES MATERIALS USED : Non-conductive paste

TYPE	LAYER NO	THICKNESS	SPECIFICATION
Copper Foil	1	18 microns	IPC-4562
Prepreg		130 microns	IPC-4101/24/26/126
Copper	2	18 microns	
Core		200 microns	IPC-4101/24/26/126
Copper	3	18 microns	
Prepreg		130 microns	IPC-4101/24/26/126
Copper	4	18 microns	
Core		130 microns	IPC-4101/24/26/126
Copper	5	18 microns	
Prepreg		130 microns	IPC-4101/24/26/126
Copper	6	18 microns	
Core		200 microns	IPC-4101/24/26/126
Copper	7	18 microns	
Prepreg		130 microns	IPC-4101/24
Copper Foil	8	18 microns	IPC-4562

PCB IMPEDANCE INFORMATION

Lines with Critical Impedance : Yes
Impedance Test Report : Yes

Definition of Wires/Impedance

Single Wire -> Thickness in mils : Impedance
Differential Wire ->Thickness / Gap / Thickness (in mils):Impedance

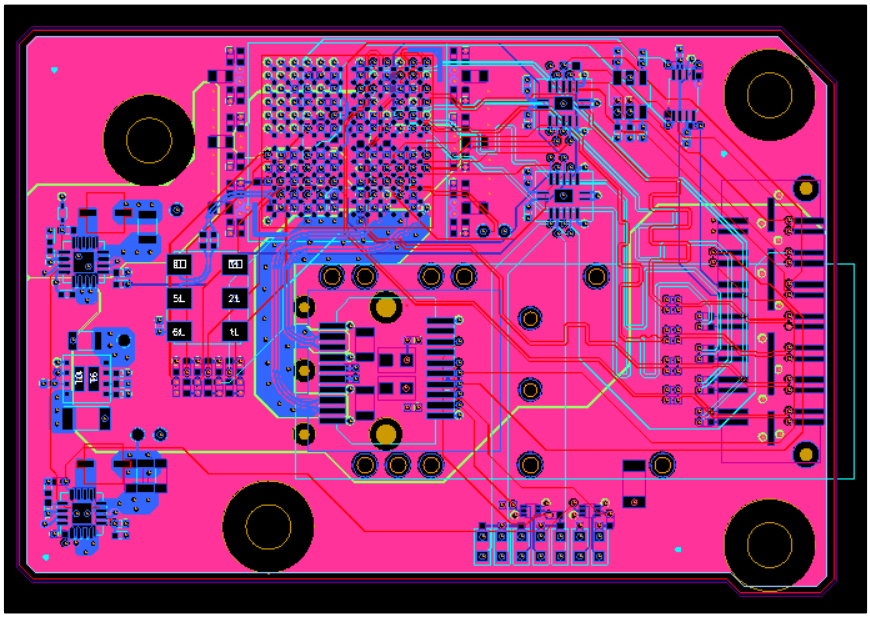
LAYER NO	WIRE/GAP THICKNESS		CALCULATED IMPEDANCE	REFERENCE
1	5/6/5	:	99 Ohm	2
4	4/6/4	:	102 Ohm	3 & 6
5	4/6/4	:	102 Ohm	3 & 6
8	5/6/5	:	99 Ohm	7

MIN. LINE WIDTH : 4 mils
MIN. SPACE WIDTH : 4 mils
MATERIAL TG MINIMUM : 170'
EXPECTED TOTAL BOARD THICKNESS : 1.29 mm
BARE BOARD TEST VOLTAGE : 40 VDC
BARE BOARD TEST REQUIREMENTS : 100%

Resim 3.1. 8 katmanlı baskı devre kartı için empedans değerleri

3.3. Baskı Devre Kartı Yollandırma Tasarımı

Katman yapısı ve empedans hesaplamaları tamamlandıktan sonra baskı devre kartı elektronik malzeme yerleşim çalışmaları tamamlanmıştır. Malzeme yerleşim aşamasında belirli kurallara uyulmak zorundadır. Bu kurallar baskı devre kartının üretilebilirliği ve dizilebilirliği ile doğrudan bağlantılıdır. Üretim ve dizgi aşamalarında minimum probleme sebep olacak şekilde iletim hattı kalınlık ve mesafe değerleri tasarım aşamasında PADS PROFESSIONAL yazılım aracında tanımlanmıştır. Malzeme yerleşimi sonrasında fanout işlemleri yapılır. Fanout işlemi katmanlar arası elektriksel veya termal bağlantı ihtiyacı olan tüm malzeme pedlerine via atılmasını ifade etmektedir. Bu işlem yüksek hızlı sinyallerin ara katmanlardan elektriksel bağlantısını sağlar. Katmanlar arası elektriksel ve termal bağlantı sağlanması işleminin ardından kartta kullanılacak güç düzlemleri tanımlanmıştır. Güç düzlemleri tanımlanırken her bir güç için akım isterleri dikkate alınmıştır. Her bir güç düzlemine eşlik edecek ground referans güç düzlemi olacak şekilde katman yapısı belirlenmiştir. Yine kartta yer alan sinyal katlarına da birer toprak referans güç düzlemi eşlik edecek şekilde tasarım yapılmıştır. Tüm bu işlemlerin ardından baskı devre kartında bulunan tüm veri iletim hatlarının yollandırma tasarım işlemleri tamamlanmıştır. 8 katmanlı bir baskı devre kartı tasarımının tamamlanmış hali Resim 3.2'de görülmektedir.



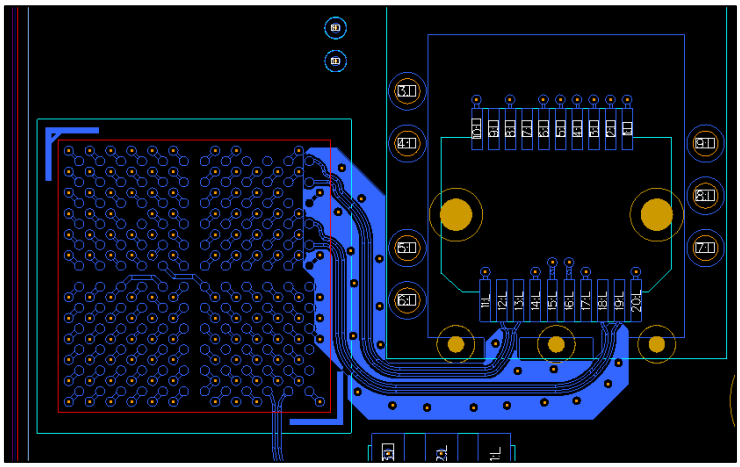
Resim 3.2. 8 katmanlı baskı devre kartı tasarımı

4. ANALİZ ÇALIŞMALARI VE YORUMLAR

Bu çalışmada PADS PROFESSIONAL yazılım aracı ile farklı metotlarda baskı devre kartı tasarımları tamamlanmıştır. Farklı metotlarda tasarlanan baskı devre kartları için HYPERLYNX SI/PI yazılım aracı kullanılarak S parametreleri türünden analiz çıktıları elde edilmiştir.

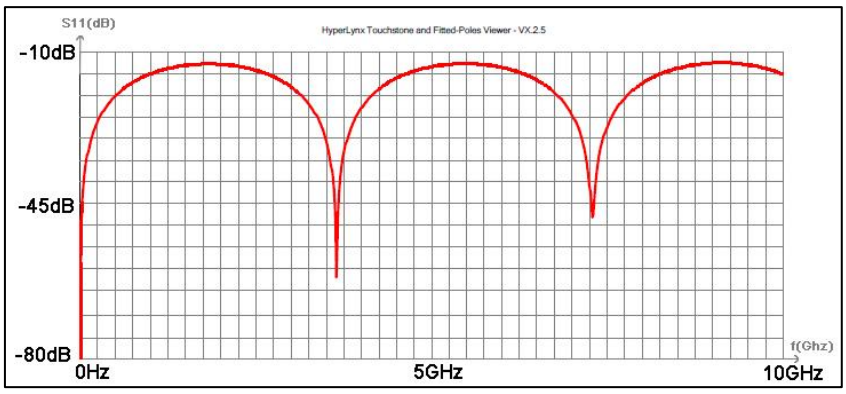
4.1. Birinci Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları

İlk baskı devre kartı tasarım metodunda Ethernet veri iletim hatları baskı devre kartı ilk katmanından yollandırılmıştır. Yollandırma çalışması SFP konektör ve Ethernet entegresi pedlerinde via kullanılmadan tamamlanmıştır. Veri iletim hatları için oval yollandırma tipi tercih edilmiştir. Daha önce katman yapısı tasarım aşamasında paylaştığımız empedans bilgilerinden hareketle burada diferansiyel çift olarak yollandırması tamamlanan Ethernet veri iletim hatları Resim 3.1'de görüldüğü gibi ilk katmandan hat kalınlıkları 5 mil (0.13 mm), hatlar arası mesafe 6 mil (0.15 mm) olacak şekilde tamamlanmıştır. Bu tasarım metodunda Ethernet sinyalleri ground güç düzlemi ile çevrelenmiştir. Bu güç düzlemleri arasına belirli aralıklarla vialar atılmıştır. Bu çalışma kapsamında Ethernet entegresinden SFP konektöre gönderilen SFP_TX_N veri hattı üzerine analizler yapılmıştır. Bu durumda oluşan baskı devre kartı iletim hattı tasarım görüntüsü Resim 4.1' de görülmektedir.



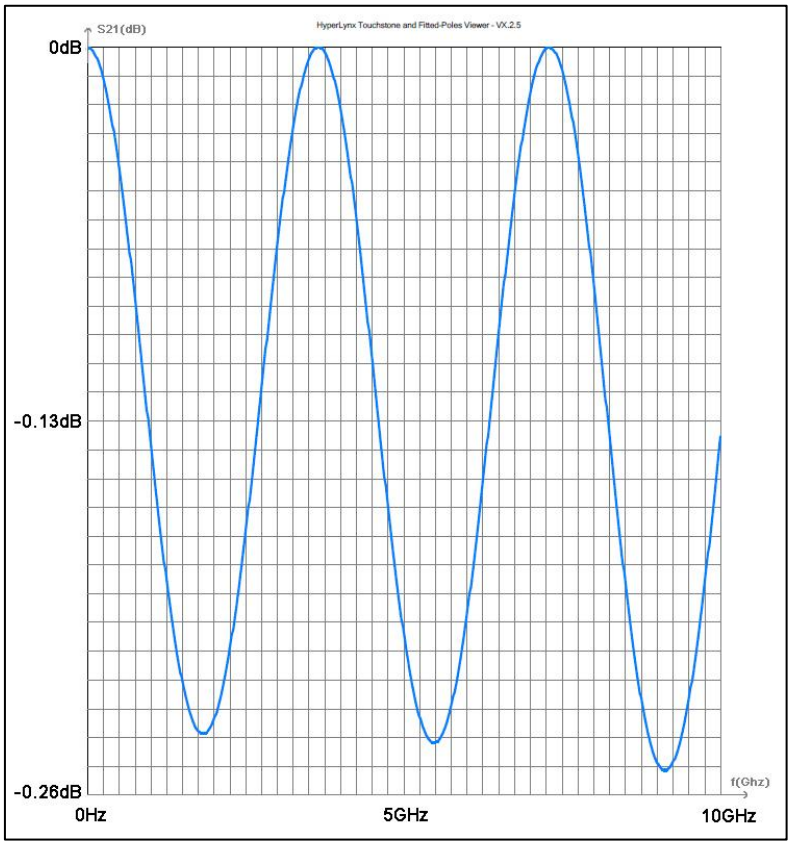
Resim 4.1. Birinci tasarım metodu için yollandırma tasarımı

Şekil 4.1’ de birinci tasarım metodu ile yapılan analizler sonucunda elde edilen S11 yansıma katsayısı grafiği görülmektedir.



Şekil 4.1. Birinci tasarım metodu için oluşan S11 yansıma katsayısı grafiği

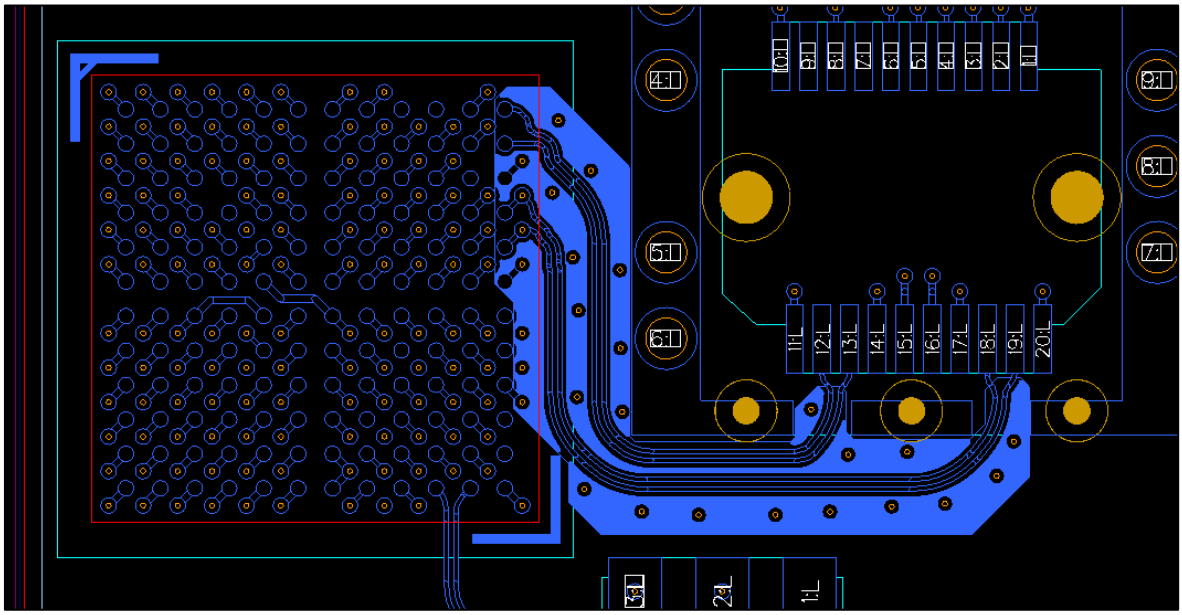
Şekil 4.2’ de birinci tasarım metodu ile yapılan analizler sonucunda elde edilen S21 iletim katsayısı grafiği görülmektedir.



Şekil 4.2. Birinci tasarım metodu için oluşan S21 iletim katsayısı grafiği

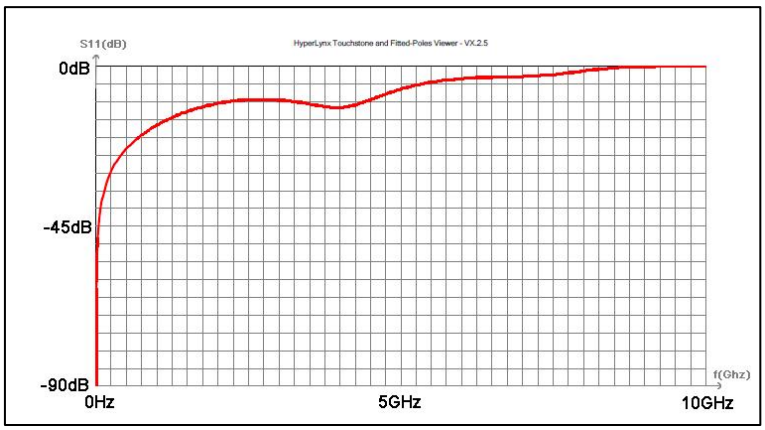
4.2. İkinci Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları

İkinci tasarım metodunda Ethernet veri iletim hatları baskı devre kartı ilk katmanından yollandırılmıştır. Yollandırma çalışmasında SFP konektör pedlerinde via kullanılmamış, Ethernet entegresi pedlerinde via kullanılarak tamamlanmıştır. Veri iletim hatları için oval yollandırma tipi tercih edilmiştir. Daha önce katman yapısını tasarım aşamasında paylaştığımız empedans bilgilerinden hareketle burada diferansiyel çift olarak yollandırması tamamlanan Ethernet veri iletim hatları ilk katmandan hat kalınlıkları 5 mil (0.13 mm), hatlar arası mesafe 6 mil (0.15 mm) olacak şekilde tamamlanmıştır. Bu tasarım metodunda Ethernet sinyalleri ground güç düzlemi ile çevrelenmiştir. Bu güç düzlemleri arasına belirli aralıklarla vialar atılmıştır. Bu çalışma kapsamında Ethernet entegresinden SFP konektöre gönderilen SFP_TX_N veri hattı üzerine analizler yapılmıştır. Bu durumda oluşan baskı devre kartı iletim hattı tasarım görüntüsü Resim 4.2' de görülmektedir.



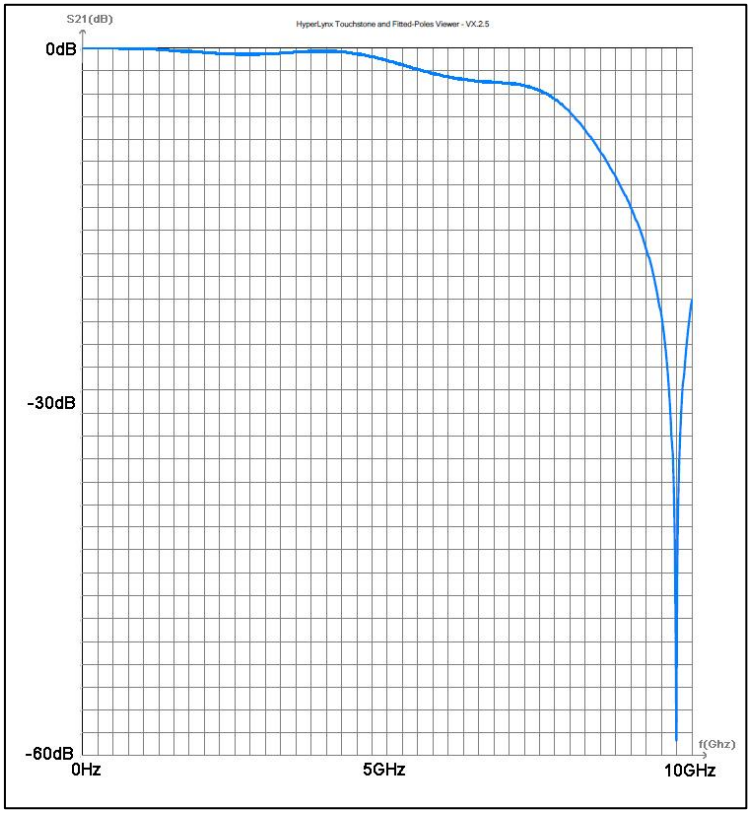
Resim 4.2. İkinci tasarım metodu için yollandırma tasarımı

Şekil 4.3’ te ikinci tasarım metodu ile yapılan analizler sonucunda elde edilen S11 yansıma katsayısı grafiği görülmektedir.



Şekil 4.3. İkinci tasarım metodu için oluşan S11 yansıma katsayısı grafiği

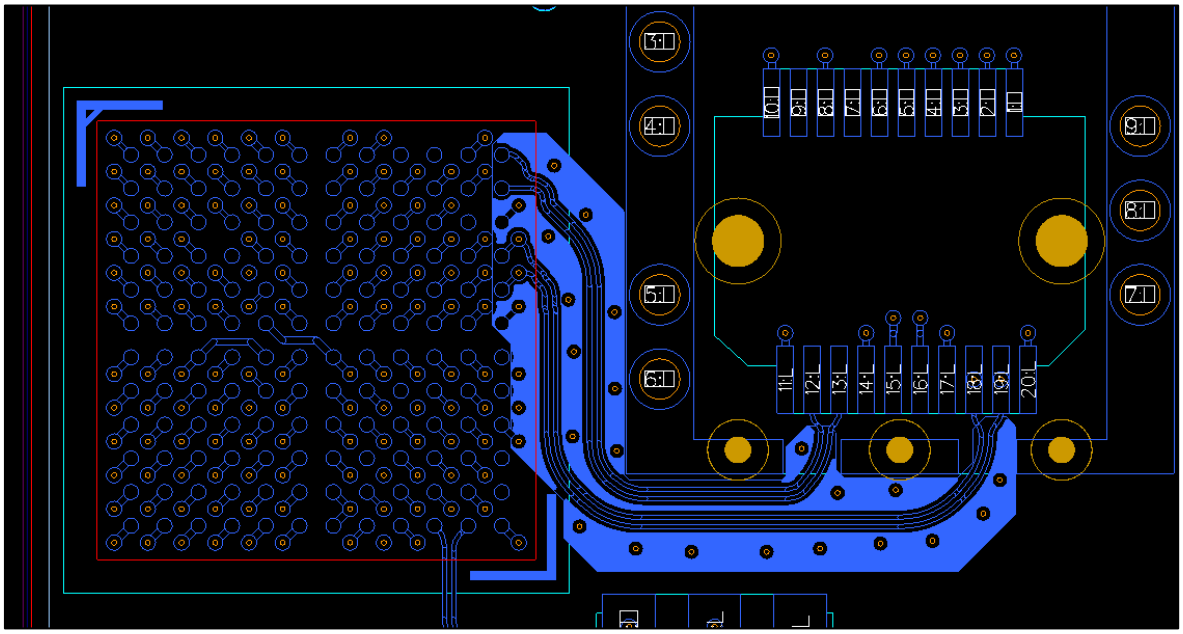
Şekil 4.4’ te ikinci tasarım metodu ile yapılan analizler sonucunda elde edilen S21 iletim katsayısı grafiği görülmektedir.



Şekil 4.4. İkinci tasarım metodu için oluşan S21 iletim katsayısı grafiği

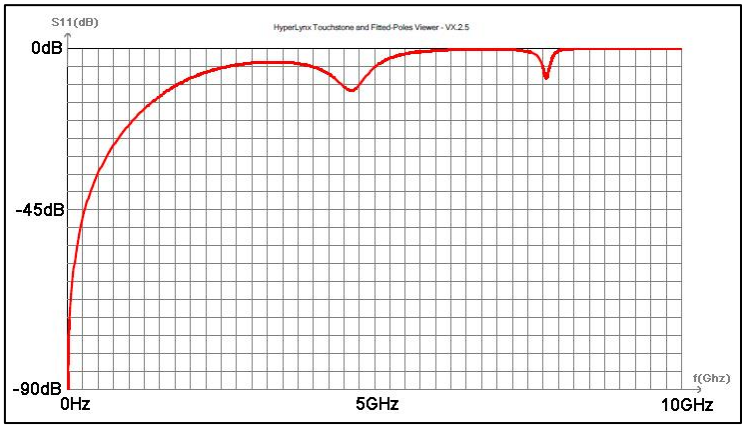
4.3. Üçüncü Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları

Üçüncü tasarım metodunda Ethernet veri iletim hatları baskı devre kartı ilk katmanından yollandırılmıştır. Yollandırma çalışmasında SFP konektör pedlerinde ve Ethernet entegresi pedlerinde via kullanılarak tamamlanmıştır. Veri iletim hatları için oval yollandırma tipi tercih edilmiştir. Daha önce katman yapısını tasarım aşamasında paylaştığımız empedans bilgilerinden hareketle burada diferansiyel çift olarak yollandırması tamamlanan Ethernet veri iletim hatları ilk katmandan hat kalınlıkları 5 mil (0.13 mm), hatlar arası mesafe 6 mil (0.15 mm) olacak şekilde tamamlanmıştır. Bu tasarım metodunda Ethernet sinyalleri ground güç düzlemi ile çevrelenmiştir. Bu güç düzlemleri arasına belirli aralıklarla vialar atılmıştır. Bu çalışma kapsamında Ethernet entegresinden SFP konektöre gönderilen SFP_TX_N veri hattı üzerine analizler yapılmıştır. Bu durumda oluşan baskı devre kartı iletim hattı tasarım görüntüsü Resim 4.3' te görülmektedir.



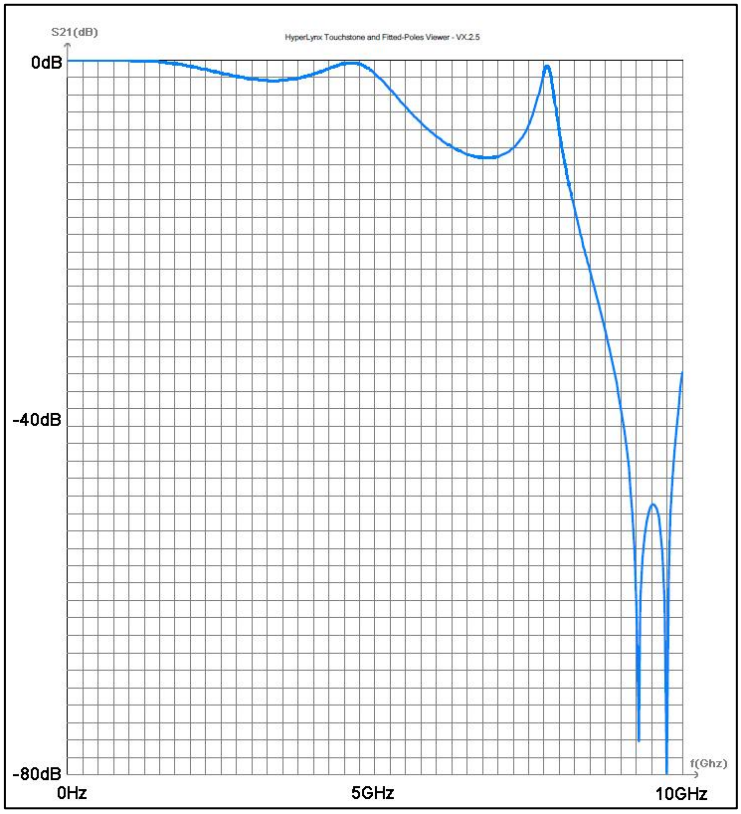
Resim 4.3. Üçüncü tasarım metodu için yollandırma tasarımı

Şekil 4.5’ te üçüncü tasarım metodu ile yapılan analizler sonucunda elde edilen S11 yansıma katsayısı grafiği görülmektedir.



Şekil 4.5. Üçüncü tasarım metodu için oluşan S11 yansıma katsayısı grafiği

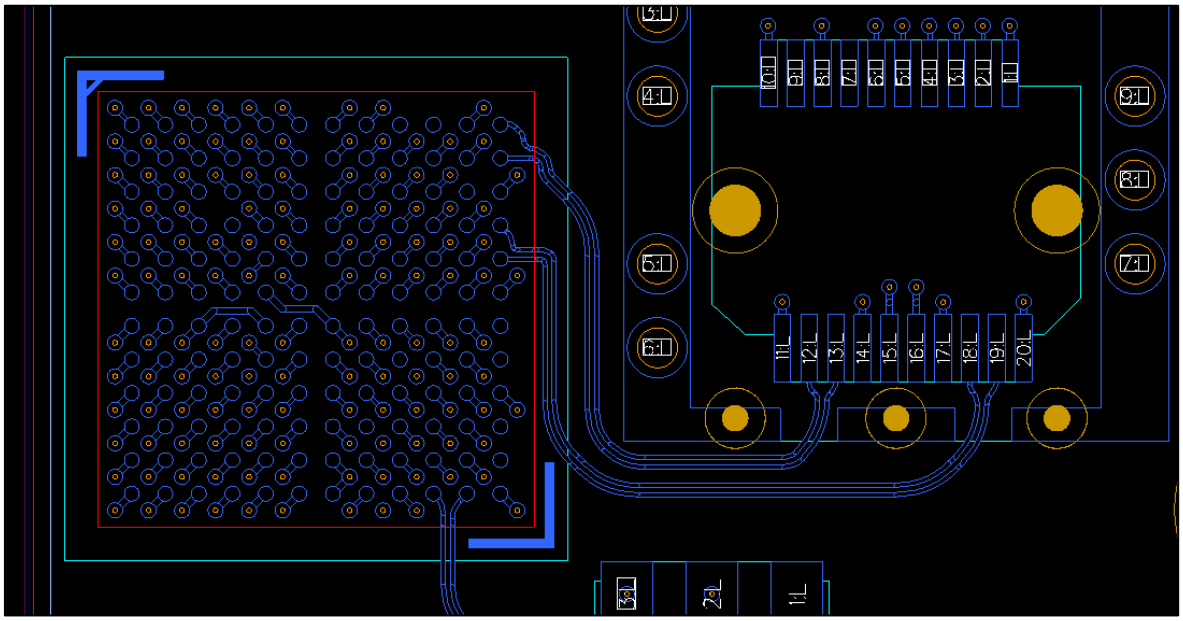
Şekil 4.6’ da üçüncü tasarım metodu ile yapılan analizler sonucunda elde edilen S21 iletim katsayısı grafiği görülmektedir.



Şekil 4.6. Üçüncü tasarım metodu için oluşan S21 iletim katsayısı grafiği

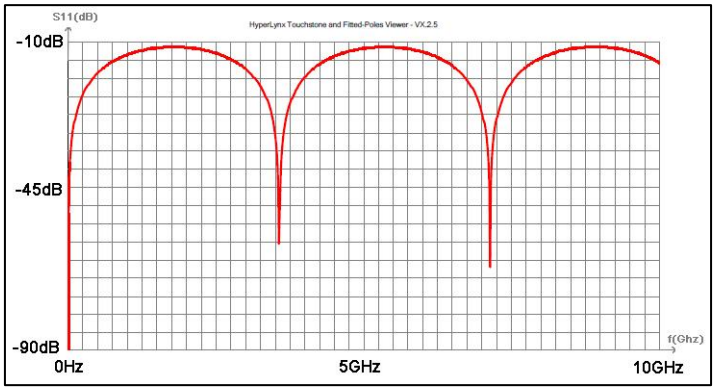
4.4. Dördüncü Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları

Dördüncü tasarım metodunda metodunda Ethernet veri iletim hatları baskı devre kartı ilk katmanından yollandırılmıştır. Yollandırma çalışması SFP konektör ve Ethernet entegresi pedlerinde via kullanılmadan tamamlanmıştır. Veri iletim hatları için oval yollandırma tipi tercih edilmiştir. Daha önce katman yapısını tasarım aşamasında paylaştığımız empedans bilgilerinden hareketle burada diferansiyel çift olarak yollandırması tamamlanan Ethernet veri iletim hatları Resim 3.1'de görüldüğü gibi ilk katmandan hat kalınlıkları 5 mil (0.13 mm), hatlar arası mesafe 6 mil (0.15 mm) olacak şekilde tamamlanmıştır. Bu tasarım metodunda daha önceki metotlarda Ethernet sinyalleri çevresinde kullanılan ground güç düzlemi ve bu güç düzlemleri arasına belirli aralıklarla atılan vialar kullanılmamıştır. Bu çalışma kapsamında Ethernet entegresinden SFP konektöre gönderilen SFP_TX_N veri hattı üzerine analizler yapılmıştır. Bu durumda oluşan baskı devre kartı iletim hattı tasarım görüntüsü Resim 4.4' te görülmektedir.



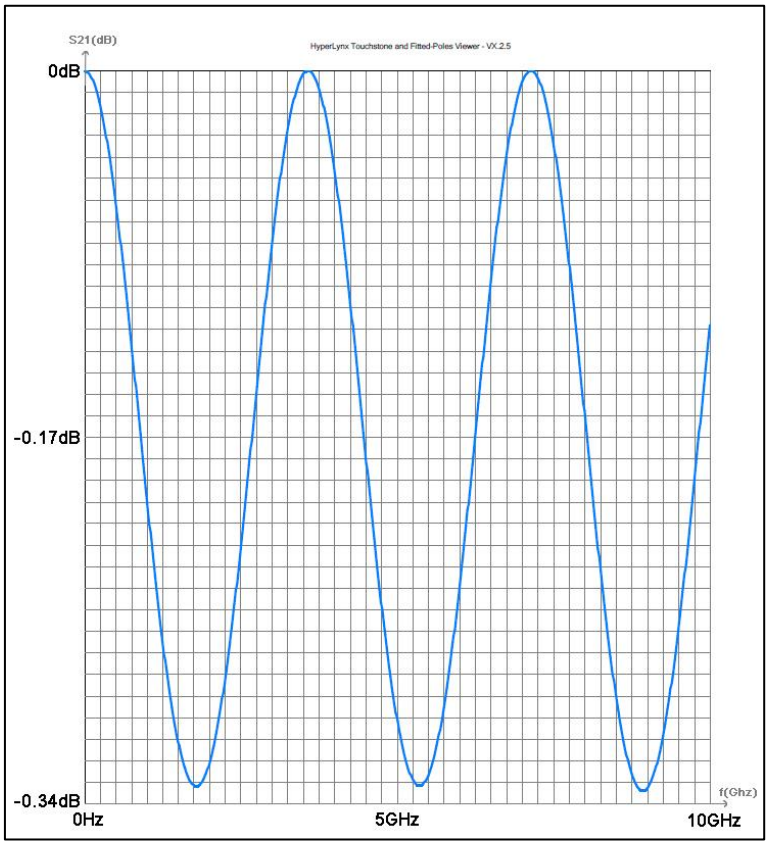
Resim 4.4. Dördüncü tasarım metodu için yollandırma tasarımı

Şekil 4.7’ de dördüncü tasarım metodu ile yapılan analizler sonucunda elde edilen S11 yansıma katsayısı grafiği görülmektedir.



Şekil 4.7. Dördüncü tasarım metodu için oluşan S11 yansıma katsayısı grafiği

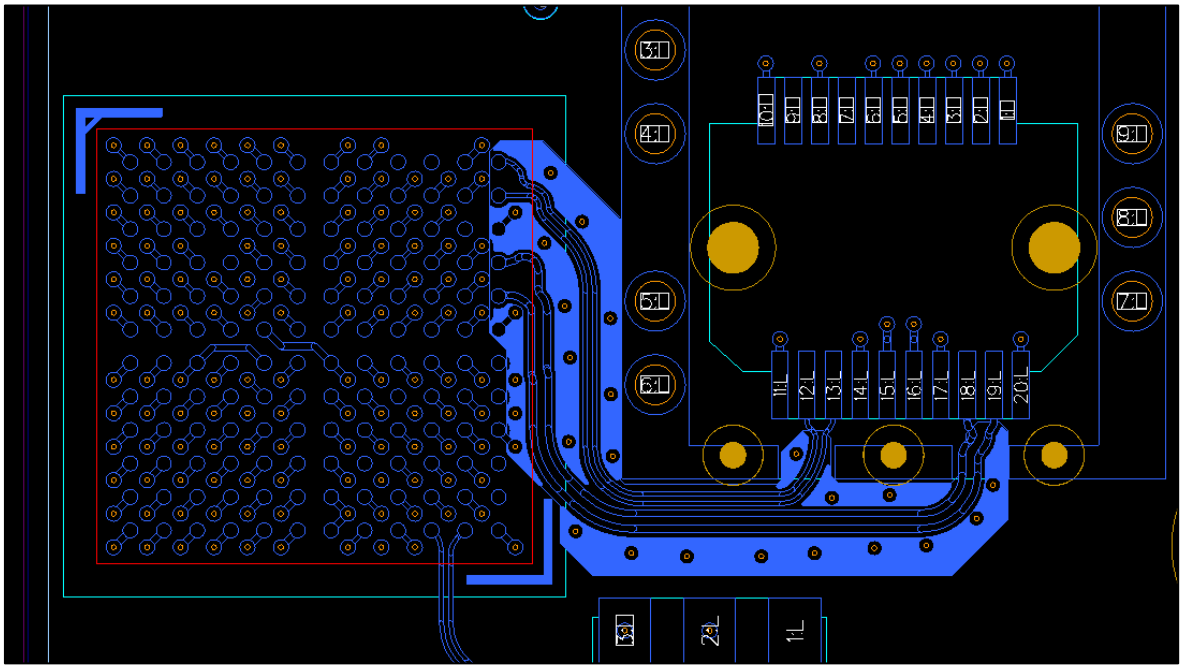
Şekil 4.8’ de dördüncü tasarım metodu ile yapılan analizler sonucunda elde edilen S21 iletim katsayısı grafiği görülmektedir.



Şekil 4.8. Dördüncü tasarım metodu için oluşan S21 iletim katsayısı grafiği

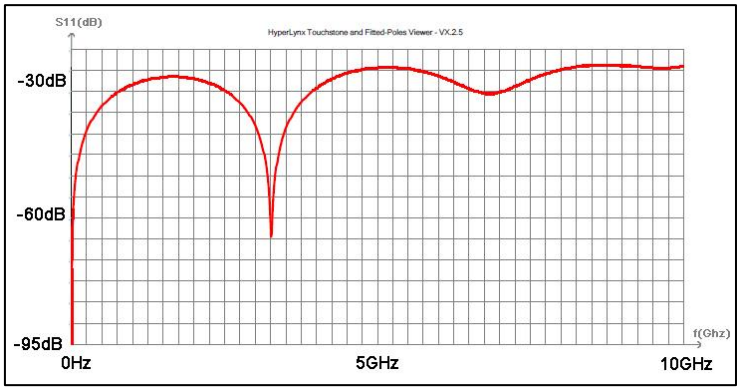
4.5. Beşinci Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları

Beşinci tasarım metodunda Ethernet veri iletim hatları baskı devre kartı ilk katmanından yollandırılmıştır. Yollandırma çalışması SFP konektör ve Ethernet entegresi pedlerinde via kullanılmadan tamamlanmıştır. Veri iletim hatları için oval yollandırma tipi tercih edilmiştir. Daha önce katman yapısını tasarım aşamasında paylaştığımız empedans bilgilerinden hareketle burada diferansiyel çift olarak yollandırması tamamlanan Ethernet veri iletim hatları ilk katmandan hat kalınlıkları 8 mil (0.2 mm), hatlar arası mesafe 10 mil (0.254 mm) olacak şekilde tamamlanmıştır. Bu tasarım metodunda Ethernet sinyalleri ground güç düzlemi ile çevrelenmiştir. Bu güç düzlemleri arasına belirli aralıklarla vialar atılmıştır. Bu çalışma kapsamında Ethernet entegresinden SFP konektöre gönderilen SFP_TX_N veri hattı üzerine analizler yapılmıştır. Bu durumda oluşan baskı devre kartı iletim hattı tasarım görüntüsü Resim 4.5' te görülmektedir.



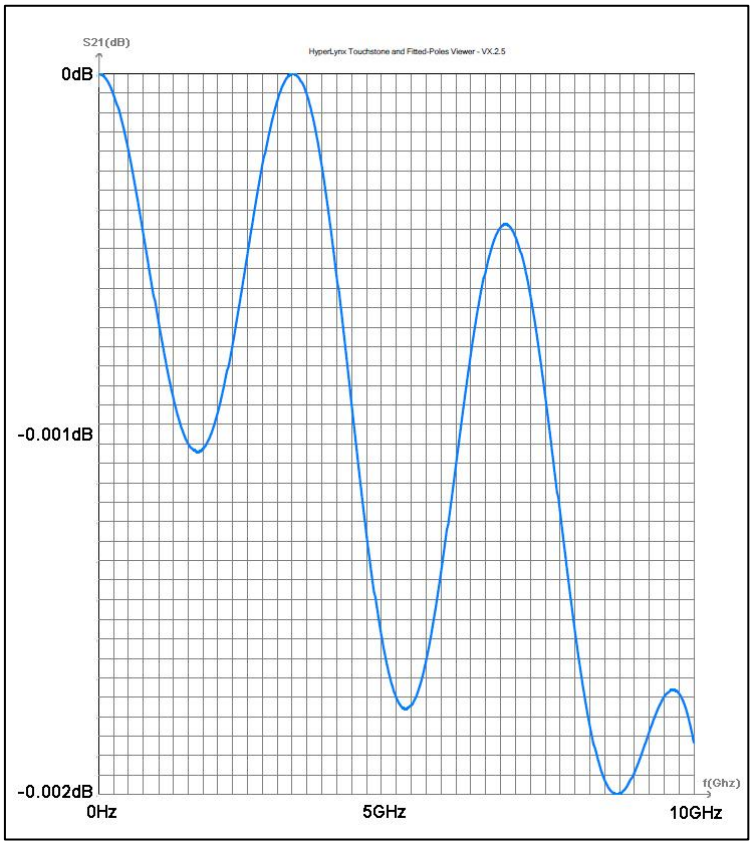
Resim 4.5. Beşinci tasarım metodu için yollandırma tasarımı

Şekil 4.9’ da beşinci tasarım metodu ile yapılan analizler sonucunda elde edilen S11 yansıma katsayısı grafiği görülmektedir.



Şekil 4.9. Beşinci tasarım metodu için oluşan S11 yansıma katsayısı grafiği

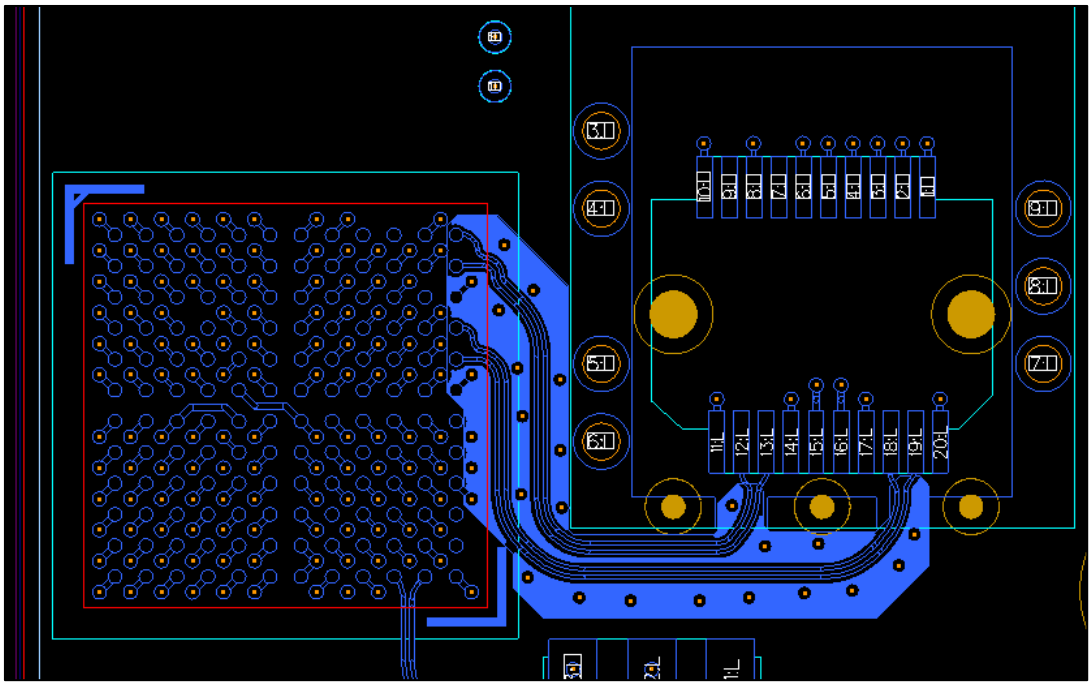
Şekil 4.10’ da beşinci tasarım metodu ile yapılan analizler sonucunda elde edilen S21 iletim katsayısı grafiği görülmektedir.



Şekil 4.10. Beşinci tasarım metodu için oluşan S21 iletim katsayısı grafiği

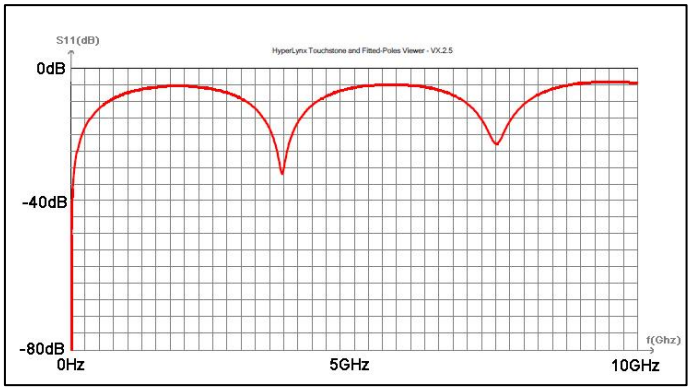
4.6. Altıncı Baskı Devre Kartı Tasarım Metodu İçin Analiz Sonuçları

Altıncı tasarım metodunda Ethernet veri iletim hatları baskı devre kartı ilk katmanından yollandırılmıştır. Yollandırma çalışması SFP konektör ve Ethernet entegresi pedlerinde via kullanılmadan tamamlanmıştır. Veri iletim hatları için oval yollandırma tipi tercih edilmiştir. Daha önce katman yapısını tasarım aşamasında paylaştığımız empedans bilgilerinden hareketle burada diferansiyel çift olarak yollandırması tamamlanan Ethernet veri iletim hatları Resim 3.1'de görüldüğü gibi ilk katmandan hat kalınlıkları 5 mil (0.13 mm), hatlar arası mesafe 6 mil (0.15 mm) olacak şekilde tamamlanmıştır. Bu tasarım metodunda Ethernet sinyalleri ground güç düzlemi ile çevrelenmiştir. Bu güç düzlemleri arasına belirli aralıklarla vialar atılmıştır. Bu tasarım metodunda diğer metotlardan farklı olarak Ethernet sinyalinin referans ground güç düzlemi tasarımdan çıkarılarak sinyal bütünlüğüne etkileri araştırılmıştır. Bu çalışma kapsamında Ethernet entegresinden SFP konektöre gönderilen SFP_TX_N veri hattı üzerine analizler yapılmıştır. Bu durumda oluşan baskı devre kartı iletim hattı tasarım görüntüsü Resim 4.6' da görülmektedir.



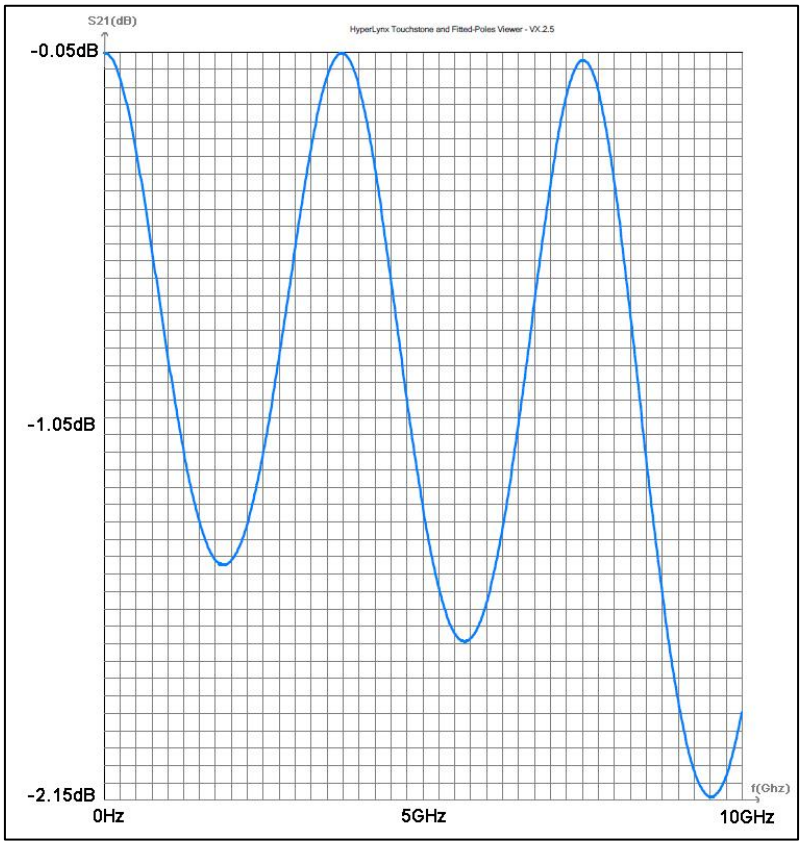
Resim 4.6. Altıncı tasarım metodu için yollandırma tasarımı

Şekil 4.11’ de altıncı tasarım metodu ile yapılan analizler sonucunda elde edilen S11 yansıma katsayısı grafiği görülmektedir.



Şekil 4.11. Altıncı tasarım metodu için oluşan S11 yansıma katsayısı grafiği

Şekil 4.12’ de altıncı tasarım metodu ile yapılan analizler sonucunda elde edilen S21 iletim katsayısı grafiği görülmektedir.



Şekil 4.12. Altıncı tasarım metodu için oluşan S21 iletim katsayısı grafiği

4.7. Yorumlar

S11 parametresi, iki kapılı bir devrenin girişindeki yansıma kayıplarını ifade eder. Bu parametre, bir devreye uygulanan sinyalin devrenin girişinden ne kadarının yansıdığını gösterir. Bu değer ne kadar küçük olursa, o kadar az güç geri yansır ve daha iyi bir iletim elde edilir.

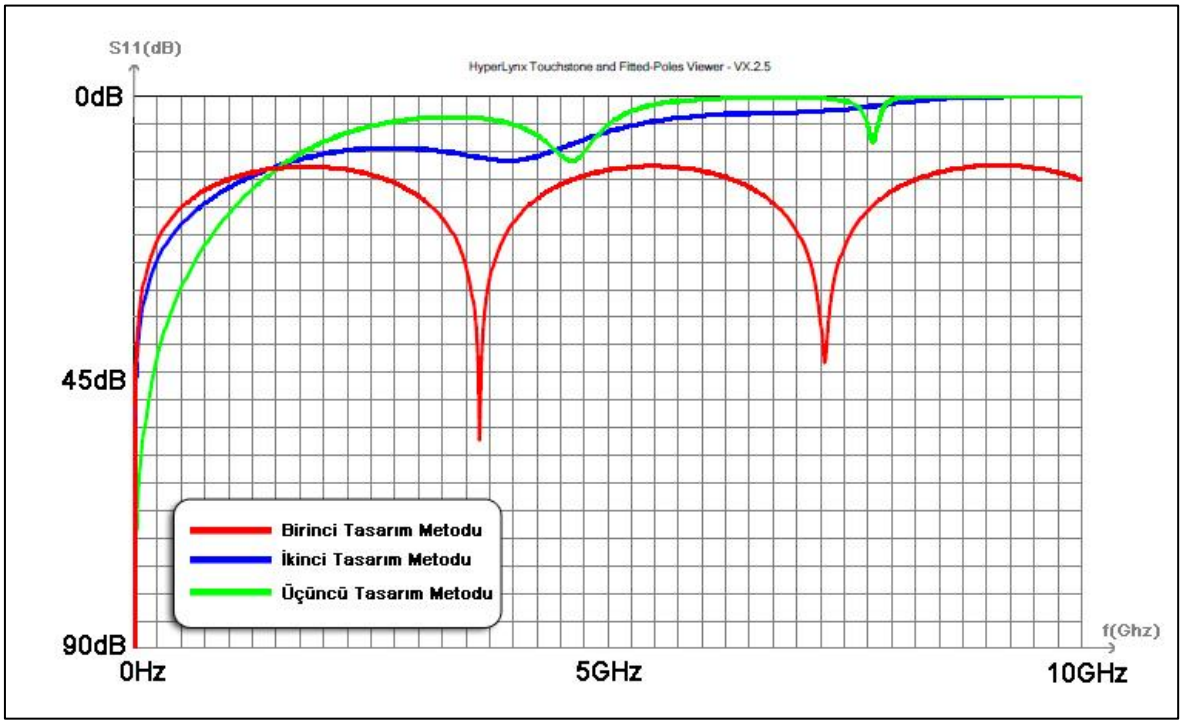
S21, iki kapılı bir devrenin girişinden çıkışına olan iletim kayıplarını ifade eder. Bu parametre, bir devreye uygulanan sinyalin devre içinde nasıl iletildiğini gösterir. S21 ne kadar büyük olursa, o kadar fazla güç iletimi sağlanır ve daha iyi bir güç transferi elde edilir.

Bu tezde, 6 farklı baskı devre kartı yollandırma tasarım metodu için çalışmalar yapılmıştır. Birinci tasarım metodunda gönderen ve alan elektronik bileşen pedlerine via atılmadan tasarım yapılmıştır. İletim hattında bir adet via kullanılan ikinci tasarım metodu ile via kullanılmayan birinci tasarım metodu arasında sinyal bütünlüğü açısından kıyaslama amaçlanmıştır. Üçüncü tasarım metodunda alıcı elektronik bileşen tarafında da via kullanılarak her iki elektronik bileşen tarafında da via kullanıldığında sinyal bütünlüğü kıyaslaması yapılmıştır. Dördüncü tasarım metodu ile iletim hattını çevreleyen toprak düzlemi ve toprakta belirli aralıklarla bulunan viaların sinyal bütünlüğüne etkileri izlenmiştir. Beşinci tasarım metodunda iletim hattı kalınlık ve hatlar arası mesafe değerlerinin sinyal bütünlüğüne etkisi incelenmiştir. Son olarak altıncı tasarımda ilk metoda göre referans ground güç düzleminin tasarımdan çıkarılmasının sinyal bütünlüğüne etkileri gözlemlenmiştir. Bu etkiler HYPERLYNX SI/PI yazılım aracı vasıtası ile S parametreleri türünden yapılmıştır.

4.7.1. Birinci, ikinci ve üçüncü tasarım metotları çıktıları için karşılaştırma

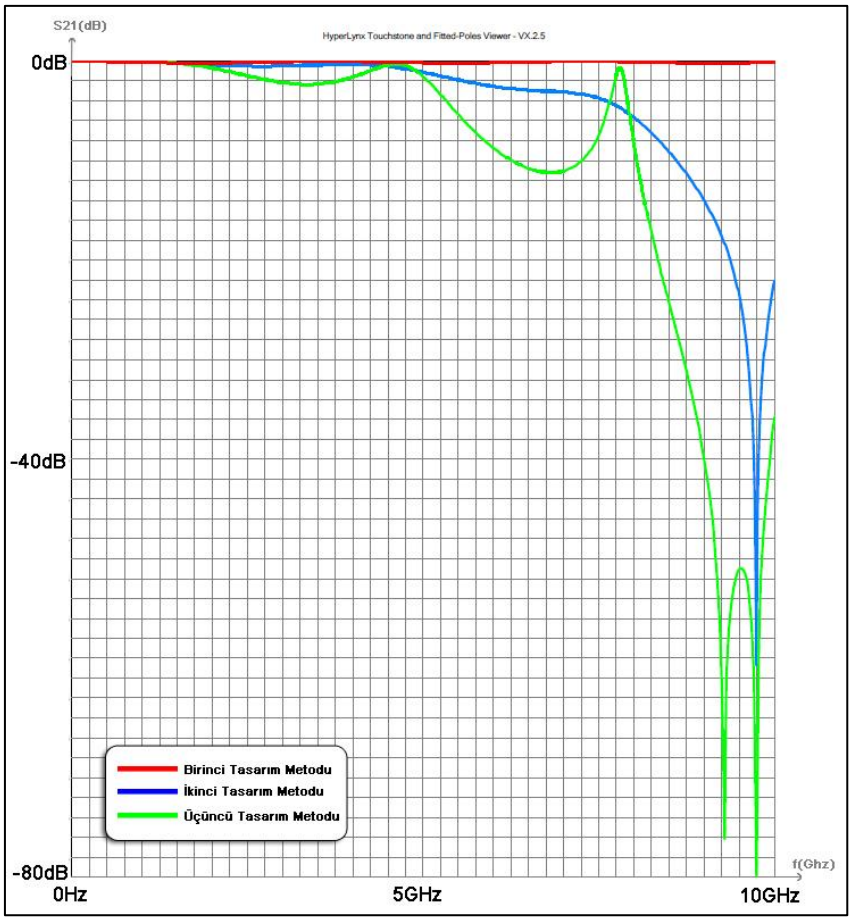
Bu kısımda ilk üç tasarım metodu için karşılaştırma yapılmıştır. İletim hattında via kullanılmayan birinci tasarım, iletim hattında bir adet via kullanılan ikinci tasarım ve iletim hattı üzerinde iki adet via içeren üçüncü tasarım metodu arasında S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.13'te kırmızı renk ile birinci tasarım, mavi ile gösterilen ikinci tasarım ve yeşil ile gösterilen üçüncü tasarım metoduna ait S11 parametre eğrileridir. En az yansıma kaybının kırmızı ile görülen birinci tasarım metodunda olduğu net olarak gözlenmiştir. Mavi ve yeşil renk ile gösterilen diğer iki metotta yansıma kayıplarının

birinci metoda göre çok daha fazla olduğu gözlemlenmiştir. Tek tarafta via içeren tasarım ile her iki tarafta da via içeren tasarım kıyaslandığında da fazla via içeren tasarımda yansıma kayıplarının arttığı gözlemlenmiştir. Sonuç olarak via kullanımının sinyal bütünlüğüne olumsuz etkileri olduğu gözlenmiştir.



Şekil 4.13. Birinci, ikinci ve üçüncü tasarım metotları için S11 parametresi grafikleri

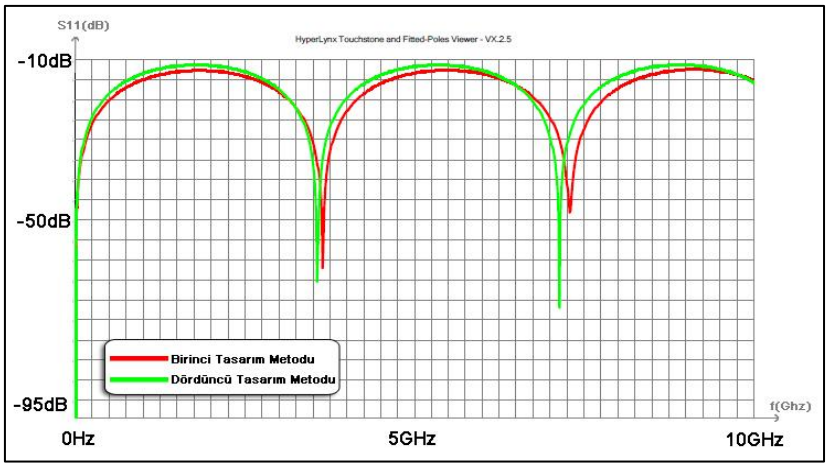
Via kullanılmayan birinci tasarım, gönderen elektronik bileşen tarafında via kullanılan ikinci tasarım ile gönderici ve alıcı elektronik bileşenin de via içerdiği üçüncü tasarım metodu arasında S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.14'te kırmızı renk ile birinci tasarım, mavi ile gösterilen ikinci tasarım ve yeşil ile gösterilen üçüncü tasarım metoduna ait S21 parametre eğrileridir. En az iletim kaybının kırmızı ile görülen birinci tasarım metodunda olduğu gözlenmiştir. Mavi ve yeşil renk ile gösterilen diğer iki metotta iletim kayıplarının birinci metoda göre çok daha fazla olduğu gözlenmiştir. Gönderici tarafta via içeren tasarım ile her iki tarafta da via içeren tasarım kıyaslandığında fazla via içeren tasarımda iletim kayıplarının arttığı gözlenmiştir. Sonuç olarak via kullanımının sinyal bütünlüğünü olumsuz etkilediği, iletim ve yansıma kayıplarını artırdığı gözlenmiştir.



Şekil 4.14. Birinci, ikinci ve üçüncü tasarım metotları için S21 parametresi grafikleri

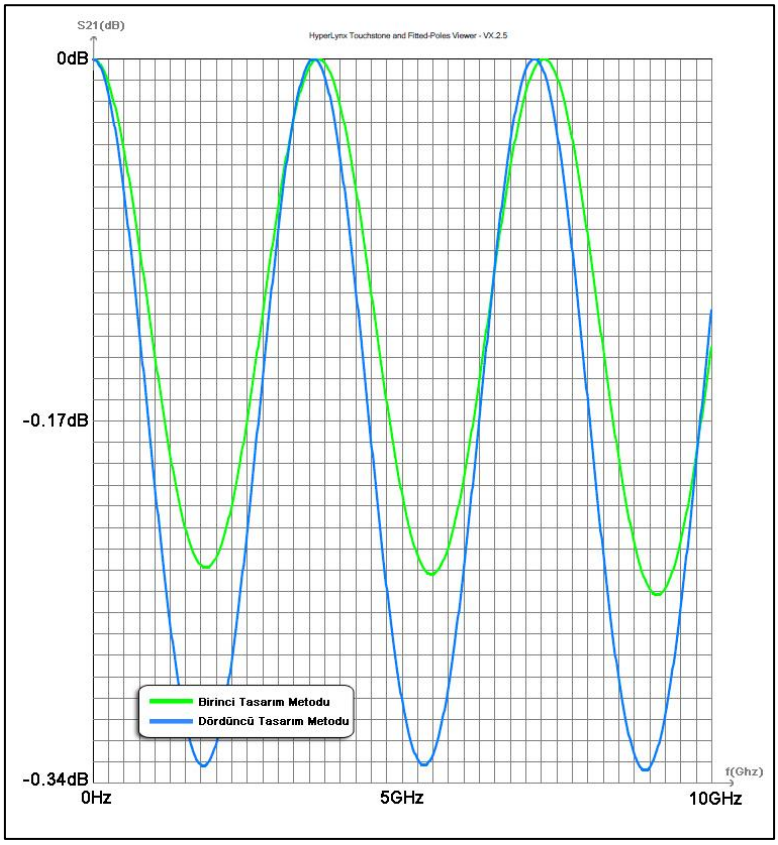
4.7.2. Birinci ve dördüncü tasarım metotları çıktıları için karşılaştırma

Bu kısımda birinci tasarım metodu ile dördüncü tasarım metodu için karşılaştırma yapılmıştır. Ethernet sinyalini çevreleyen ground güç düzlemi ve viaların sinyal bütünlüğüne etkisini incelemek üzere S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.15'te kırmızı renk ile birinci tasarım, yeşil ile gösterilen dördüncü tasarım metoduna ait S11 parametre eğrileridir. Yansıma kaybının kırmızı ile görülen birinci tasarım metodunda daha az olduğu gözlenmiştir.



Şekil 4.15. Birinci ve dördüncü tasarım metotları için S11 parametresi grafikleri

Ethernet sinyalini çevreleyen ground güç düzlemi ve viaların sinyal bütünlüğüne etkisini incelemek üzere S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.16'da yeşil renk ile birinci tasarım, mavi renk ile gösterilen dördüncü tasarım metoduna ait S21 parametre eğrileridir. İletim kaybının yeşil ile gösterilen birinci tasarım metodunda daha az olduğu gözlenmiştir.

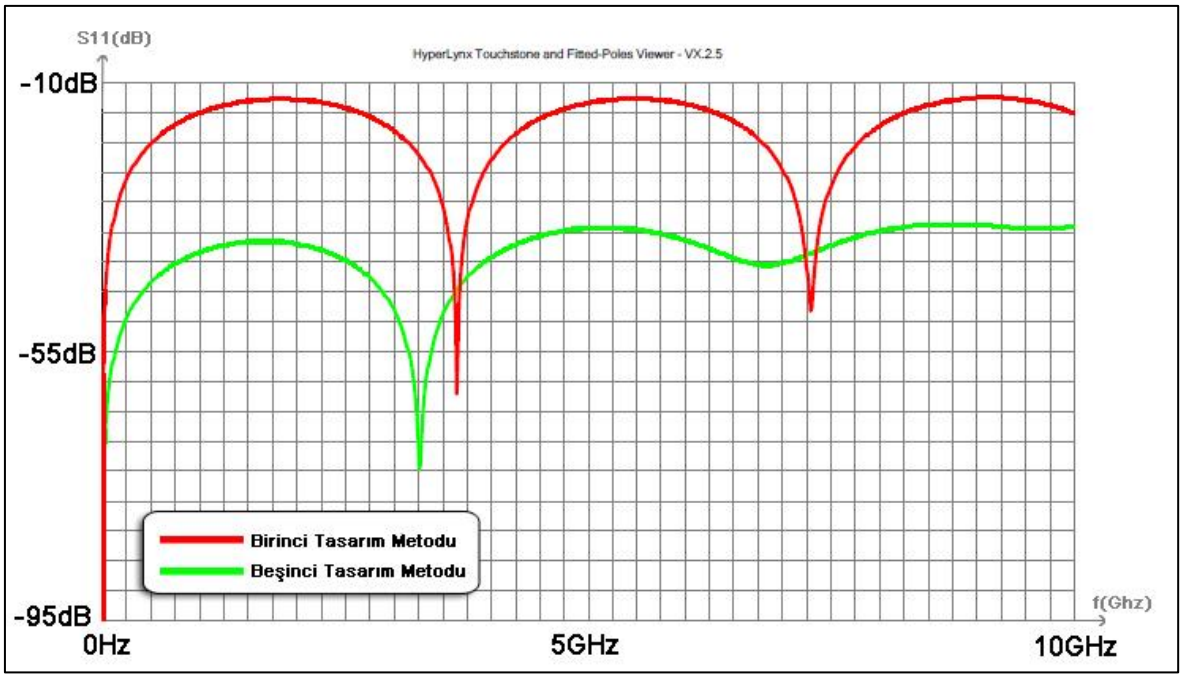


Şekil 4.16. Birinci ve dördüncü tasarım metotları için S21 parametresi grafikleri

4.7.3. Birinci ve beşinci tasarım metotları çıktıları için karşılaştırma

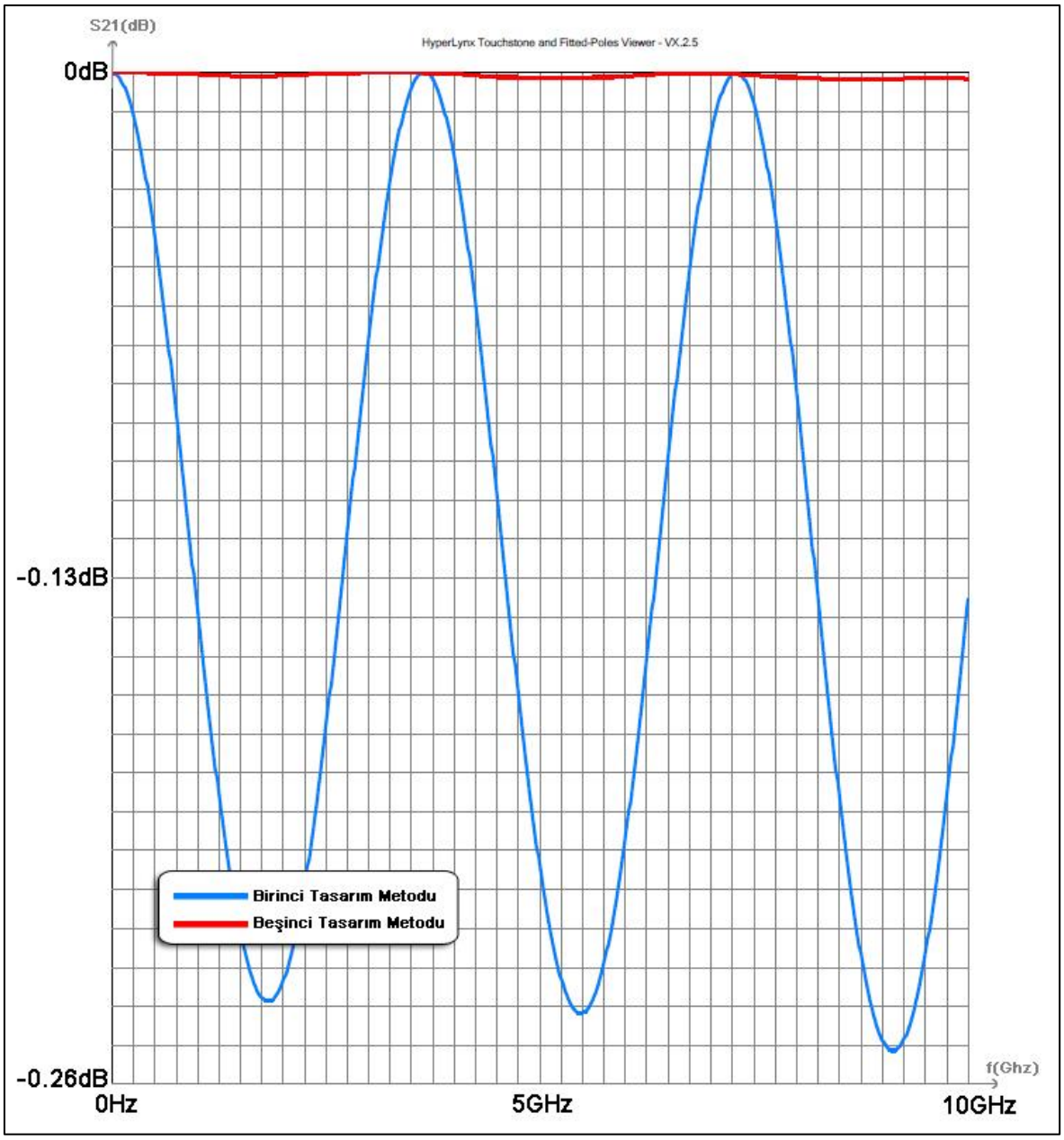
Bu kısımda birinci tasarım metodu ile beşinci tasarım metodu için karşılaştırma yapılmıştır. Ethernet veri iletim hatlarının kalınlık ve hatlar arası mesafelerin sinyal bütünlüğüne etkisini incelemek üzere S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.17'de kırmızı renk ile birinci tasarım, yeşil ile gösterilen beşinci tasarım metoduna ait S11 parametre eğrileridir.

Bu kıyaslamada hat kalınlıkları ve hatlar arası mesafelerin değişmesinin yansıma kayıplarına etkisi gözlenmiştir. Yeşil ile gösterilen beşinci tasarıma ait hat kalınlık ve mesafe değerinin daha az yansıma kayıplarına sebep olduğu gözlenmiştir.



Şekil 4.17. Birinci ve beşinci tasarım metotları için S11 parametresi grafikleri

Ethernet veri iletim hatlarının kalınlık ve hatlar arası mesafelerin sinyal bütünlüğüne etkisini incelemek üzere S parametreleri cinsinden kıyaslama yapılmıştır. Şekil 4.18'de mavi renk ile birinci tasarım, kırmızı ile gösterilen beşinci tasarım metoduna ait S21 parametre eğrileridir. Bu kıyaslamada hat kalınlıkları ve hatlar arası mesafelerin değişmesinin iletim kayıplarına etkisi gözlenmiştir. Kırmızı ile gösterilen beşinci tasarıma ait hat kalınlık ve mesafe değerinin daha az iletim kayıplarına sebep olduğu gözlenmiştir.

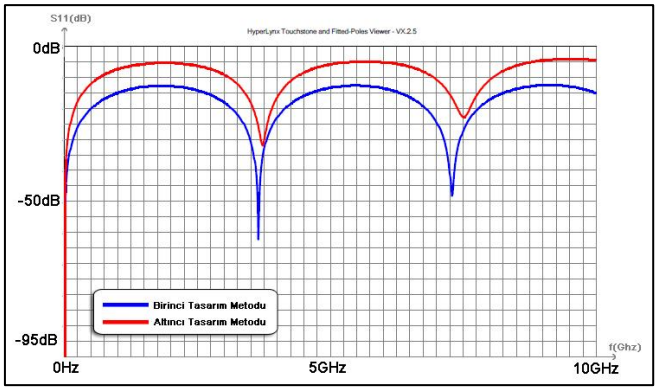


Şekil 4.18. Birinci ve beşinci tasarım metotları için S21 parametresi grafikleri

4.7.4. Birinci ve altıncı tasarım metotları çıktıları için karşılaştırma

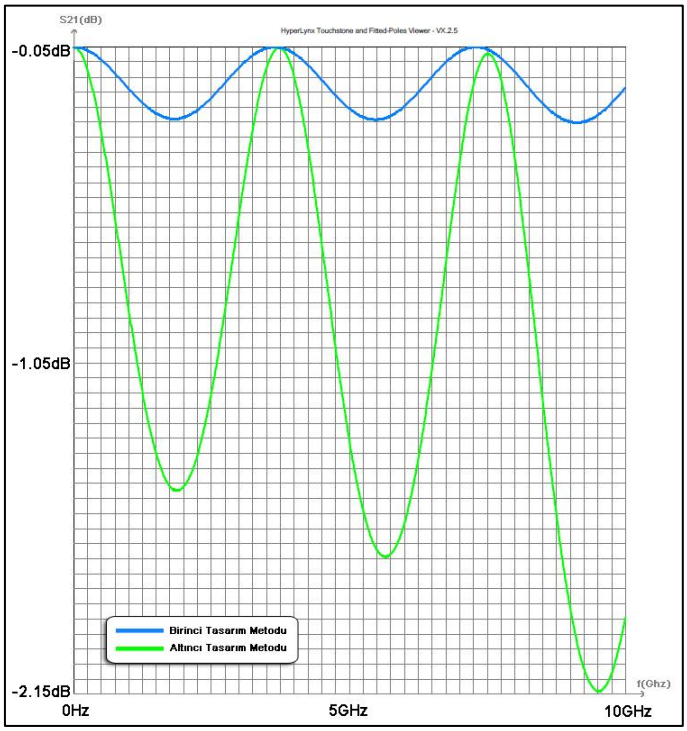
Bu kısımda birinci tasarım metodu ile altıncı tasarım metodu için karşılaştırma yapılmıştır. Ethernet sinyallerinin bir alt katmanında yer alan referans ground güç düzlemlerinin sinyal bütünlüğüne etkisini incelemek üzere S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.19'da mavi renk ile birinci tasarım, kırmızı ile gösterilen altıncı tasarım metoduna ait S11 parametre eğrileridir. Bu kıyaslamada referans güç düzleminin tasarımdan

çıkarılmasının yansıma kayıplarına etkisi gözlenmiştir. Mavi ile gösterilen altıncı tasarım metodunun daha az yansıma kayıplarına sebep olduğu gözlenmiştir.



Şekil 4.19. Birinci ve altıncı tasarım metotları için S11 parametresi grafikleri

Ethernet sinyallerinin bir alt katmanında yer alan referans ground güç düzlemlerinin sinyal bütünlüğüne etkisini incelemek üzere S parametreleri çıktıları üzerinden kıyaslama yapılmıştır. Şekil 4.20'de mavi renk ile birinci tasarım, yeşil ile gösterilen altıncı tasarım metoduna ait S21 parametre eğrileridir. Bu kıyaslamada referans güç düzleminin tasarımdan çıkarılmasının iletim kayıplarına etkisi gözlenmiştir. Mavi ile gösterilen birinci tasarımın daha az iletim kayıplarına sebep olduğu gözlenmiştir.



Şekil 4.20. Birinci ve altıncı tasarım metotları için S21 parametresi grafikleri

5. SONUÇ VE ÖNERİLER

Bu çalışmanın giriş bölümünde, farklı baskı devre kartı tasarım metotlarının 10 gigabit Ethernet sinyalleri üzerindeki etkisini anlamak amacıyla yapılan araştırmanın kapsamı ve önemi ele alınmıştır. 10 gigabit Ethernet, günümüzde veri iletişiminde yüksek hız ve güvenilirlik gereksinimlerini karşılamak için kritik bir teknolojidir. Giriş bölümünde, bu teknolojinin temel bileşenleri ve gelişimi üzerinde durulmuş, ayrıca literatürdeki önceki çalışmalar incelenerek mevcut bilgi birikimi ile bu çalışmanın katkısı vurgulanmıştır.

Yüksek hızlı veri iletiminde, baskı devre kartlarının tasarımının, sinyal kalitesi üzerinde belirleyici bir etkiye sahip olduğu belirtilmiştir. S parametrelerinin, yüksek hızlı iletim hattı içeren baskı devre kartı tasarımlarının performansını değerlendirmek için önemli bir araç olduğu belirtilmiştir. Giriş bölümünde çalışmanın amacı ve önemi vurgulanmıştır.

İkinci bölümde, Ethernet teknolojisinin evrimi ve baskı devre kartı tasarımının temel ilkeleri hakkında kapsamlı bilgiler verilmiştir. Ethernet, 1970'lerden bu yana gelişerek yüksek hızlı iletişim standardı haline gelmiştir. Bu süreçte, fiziksel katman, veri bağlantı katmanı ve ağ katmanı gibi katmanların işlevleri açıklanarak, Ethernet'in karmaşıklığı ve çok yönlülüğü üzerinde durulmuştur.

Saçılma parametreleri, baskı devre kartlarında sinyal iletimini değerlendirmek için kullanılan kritik bir metriktir. S11 ve S21 parametreleri, yansıma ve iletim kaybını ölçerek, tasarımın sinyal bütünlüğü üzerindeki etkilerini anlamamıza yardımcı olur. Bu bölümde, S parametrelerinin tanımları detaylandırılmıştır.

Baskı devre kartı tasarımı, karmaşık bir mühendislik süreci olup, katman yapısı, hat kalınlıkları ve empedans değerleri gibi birçok faktörü içerir. Bu bölümde, BDK tasarımını etkileyen bu unsurların birbirleriyle olan ilişkisi ve tasarımın genel performansına nasıl katkı sağladığı üzerinde durulmuştur.

Üçüncü bölümde, analizde kullanılacak baskı devre kartı tasarımının detayları sunulmuştur. Bu tasarımın katman yapısı, genellikle üst katman, alt katman ve iç katmanlar olarak üç ana bölümden oluşur. Her katmanın işlevi ve yapısı, sinyal iletimi üzerindeki etkileri açısından

dikkatle incelenmiştir. Katman kalınlıkları ve malzeme seçimleri, hat empedans değerlerini etkileyerek, S parametrelerini doğrudan etkileyen unsurlardır.

Bu bölümde, farklı katman kombinasyonlarının S11 ve S21 parametreleri üzerindeki etkileri analiz edilmiştir. Örneğin, farklı malzeme türlerinin dielektrik sabitleri, sinyal kaybını ve yansıma kaybını etkileyerek, tasarımın genel performansını belirlemektedir. Hat kalınlıklarının artırılması veya azaltılması, empedans uyumunu etkileyerek, iletim hattı bütünlüğünü doğrudan etkileyebilir. Yüksek frekanslı iletim hatlarının iletiminde yaşanan problemlerin, doğru tasarım teknikleriyle nasıl aşılabileceği konusunda bilgiler sunulmuştur.

Son bölümde, altı farklı PCB tasarım metodunun detaylı analizleri ve karşılaştırmaları yapılmıştır. Her bir metot için S11 ve S21 parametreleri grafiklerle gösterilmiş ve analiz edilmiştir. Yüksek frekanslı devrelerde iletim hattında meydana gelen yansıma ve kayıpları önlemek amacıyla kullanılan bu farklı tasarım teknikleri, iletim hattının iletim yolu boyunca mümkün olduğunca az bozulmasını sağlamak için geliştirilmiştir.

Metotlar arasındaki temel farklar; hat genişliği, via kullanımı, referans güç düzlemi belirlenmesi, katman sayısı, dielektrik malzeme özellikleri ve hatların geometrik düzenlemeleridir. Bazı tasarım metotlarında via kullanılmasının iletim hattında yansımayı artırdığı gözlemlenmiştir. Diğer metotlarda, iletim hatlarında yansıma ve iletim katsayılarını etkileyebilecek farklı baskı devre tasarımları kullanılmıştır.

Yüksek hızda en iyi performansı sağlamak amacıyla yapılan analizler, her bir metodun iletim yansıma katsayısı (S11) ve iletim katsayısı (S21) açısından nasıl performans gösterdiğini ayrıntılı olarak ortaya koymuştur. Bu analizler sonucunda bazı metotların, iletim hattının yansımasını önemli ölçüde azaltarak daha iyi bir iletim hattı bütünlüğü sağladığı; bazı metotların ise iletim hattı kaybını azaltarak veri iletim performansını iyileştirdiği tespit edilmiştir.

Çalışmanın genel sonuçları, yüksek hızlı iletim hattı iletimi için baskı devre kartı tasarımında empedans uyumu, hat genişliği ve malzeme seçiminin kritik olduğunu göstermiştir. İletim hattı yansımaları ve iletim hattı kayıplarının minimize edilmesi için uygun katman yapısının belirlenmesi, yüksek hız gerektiren uygulamalarda büyük bir fark yaratabileceği

vurgulanmıştır. Bu çalışmada elde edilen bulgular, yüksek frekanslı uygulamalarda en uygun baskı devre kartı tasarım metotlarını seçmek için değerli bilgiler sağlamıştır.

Elde edilen sonuçlar göstermektedir ki, belirli tasarım metotları S11 parametresi açısından iletim hattı yansımasını azaltırken, bazı metotlar S21 parametresi açısından daha az iletim hattı kaybına neden olmuştur. Özellikle mümkün olan en az sayıda via kullanılması, düşük kayıplı dielektrik malzemelerin kullanılması, iletim hattının empedans uyumuna dikkat edilmesi ve sinyal hatlarının geometrisinin optimize edilmesi, yüksek hızlarda iletim hattı bütünlüğünü koruma açısından büyük avantaj sağlamıştır. Bu sonuçlar, yüksek hız gerektiren veri iletimi projelerinde tasarım mühendislerine rehberlik edecek niteliktedir.

Yüksek hızlı devre tasarımında baskı devre kartı katman sayısı, hat kalınlığı, via kullanımı, malzeme özellikleri gibi parametrelerin seçilmesi konusunda kapsamlı bir rehber sunulmuştur. Ayrıca, literatüre katkı sağlayarak yüksek frekanslı uygulamalarda iletim hattı bütünlüğü analizleri için S parametrelerinin etkinliğini göstermiştir. Sonuç olarak, 10 gigabit Ethernet gibi yüksek hız gerektiren uygulamalarda en uygun baskı devre kartı tasarım metotlarını belirlemek ve iletim hattı performansını optimize etmek için S11 ve S21 analizleri yol gösterici olmuştur. Çalışmanın bulguları, gelecekte yapılacak benzer analiz çalışmalarına referans olabilecek niteliktedir ve iletim hattı bütünlüğünü sağlama amacıyla yeni tasarım stratejilerinin geliştirilmesine katkı sağlayacaktır.

KAYNAKLAR

1. Oltean, A. D. (2004). *Architectural Design Study for a 10 Gb/s Ethernet Switch*. Doktora Tezi, Bükreş Politeknik Üniversitesi, Bükreş.

2. Aydın, F. (2020). *Yüksek Hızlı Yongalar Arası Baskı Devre Tabanlı İletim Hattı Geliştirilmesi*. Yüksek Lisans tezi, TOBB Ekonomi ve Teknoloji Üniversitesi Fen Bilimleri Enstitüsü, Ankara.

3. Bowers, S. Lage, H. (2008). Consideration for High Speed PCB track Design in 10Gb/s Serial Data Transmission, Avago Technologies, ABD.

4. Toyoda, H., Tanaka, H., Kanai, H., Nishimura, S., KudouH, H., (2005). PCB Implementation Techniques and Evaluations for 10 Gbit/s High-Speed Signal Transmission, *Electronics and Communications in Japan*, 88, 38-39.

5. Hlele, L. Shripal, D. (2019), *Design six layers of PCB VIA for 2.4 and 5 GHz*. Master Thesis, Halmstad University, Halmstad.

6. Sharawi, M. (2004). Practical issues in high speed PCB design, *in IEEE Potentials*, 23(2), 24-27.

7. Vardapetyan, A. (2020). Via Design Optimization for High Speed Differential Interconnects on Circuit Boards, Intel Corporation, *IEEE 26th Conference on Electrical Performance of Electronic Packaging and Systems*.

8. Johansson, C. Manefjord, Torbjorn. (2017). Analysis of a high-speed PCB design, *IEEE Nordic Circuits and Systems Conference*.

9. Wu, Q., Li, Y., Liu, J., Jiao, Y. (2019). High Speed Multi-board Signal Integrity Simulation and Implementation, *IEEE International Conference on Artificial Intelligence and Computer Applications*, 978-1-7281-1223-7/19.

10. Fujitsu Network Communications Inc. (2006). *Fujitsu Ethernet Prerequisite*, 3, 2-3.

11. Yaran, Ş., Altınsoy, İ., Celep, M., Hayırlı C. (1999). S Parametre Ölçümleri, *TMMOB Makine Mühendisleri Odası Eskişehir Şubesi 3. Ulusal Ölçümbilim Kongresi*, 196-197.

12. Atilla, D. Ç. (2011). *Yeni Nesil Cep Telefonlarında Kullanılacak Antenler İçin Empedans Uyumlaştırma Devreleri Tasarımı*. Yüksek Lisans Tezi, İstanbul Üniversitesi Fen Bilimleri Enstitüsü, İstanbul.

13. Gürsu, E. (1994). *Kayıpsız İki Kapılı Devrelere İlişkin Ölçüm Datasının Dağılmış Parametrelerle Modellenmesi*. Yüksek Lisans Tezi, İstanbul Üniversitesi Fen Bilimleri Enstitüsü, İstanbul.

14. Aksen, A., Yarman, B. S. (1993). Construction Of Low-Pass Ladder Networks With Lumped and Distrubuted Elements, *European Conf. on Circuit Theory and Design*, 1, 1389-1393.

15. Bensene, R. Calculator. URL: https://www.oldcalculatormuseum.com/wang362e.html/ Erişim Tarihi: 05.09.2024.

16. Coombs, C. (2007), *Printed Circuits Handbook*, McGraw-Hill Professional, 608.

17. Global Printed Circuit Board Pcba Market Size and Forecast. (2024). URL: https://www.marketresearchintellect.com/product/global-pcb-pcba-market-size-and-forecast/ Erişim Tarihi: 10.12.2024.

18. ISOLA, Laminate and Prepreg Manufacturing. (2023). URL: https://www.isola-group.com/wp-content/uploads/Understanding-Laminate-Prepreg-Manufacturing.pdf./ Erişim Tarihi: 10.12.2023.

19. Khandpur, R. S. (2006), *Printed Circuit Boards Design, Fabrication and Assembly*, McGraw-Hill Professional, 880.

20. Chen, S., Liao, C., Chen, J., Wu, T. (2017). Via optimization for next generation speeds, *IEEE 26th Conference on Electrical Performance of Electronic Packaging and Systems*.

21. Ye, C., Ye, X., Miralrio, E. L. (2016). Via pattern design and optimization for differential signaling 25Gbs and above, *IEEE International Symposium on Electromagnetic Compatibility*.

22. Seo, D., Lee, H., Park, M., Nah, W. (2018). Enhancement of differential signal integrity by employing a novel face via structure, *IEEE Transactions on Electromagnetic Compatibility*, 60, 26-33.

23. Fan, J., Ye, X., Kim, J., Archambeault, B., Orlandi, A. (2010). Signal Integrity Design for High-Speed Digital Circuits: Progress and Directions, *IEEE Transactions on Electromagnetic Compatibility*, 52(2), 392-400.

24. Wei, X. (2017). *Modeling and Design of Electromagnetic Compatibility for High-Speed Printed Circuit Boards and Packaging (1st ed.)*, CRC Press.

25. Shi, H., Liu, X., Lou, Y. (2019). Materials and micro drilling of high frequency and high speed printed circuit board, *The International Journal of Advanced Manufacturing Technology*, 100(6), 827–841.

26. Chang, W. Y., See, K. Y., Chua, E. K. (2007). Comprehensive Analysis of the Impact of via Design on High-Speed Signal Integrity, *2007 9th Electronics Packaging Technology Conference, Singapore*, 262-266.

27. Noppakunkajorn, J., Han, D., Sarlioglu, B. (2015) Analysis of High-Speed PCB With SiC Devices by Investigating Turn-Off Overvoltage and Interconnection Inductance Influence, *in IEEE Transactions on Transportation Electrification*, 1(2), 118-125.

28. Shahparnia, S., Ramahi, O. (2007). Design, Implementation, and Testing of Miniaturized Electromagnetic Bandgap Structures for Broadband Switching Noise Mitigation in High-Speed PCBs, *in IEEE Transactions on Advanced Packaging*, 30(2), 171-179.

29. Cauwe, M., Baets, J. D. (2008). Broadband Material Parameter Characterization for Practical High-Speed Interconnects on Printed Circuit Board, *in IEEE Transactions on Advanced Packaging*, 31(3), 649-656.

30. Wu, T., Buesink, F., Canavero, F. (2013). Overview of Signal Integrity and EMC Design Technologies on PCB: Fundamentals and Latest Progress, *in IEEE Transactions on Electromagnetic Compatibility*, 55(4), 624-638.

31. Muralikrishna, S., Sathyamurthy, S. (2008). An overview of digital circuit design and PCB design guidelines - An EMC perspective, *2008 10th International Conference on Electromagnetic Interference and Compatibility*, Bangalore, India, 567-573.

32. Hubing, T. H. (2003). PCB EMC design guidelines: a brief annotated list, *2003 IEEE Symposium on Electromagnetic Compatibility Symposium*, Boston, USA, 1, 34-36.

33. Rabinovich, O., Epstein, A. (2018). Analytical Design of Printed Circuit Board (PCB) Metagratings for Perfect Anomalous Reflection, *in IEEE Transactions on Antennas and Propagation,* 66(8), 4086-4095.

34. Barzdenas, V., Vasjanov, A. (2022). A Method of Optimizing Characteristic Impedance Compensation Using Cut-Outs in High-Density PCB Designs. *Sensors,* 22, 964.

35. Reusch, D., Strydom, J. (2014). Understanding the Effect of PCB Layout on Circuit Performance in a High-Frequency Gallium-Nitride-Based Point of Load Converter, *in IEEE Transactions on Power Electronics*, 29(4), 2008-2015.

36. Kim, J. Li, E. (2010). Special Issue on PCB Level Signal Integrity, Power Integrity, and EMC, *in IEEE Transactions on Electromagnetic Compatibility*, 52(2), 246-247.

37. Bockelman, D., Eisenstadt, W. (1995). Combined differential and common-mode scattering parameters: theory and simulation, *in IEEE Transactions on Microwave Theory and Techniques,* 43(7), 1530-1539.

38. Arslanagić, S., Hansen, T., Mortensen, N. A., Gregersen, A. H., Sigmund, O., Ziolkowski, R. W., Breinbjerg, O. (2013). A Review of the Scattering-Parameter Extraction Method with Clarification of Ambiguity Issues in Relation to Metamaterial Homogenization, *in IEEE Antennas and Propagation Magazine,* 55(2), 91-106.

39. Rolfes, I., Schiek, B. (2005). Multiport method for the measurement of the scattering parameters of N-ports, *in IEEE Transactions on Microwave Theory and Techniques*, 53(6), 1990-1996.

40. Wang, S., Lee, F. C., Odendaal, H. (2005). Characterization and parasitic extraction of EMI filters using scattering parameters, *in IEEE Transactions on Power Electronics*, 20(2), 502-510.

41. Liu, Y., Drew, M., Li, H., Liu, Y. (2021). A theoretical analysis of the relationships shown from the general experimental results of scattering parameters s_{11} and s_{21} – exemplified by the film of $BaFe_{12-i}Ce_iO_{19}$/polypyrene with i = 0.2, 0.4, 0.6. *Journal of Microwave Power and Electromagnetic Energy*, 55(3), 197-218.

42. Eisenstadt, W., Eo, Y. (1992). S-parameter-based IC interconnect transmission line characterization, *in IEEE Transactions on Components, Hybrids, and Manufacturing Technology,* 15(4), 483-490.

43. Akıncı, M. N., Caglayan, T., Ozgur, S., Alkasi, U., Ahmadzay, H., Abbak, M., Çayören, M., Akduman, I. (2015). Qualitative Microwave Imaging With Scattering Parameters Measurements, *in IEEE Transactions on Microwave Theory and Techniques,* 63(9), 2730-2740.

44. Fan, W., Lu, A., Wai, L. L., Lok, B. K. (2003). Mixed-mode S-parameter characterization of differential structures, *Proceedings of the 5th Electronics Packaging Technology Conference*, Singapore, 533-537.

45. Cho, H., Burk, D. (1991). A three-step method for the de-embedding of high-frequency S-parameter measurements, *in IEEE Transactions on Electron Devices,* 38(6), 1371-1375.

46. Eisenstadt, W., Stengel, R., Thompson, B. (2006). *Microwave Differential Circuit Design Using Mixed Mode S-Parameters*, Artech House.

47. Feng, W., Balaji, P., Baron, C., Bhuyan, L., Panda, D. K. (2005). Performance characterization of a 10-Gigabit Ethernet TOE*, 13th Symposium on High Performance Interconnects*, Stanford, CA, USA, 58-63.

48. Hurwitz, J., Feng, W. (2003). Initial end-to-end performance evaluation of 10-Gigabit Ethernet, *11th Symposium on High Performance Interconnects Proceedings*. Stanford, CA, USA, 116-121.

49. Willmann, P., Kim, H., Rixner, S., Pai, V. S. (2005). An efficient programmable 10 gigabit Ethernet network interface card, *11th International Symposium on High-Performance Computer Architecture*, San Francisco, CA, USA, 96-107.

50. Feng, W., Hurwitz, J., Newman, H., Ravot, S., Cottrell, R. L., Martin, O., Coccetti, F., Jin, C., Wei, X., Low, S. (2003). Optimizing 10-Gigabit Ethernet for Networks of Workstations, Clusters, and Grids: A Case Study. *In Proceedings of the 2003 ACM/IEEE conference on Supercomputing*. *Association for Computing Machinery*, New York, NY, USA, 50.

51. GadelRab, S. (2007). 10-Gigabit Ethernet Connectivity for Computer Servers, *in IEEE Micro,* 27(3), 94-105.

52. Hurwitz, J., Feng, W. (2004). End-to-end performance of 10-gigabit Ethernet on commodity systems, *in IEEE Micro*, 24(1),10-22.

53. Bencivenni, M., Bortolotti, D., Carbone, A. (2010). Performance of 10 Gigabit Ethernet Using Commodity Hardware, *in IEEE Transactions on Nuclear Science,* 57(2), 630-641.

54. Penty, R. V., Webster, M., Massara, A. B., White, I. H. (2000). Physical layer strategies for 10 gigabit Ethernet, *Proceedings of 50th Electronic Components and Technology Conference*, Las Vegas, USA, 487-490.

55. Narayanaswamy, G., Balaji, P., Feng, W. (2007). An Analysis of 10-Gigabit Ethernet Protocol Stacks in Multicore Environments, *15th Annual IEEE Symposium on High-Performance Interconnects,* Stanford, CA, USA, 109-116.

56. Yoshino, T., Sugawara, Y., Inagami, K., Tamatsukuri, J., Inaba, M., Hiraki, K. (2008). Performance optimization of TCP/IP over 10 Gigabit Ethernet by precise instrumentation, *Proceedings of the 2008 ACM/IEEE Conference on Supercomputing*, Austin, USA, 1-12.

57. Bortolotti, D., Carbone, A., Galli, D., Lax, I., Marconi, U., Peco, G., Perazzini, S., Vagnoni, V., Zangoli, M. (2011). Comparison of UDP Transmission Performance Between IP-Over-InfiniBand and 10-Gigabit Ethernet, *in IEEE Transactions on Nuclear Science*, 58(4), 1606-1612.

58. Kao, Y., Chen, H., Ma, H. (2022). An FPGA-Based High-Frequency Trading System for 10 Gigabit Ethernet with a Latency of 433 ns, *2022 International Symposium on VLSI Design, Automation and Test*, Hsinchu, Taiwan, 1-4.



Gazili olmak ayrıcalıktır