

**METAL-YALITKAN-YARIİLETKEN YAPILARIN ELEKTRİKSEL
ÖZELLİKLERİNİN FREKANS VE SICAKLIĞA BAĞLI İNCELENMESİ**

Faruk KİRAZOĞLU

**YÜKSEK LİSANS TEZİ
FİZİK**

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**OCAK 2010
ANKARA**

Faruk KİRAZOĞLU tarafından hazırlanan Metal-Yalıtkan-Yarıiletken Yapıların Elektrik Özelliklerinin Frekans ve Sıcaklığa Bağlı İncelenmesi adlı bu tezin Yüksek Lisans tezi olarak uygun olduğunu onaylarım.

Yrd. Doç. Dr. Adem TATAROĞLU
Tez Danışmanı, Fizik Anabilim Dalı

Bu çalışma, jürimiz tarafından oy birliği ile Fizik Anabilim Dalında Yüksek Lisans tezi olarak kabul edilmiştir.

Doç. Dr. Şemsettin ALTINDAL
Fizik, Gazi Üniversitesi

.....

Yrd. Doç. Dr. Adem TATAROĞLU
Fizik, Gazi Üniversitesi

.....

Doç. Dr. İlbilge DÖKME
Fen Bilgisi Eğitimi, Gazi Üniversitesi

.....

Tarih: 21/01/2010

Bu tez ile G.Ü. Fen Bilimleri Enstitüsü Yönetim Kurulu Yüksek Lisans derecesini onaylamıştır.

Prof. Dr. Bilal TOKLU
Fen Bilimleri Enstitüsü Müdürü

.....

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, ayrıca tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.

Faruk KİRAZOĞLU

**METAL-YALITKAN-YARIİLETKEN YAPILARIN ELEKTRİK
ÖZELLİKLERİNİN FREKANS VE SICAKLIĞA BAĞLI İNCELENMESİ**
(Yüksek Lisans Tezi)

Faruk KİRAZOĞLU

**GAZİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

Ocak 2010

ÖZET

Bu çalışmada, Au/SnO₂/n-Si (MIS) yapının, frekans ve sıcaklığa bağlı kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) karakteristikleri, seri direnç (R_s) ve arayüzey durum (N_{ss}) etkileri dikkate alınarak, sırasıyla 100 Hz-1 MHz frekans ve 100-400 K sıcaklık aralığında incelendi. N_{ss} ve R_s değerlerinin önemli ölçüde frekans ve sıcaklığa bağlı olduğu tespit edildi. Seri direnç hem artan frekans hem de artan sıcaklık ile azalmaktadır. Ayrıca, ölçülen kapasitans (C_m) ve iletkenlik (G_m/w) değerleri MIS yapının gerçek kapasitans ve iletkenliğini bulmak için, seri direnç etkisinden dolayı düzeltilmiştir. Deneysel sonuçlar, metal-yarıiletken arasındaki arayüzey yalıtkan tabaka kalınlığı, seri direnç ve arayüzey durumları MIS yapının elektriksel karakteristikleri üzerinde önemli bir rol oynadığını göstermiştir.

Bilim Kodu : 404.05.01

Anahtar Kelimeler : MIS yapılar; Elektrik özellikler; Frekans ve sıcaklığa bağlılık; Seri direnç; Arayüzey durumlar

Sayfa Adedi : 52

Tez Yöneticisi : Yrd. Doç. Dr. Adem TATAROĞLU

**THE INVESTIGATION OF FREQUENCY AND TEMPERATURE
DEPENDENCE OF ELECTRICAL PROPERTIES OF METAL-INSULATOR-
SEMICONDUCTOR STRUCTURES
(M.Sc. Thesis)**

Faruk KİRAZOĞLU

**GAZİ UNIVERSITY
INSTITUTE OF SCIENCE AND TECHNOLOGY
January 2010**

ABSTRACT

In this study, the frequency and temperature dependent capacitance-voltage (C-V) and conductance-voltage (G/w-V) characteristics of the Au/SnO₂/n-Si (MIS) structure were investigated by considering series resistance (R_s) and interface state (N_{ss}) effects in the frequency and temperature ranges of 100 Hz-1 MHz and 100-400 K, respectively. The values of N_{ss} and R_s were determined to be strongly dependent on the frequency and temperature. The series resistance decreases both with increasing frequency and with increasing temperature. Also, the measured capacitance (C_m) and conductance (G_m/w) values were corrected for the effect of series resistance to obtain the real capacitance and conductance of MIS structure. Experimental results show that an interfacial insulator layer thickness between metal and semiconductor, series resistance and interface states play an important role on the electrical characteristics of MIS structure.

Science Code : 404.05.01

**Key Words : MIS structures; Electric properties; Frequency and
temperature dependence; Series resistance; Interface states**

Page Number : 52

Adviser : Assist. Prof. Adem TATAROĞLU

TEŞEKKÜR

Çalışma boyunca değerli katkılarıyla beni yönlendiren ve çok büyük yardımlarını gördüğüm Gazi Üniversitesi Fen Edebiyat Fakültesi Fizik Bölümü öğretim üyesi saygıdeğer hocam Yrd. Doç. Dr. Adem TATAROĞLU' na sonsuz teşekkürlerimi sunarım.

Ayrıca deneysel çalışma esnasında yardımlarını ve manevi desteğini benden hiçbir zaman esirgemeyen sevgili eşim Sibel KİRAZOĞLU' na teşekkür ederim.

İÇİNDEKİLER

	Sayfa
ÖZET.....	iv
ABSTRACT.....	v
TEŞEKKÜR.....	vi
İÇİNDEKİLER.....	vii
ÇİZELGELERİN LİSTESİ.....	ix
ŞEKİLLERİN LİSTESİ.....	x
SİMGELER VE KISALTMALAR.....	xii
1. GİRİŞ	1
2. METAL-YALITKAN-YARIİLETKEN (MIS) YAPISI	3
2.1. İdeal MIS Yapısı.....	3
2.1.1. Yığılım.....	6
2.1.2. Tükenim.....	6
2.1.3. Tersinim	8
2.2. MIS Yapılarda İdeal Durumdan Sapmalar.....	9
2.2.1. Arayüzey durumları	9
2.2.2. Sabit oksit ve arayüzey yükleri	10
2.2.3. Hareketli iyonik yük	11
2.2.4. Oksitte tuzaklanmış yük	11
2.3. MIS Yapılarda Arayüzey Durum Yoğunluğu Teorisi.....	12
2.3.1. Kapasitans metodu.....	17
2.3.2. İletkenlik metodu.....	18

Sayfa

3. DENEYSEL YÖNTEM.....	20
3.1. Diyot Yapımında Kullanılan Silisyum Kristali.....	20
3.2. MIS Yapıların Hazırlanması.....	22
3.2.1. Kristal temizleme.....	22
3.2.2 Omik kontağın oluşturulması	23
3.2.3. Au/SnO ₂ /n-Si MIS yapının hazırlanması.....	24
3.2.4. Doğrultucu kontağın oluşturulması	26
3.3. Kullanılan Ölçüm Düzenekleri	27
3.3.1. Oda sıcaklığında frekansa bağlı kapasitans-voltaj (C-V) ve iletkenlik - voltaj (G/w-V) ölçümleri.....	27
3.3.2. Sıcaklığa bağlı kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) ölçümleri.....	27
4. DENEYSEL SONUÇLAR	29
4.1. Frekansa bağlı MIS yapının elektrik özellikleri.....	29
4.1.1. C-V ve G/w-V eğrileri	29
4.1.2. Seri direnç değerlerinin frekans ve gerilime bağlı incelenmesi.....	33
4.1.3. Paralel iletkenlik-frekans ($G_p/w - \log f$) eğrileri.....	36
4.1.4. Arayüzey durum yoğunluğu.....	38
4.2. Sıcaklığa bağlı MIS yapının elektrik özellikleri.....	39
5. SONUÇ VE TARTIŞMA.....	45
KAYNAKLAR	48
ÖZGEÇMİŞ	52

ÇİZELGELERİN LİSTESİ

Çizelge	Sayfa
Çizelge 3.1. Silisyum yarıiletkeninin oda sıcaklığındaki (300 K) bazı özellikleri ...	21

ŞEKİLLERİN LİSTESİ

Şekil	Sayfa
Şekil 2.1 Bir MIS yapının şematik gösterimi	3
Şekil 2.2. MIS yapısının enerji bant şeması (p-tipi yarıiletken için).....	4
Şekil 2.3. MIS kapasitansının eşdeğer devresi.....	5
Şekil 2.4. $V \neq 0$ durumunda MIS yapının enerji-bant şeması. (a) Yığılım (b) Tükenim (c) Tersinim.....	7
Şekil 2.5. İdeal bir MIS yapının elektronik şeması. (a) Yığılım (b) Tükenim (c) Tersinim.....	9
Şekil 2.6. İdeal olmayan MIS yapısında arayüzey durumları ve yüklerin sınıflandırılması.....	10
Şekil 2.7. Arayüzey tuzaklarının etkisini içeren eşdeğer devre.....	14
Şekil 2.8. MIS yapının eşdeğer devresi	15
Şekil 3.1. Omik ve doğrultucu kontak oluşturulurken kullanılan vakum düzeneği.....	23
Şekil 3.2. Omik kontak oluşturulurken kullanılan bakır maske.....	24
Şekil 3.3. SnO_2 tabakanın oluşturulduğu, püskürtme düzeneği.....	25
Şekil 3.4. Doğrultucu kontak oluşturulurken kullanılan bakır maske	26
Şekil 3.5. $\text{Au/SnO}_2/\text{n-Si}$ (MIS) yapının şematik gösterimi	27
Şekil 3.6. Kapasitans-voltaj ve iletkenlik-voltaj ölçümleri için kullanılan düzenek..	28
Şekil 4.1. MIS yapı için farklı frekanslarda çizilen a) C-V ve b) G/w -V eğrileri	30
Şekil 4.2. Farklı ters beslem gerilimleri için kapasitans ve iletkenliğin frekansa bağlı değişimini gösteren a) C-log f ve b) G/w -log f eğrileri.....	32
Şekil 4.3. Farklı frekanslar için seri direncin voltaja bağlı R_s -V eğrileri.....	34
Şekil 4.4. Farklı ters beslem gerilimleri için seri direncin frekansa bağlı değişimini gösteren R_s -log f eğrileri.....	35

Şekil	Sayfa
Şekil 4.5. Yüksek frekans (1 MHz) için düzeltilmiş kapasitans ve iletkenlik eğrilerinin voltaja bağlı a) C-V ve b) G/w-V eğrileri.....	36
Şekil 4.6. Farklı ters beslem gerilimleri için paralel iletkenliğin frekansa bağlı değişimini gösteren G_p/w -log f eğrileri	37
Şekil 4.7. Arayüzey durum yoğunluğunun voltaja bağlı değişim (N_{ss} -V) eğrisi	38
Şekil 4.8. MIS yapının 1 MHz frekansta, 100-400 K sıcaklık aralığında elde edilen a) C-V b) G/w-V karakteristikleri	41
Şekil 4.9. MIS yapının 1 MHz'de elde edilen R_s -V özelliklerinin sıcaklık bağımlılığı.....	42
Şekil 4.10. MIS yapısının farklı sıcaklıklardaki a) C-logf ve b) G/w-logf eğrileri...	43
Şekil 4.11. MIS yapısının seri direncinin (R_s) farklı sıcaklıklardaki frekans bağımlılığı.....	44

SİMGELER VE KISALTMALAR

Bu çalışmada kullanılmış bazı simgeler ve kısaltmalar, açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler	Açıklama
C	Kapasitans
G	Kondüktans (İletkenlik)
R_s	Seri direnç
N_{ss}	Arayüzey durum yoğunluğu
A	MIS yapının alanı
d_{ox}	Yalıtkan tabakanın kalınlığı
C_D	Yarıiletken tüketim tabakasının kapasitansı
C_{ss}	Arayüzey kapasitansı
E_g	Yarıiletken yasak enerji aralığı
V	Metal plakaya uygulanan gerilim
V_{ox}	Oksit üzerine düşen gerilim
ω	Açısal frekans($=2\pi f$)
W_D	Tüketim tabakasının genişliği
Y	Admitans
Z	Empedans (Rezistans)
ϵ_{ox}	Yalıtkanın dielektrik sabiti
ϵ_s	Yarıiletkenin dielektrik sabiti
Q_M	Metal yüzeyindeki toplam yük
Q_{sc}	Uzay yükü bölgesinde biriken yük
Q_{ss}	Arayüzey yük yoğunluğu
ϕ_B	Potansiyel engel yüksekliği
ϕ_m	Metalin iş fonksiyonu
ϕ_s	Yarıiletkenin iş fonksiyonu

ψ_B	Fermi ve saf Fermi enerjisi arasındaki fark
ψ_s	Arayüzeydeki bant gerilimi
G_p	Paralel iletkenlik
τ	Arayüzey tuzaklarının ömrü
dc	Doğru gerilim
ac	Alternatif gerilim

Kısaltmalar

Açıklama

MS	Metal-Yarıiletken
MIS	Metal-Yalıtkan-Yarıiletken
MOS	Metal-Oksit-Yarıiletken

1. GİRİŞ

Katıhal fiziğinin 20. yüzyıl teknolojisine getirdiği en büyük katkı yarıiletkenlerin elektronik endüstrisinde yaygın bir şekilde kullanılmaya başlanmasıdır. Yarıiletken kristaller kullanılarak elde edilen elektronik veya opto-elektronik cihazlar, elektronik endüstrisinin temelini oluşturmaktadır. Boyutları çok küçük olan bu cihazların yapısının, elektriksel karakteristiği ve çalışma şartlarının belirlenmesi bu cihazların güvenilirliği ve performansı açısından son derece önemlidir. Bu nedenle günümüzde metal-yarıiletken (MS), metal-yalıtkan-yarıiletken (MIS) ve metal-oksit-yarıiletken (MOS) yapıların güvenilirliği ve performansını etkileyen parametrelerin başında, metal ile yarıiletken arasında oluşan doğal veya yapay yalıtkan oksit tabakanın homojenliği ve kalınlığı, yapının seri direnci (R_s), yarıiletken ile yalıtkan arasında ve yasak enerji bandında yer alan arayüzey durumları (N_{ss}) gelmektedir.

Yarıiletken aygıtlarda kullanılan yarıiletken yüzeyi laboratuvar ortamındaki organik kirler ve oksijenden dolayı yüzeyinde doğal bir yalıtkan oksit tabakasına sahip olabilir. Ayrıca bu yalıtkan oksit tabakası herhangi bir oksidasyon fırınında yapay olarak oluşturulabildiği gibi temizlenen yarıiletken kristalin havaya maruz bırakılmasıyla da doğal olarak oluşturulabilir [1,2]. Yarıiletken yüzeyinde oluşturulan bu yalıtkan tabakanın kalınlığı; kimyasal olarak temizlenmiş numune üzerindeki gaz kalıntılarına, yarıiletken yüzeyin havaya maruz kalma süresine ve ortamdaki gaz miktarı ile sıcaklığa bağlıdır. Ayrıca, kristalin temizlenme şartları, kristal yapıdan kaynaklanan bozukluklar, termal işlemler ve oksidasyon işlemine bağlı olarak MS veya MIS yapılarında yarıiletken/yalıtkan arayüzeyinde çok sayıda istenmeyen arayüzey durumları oluşur [3,4].

Metal ile yarıiletken arasına doğal ya da yapay olarak bir yalıtkan tabaka (SiO_2 , SnO_2 , Si_3N_4 vb.) oluşturulması MS diyotları MIS tipi diyotlara dönüştürür ve bu yalıtkan tabaka, hem metal ile yarıiletkeni birbirinden izole eder hem de yük geçişlerini düzenler. Genelde MS arayüzeyindeki yalıtkan tabakanın kalınlığı 100 Å'dan büyük olursa MS ve MIS diyotlar MOS kapasitörlere dönüşürler. Eğer bu

yalıtkan tabaka çok ince ise ($\sim 25-100 \text{ \AA}$), bu kontaklar MIS tipi kontaklar olarak adlandırılır. Metal ile yarıiletken arasında oluşturulan yalıtkan tabakanın varlığı seri direnç ve arayüzey durum yoğunluğu gibi temel diyot parametreleri üzerinde önemli bir etkiye sahiptir [5-13].

Bu çalışmada, Si yarıiletkeni üzerine püskürtme yöntemiyle metal-yarıiletken arasına yalıtkan SnO_2 tabakası oluşturuldu. Kalay dioksit (SnO_2), saydam antistatik tabakalarda ve transistörlerin üretiminde saydam ısıtıcı elementler olarak kullanılmaktadır. Saf tek kristal SnO_2 yalıtkan olmasına rağmen, polikristal numune safsızlıklar ve oksijen boşlukları nedeniyle n-tipi iletkenlik sergiler. SnO_2 yarıiletkeni düşük elektriksel öz direnci ve yüksek optik geçirgenliği nedeniyle opto-elektronik devre elemanlarında, ince filmlerde, güneş pillerinde, antistatik tabakalarda ve gaz algılayıcılarında kullanılmaktadır [14,15].

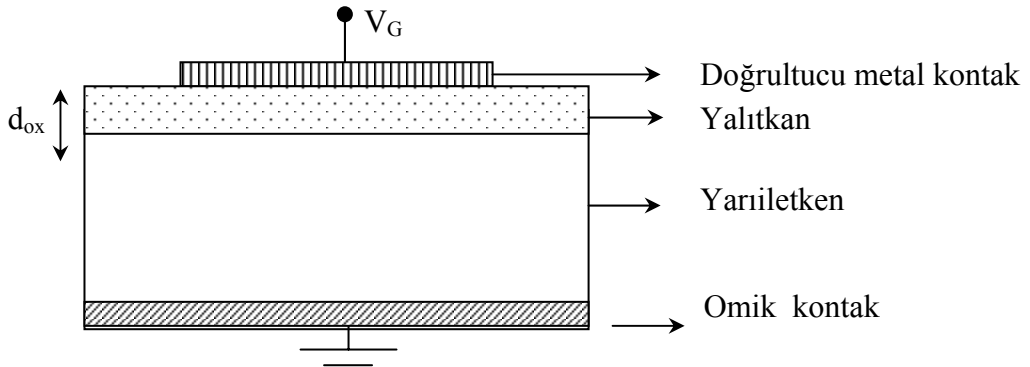
Hazırlanan $\text{Au/SnO}_2/\text{n-Si}$ (MIS) yapıların elektriksel özelliklerini belirlemek amacıyla, kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) karakteristikleri geniş bir frekans aralığında (100 Hz-1 MHz) incelendi. Ayrıca, sıcaklığa bağlı C-V ve G/w-V ölçümleri geniş bir sıcaklık aralığında (100-400 K) 1 kHz, 10 kHz, 50 kHz, 100 kHz, 500 kHz ve arayüzey durumlarının etkisinin en az olduğu 1 MHz frekans değerleri için ayrı ayrı tekrarlandı. Buna ilaveten, hem sıcaklığa hem de voltaja bağlı R_s profili ve frekansa bağlı N_{ss} değerleri deneysel C-V ve G/w-V ölçümlerinden yararlanılarak elde edildi. Ayrıca C-V ve G/w-V karakteristikleri seri direnç etkisi dikkate alınarak düzeltilerek C_c -V ve G_c /w-V karakteristikleri elde edildi.

Bu tez çalışması aşağıdaki gibi düzenlenmiştir. İkinci bölüm, metal-yalıtkan-yarıiletken (MIS) yapının teorik bilgisini içermektedir. Üçüncü bölüm, numune hazırlama tekniği, deneysel sistem ve kullanılan araç ve gereçleri içermektedir. Dördüncü bölüm, deneysel ölçüm sonuçlarından elde edilen verileri ve bunlarla ilgili grafikleri içermektedir. Beşinci bölüm, elde edilen deneysel sonuçlarla ilgili genel bir değerlendirme ve deneysel sonuçların tartışmasını içermektedir.

2. METAL-YALITKAN-YARIİLETKEN (MIS) YAPISI

Metal ile yarıiletken arasında doğal yolla ya da deneysel olarak oluşturulan yalıtkan bir oksit tabakası, metali yarıiletkenden izole eder ve yapıyı metal-yalıtkan-yarıiletken yapıya dönüştürür [11,12]. Metal-Yalıtkan-Yarıiletken yapısı MIS olarak adlandırılır. Şekil 2.1’de MIS yapısı gösterilmiştir. Burada d_{ox} yalıtkan oksit tabakanın kalınlığı, ϵ_{ox} yalıtkan oksit tabakanın dielektrik sabiti ve V_G metal plakaya uygulanan gerilimdir. V_G gerilimi, metal plaka omik kontağa göre pozitif bir gerilim ile beslendiğinde pozitif, negatif bir gerilim ile beslendiğinde negatiftir.

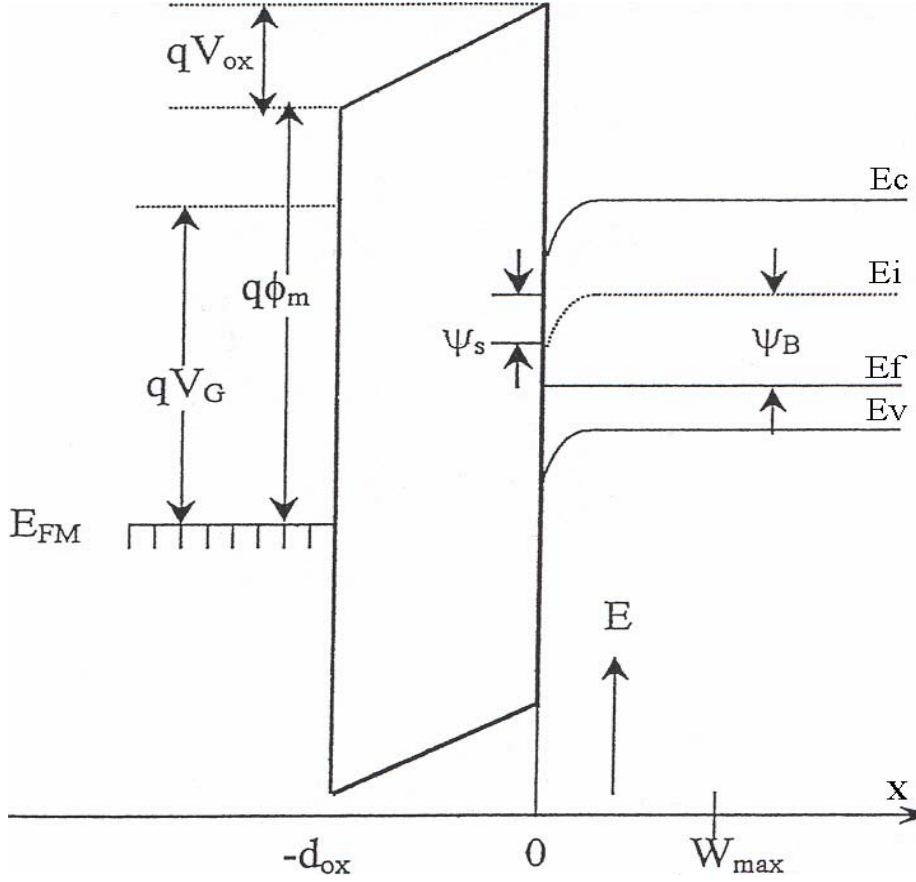
MIS yapılarda uygulanan doğru beslem geriliminin bir kısmı yarıiletken tüketim tabakasına düşerken bir kısmı da yalıtkan tabaka üzerine düşer ve $V_F = V_{yi} + V_y$ şeklinde ifade edilir. Burada V_{yi} , uygulanan V_F geriliminin yarıiletken üzerine düşen kısmı, V_y ise yalıtkan üzerine düşen kısımdır. Bu yapının belirgin özellikleri yalıtkan ve yalıtkan-yarıiletken arayüzey özellikleri tarafından belirlenmektedir.



Şekil 2.1. Bir MIS yapının şematik gösterimi

2.1. İdeal MIS Yapısı

İdeal MIS yapının enerji-bant diyagramı Şekil 2.2’de gösterilmiştir.



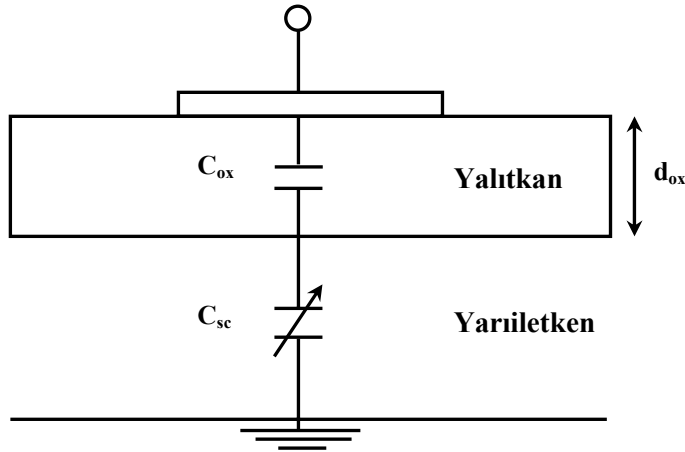
Şekil 2.2. MIS yapısının enerji bant şeması (p-tipi yarıiletken için)

İdeal bir MIS yapıda metal elektroda gerilim uygulandığı zaman yarıiletkende yük kaymaları oluşur. Yarıiletkendeki serbest hareketli yük yoğunluğu metaldekine göre daha az ve uygulanan gerilime bağlıdır. Yarıiletken arayüzey bölgesinde bantların bükülmesine sebep olan uzay yükü oluşur. Termal denge durumunda arayüzey bölgesindeki uzay yükü potansiyelin büyüklüğü ile belirlenir. Yarıiletkende yükler katkılama türüne göre çoğunluk ve azınlık taşıyıcılar olup, yarıiletkende metallere göre serbest olmayan yükler bulunduğu için uygulanan gerilime bağlı olarak yük, ya uzay yükü bölgesini ya da arayüzey bölgesindeki yığılmaları oluşturur. Uygulanan V_G geriliminin bir kısmı yarıiletken üzerine bir kısmı da yalıtkan oksit tabaka üzerine düşer. Bunun için,

$$V_G = V_{ox} + \psi_s \quad (2.1)$$

eşitliği yazılabilir. Bu ifadede V_{ox} yalıtkan oksit tabaka üzerine düşen gerilim, ψ_s arayüzeydeki bant gerilimidir.

Metal ve yarıiletken tabaka arasındaki yalıtkan tabakadan dolayı metal ve yarıiletken arasında bir kapasitans oluşur. Bu kapasitans MIS kapasitansı olarak adlandırılır. Bu kondansatörlerin özelliklerini metal ve yarıiletken tabakalar arasındaki yalıtkan ve yalıtkan–yarıiletken arayüzeyi belirler. Kapasitans arayüzeyin dielektrik sabitine bağlıdır. Bir MIS kapasitansına karşılık gelen eşdeğer devre Şekil 2.3’de gösterilmiştir. Uygulanan gerilimde küçük diferansiyel değişimler varsa MIS yapının kapasitansı C , yalıtkan oksit tabakanın kapasitansı C_{ox} ve uzay yükü kapasitansı C_{sc} olarak gösterilebilir. Bunların eşdeğer kapasitansları bize MIS kapasitansını verecektir.



Şekil 2.3. MIS kapasitansının eşdeğer devresi

Şekil 2.3’deki eşdeğer devrenin çözümünde MIS kapasitansı aşağıdaki eşitlikle verilir.

$$\frac{1}{C} = \frac{1}{C_{sc}} + \frac{1}{C_{ox}} \quad (2.2)$$

Bu sonuca göre MIS yapısının eşdeğer kapasitansı, C_{sc} ve C_{ox} kapasitanslarının seri bağlanmasına eşdeğerdir. Yalıtkan oksit tabaka kapasitansı C_{ox} ise,

$$C_{ox} = \frac{\epsilon_{ox}}{d_{ox}} A_{ox} \quad (2.3)$$

olarak verilir. Bağlantıda ϵ_{ox} yalıtkan tabakanın dielektrik sabiti, d_{ox} ise onun kalınlığı olup uygulanan gerilimden bağımsız olduklarından C_{ox} değeri uygulanan gerilimle değişmez. Böylece MIS yapısının kapasitansındaki değişimi sadece Q_{sc} uzay yükü kapasitansı belirler. Uygulanan gerilime bağlı olarak MIS kapasitansında meydana gelen Şekil 2.4’de gösterilen durumları p-tipi bir yarıiletken için tanımlayalım [12,16-18].

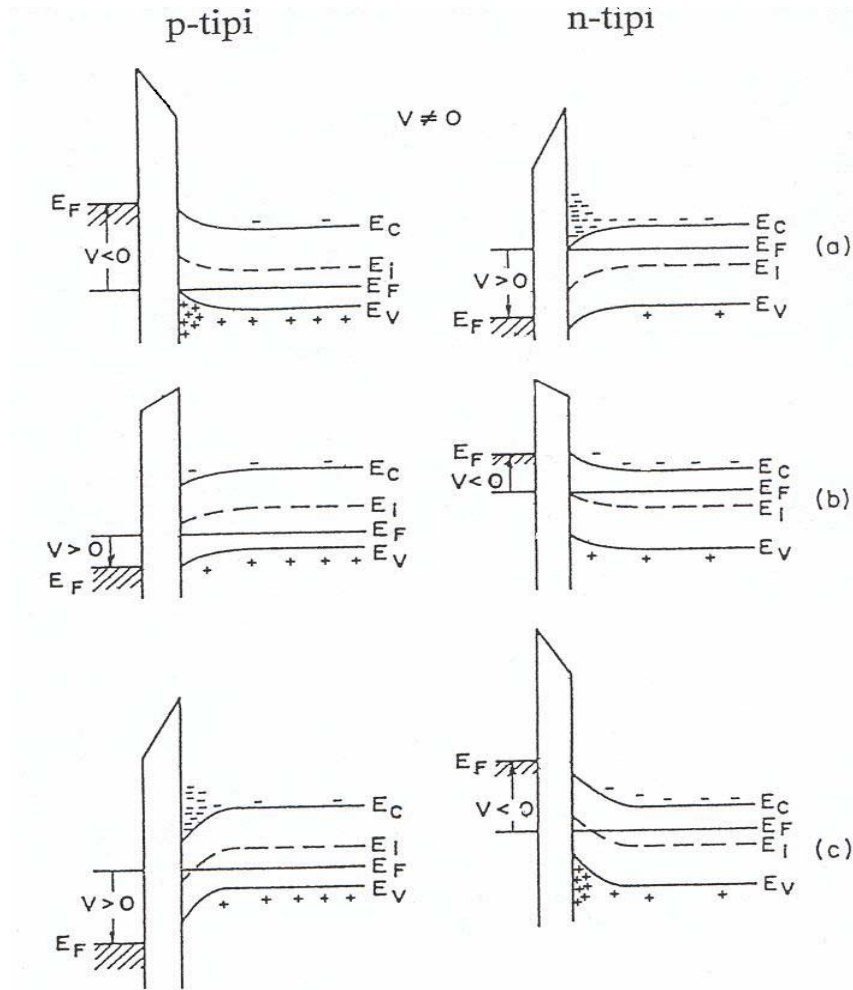
2.1.1. Yığılım

Metal plakaya bir negatif gerilim ($V_G < 0$) uygulandığı zaman, bu gerilimden dolayı oluşan elektrik alan yarıiletkenin çoğunluk yük taşıyıcısı olandeşikleri yarıiletken arayüzeyine doğru çekecektir (Şekil 2.4a). İdeal bir diyotta yük akışı olmadığı zaman Fermi enerji seviyesi yarıiletkende sabit kalır. Taşıyıcı yoğunluğu üstel olarak enerji farkına ($E_F - E_V$) bağlı olduğundan, bant bükülmesi yarıiletken yüzeyinin yakınında çoğunluk taşıyıcı olandeşiklerin yığılmasına sebep olur. Valans bandının yarıiletken arayüzeyinde Fermi seviyesine yaklaştığı iletkenlik bandının da buna bağlı olarak yukarı doğru büküldüğü bu duruma, çoğunluk yük taşıyıcıların arayüzeyde birikmelerinden dolayı “yığılım” adı verilir. Bu durumda arayüzeyde biriken yükün yüzey yükü olması sebebiyle $C_{sc} \rightarrow \infty$, dolayısıyla $C \rightarrow C_{ox}$ olur.

2.1.2. Tükenim

Metal plakaya küçük bir pozitif gerilim ($V_G > 0$) uygulandığı zaman, yalıtkan içinde oluşan elektrik alan yarıiletken arayüzeyindekideşikleri yüzeyden uzaklaştırır. Bu

durumda yarıiletken yüzeyindeki deşik yoğunluğu, yarıiletkenin iç kısımlarındaki deşik yoğunluğundan küçük olmaya başlar ve bantlar aşağı doğru bükülür. İletkenlik bandının yarıiletken yüzeyine yakın bölgelerinde, elektronlar toplanmaya başlar. Yarıiletken yüzeyinde, uygulanan gerilimle değişen w genişliğinde bir bölgede, deşiklerin azaldığı bir tükenim bölgesi oluşur. Deşiklerin azaldığı bu bölgeye tükenim bölgesi, bu olaya “tükenim” olayı denir (Şekil 2.4b).



Şekil 2.4. $V \neq 0$ durumunda MIS yapının enerji-bant şeması. (a) Yığılma (b) Tükenim (c) Tersinim

Bu olayda bantlar aşağı doğru bükülür ve çoğunluk taşıyıcı durumundaki deşikler arayüzey bölgesinde tükenirler. Uygulanan gerilim arttığında, tükenim tabakası yük dengesi için çok sayıda alıcı iyonları sağlamakla genişler. Tükenim yaygınlaştığı

zaman, silisyum gibi yarıiletken yüzey yükü tabakası, derin beslem tükenimi ve katkı yoğunluğu 0,1-10 μm civarında genişleyen iyonize olmuş katkı iyonların bölgesini içerir. Tükenim bölgesinin kalınlığı aşağıdaki eşitlikle verilir:

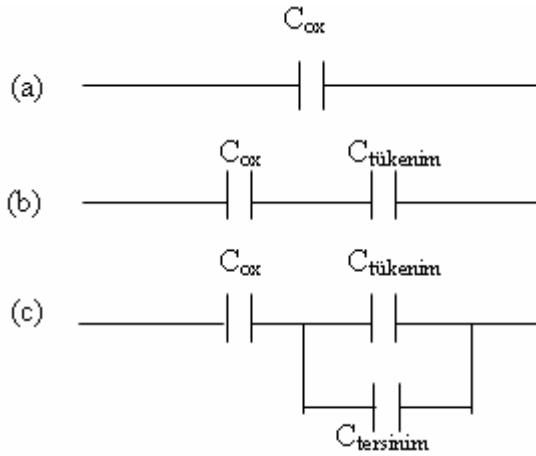
$$W_D = \varepsilon_s A_{ox} \left(\frac{1}{C} - \frac{1}{C_{ox}} \right) \quad (2.4)$$

Burada ε_s yarıiletkenin dielektrik sabitidir. Bu bölgede MIS kapasitansını uzay yükü kapasitansı ve yalıtkan kapasitansı belirler.

2.1.3. Tersinim

Metale daha büyük bir pozitif gerilim ($V_G \gg 0$) uygulandığı zaman bantlar aşağı doğru bükülür. Saf durumdaki enerji seviyesi E_i , Fermi enerji seviyesinin altına geçer. Bu durumda yarıiletken yüzeyinde azınlık taşıyıcılar olan elektronlar artmaya başlar. Elektron yoğunluğu deşik yoğunluğundan büyük olur. Bu aşamadan sonra p-tipi yarıiletken yüzeyi n-tipi yarıiletken gibi davranır. Bu olay, yarıiletken yüzeyinin tersinimi olarak adlandırılır. Bu durumun enerji bant şeması Şekil (2.4c)'de gösterilmiştir. Bu durumda MIS kapasitansını, elektron yoğunluğunun uygulanan gerilimin a.c. sinyalini takip edebilme yeteneği belirler. Elektron yoğunluğu a.c. sinyalini küçük frekanslarda takip edebilir ve buna bağlı olarak kapasitans artan gerilimle yalıtkan oksit kapasitansının değerine ulaşır. Ara frekanslarda daha yavaş takip edebilir, dolayısıyla frekansın değerine bağlı olarak ara frekans eğrileri görülür. Yüksek frekanslarda ise takip edemez ve kapasitans C_{min} 'da kalır. Yüksek frekansta eğer gerilim ani olarak değiştirilirse kapasitans C_{min} 'un altında değerler alır.

İdeal bir durumda yükler yarıiletkende ve yalıtkana yakın olan metal yüzeyinde bulunur. Dc gerilim altında yalıtkan içinden hiçbir akım geçmez. Bir MIS yapıda üç yük sistemi için devre şeması Şekil 2.5'deki gibidir [12]. Bu sistemler; yığılım, yığılım, tükenim ve tersinim adını alır.



Şekil 2.5. İdeal bir MIS yapının elektronik şeması. (a) Yığılım (b) Tükenim (c) Tersinim

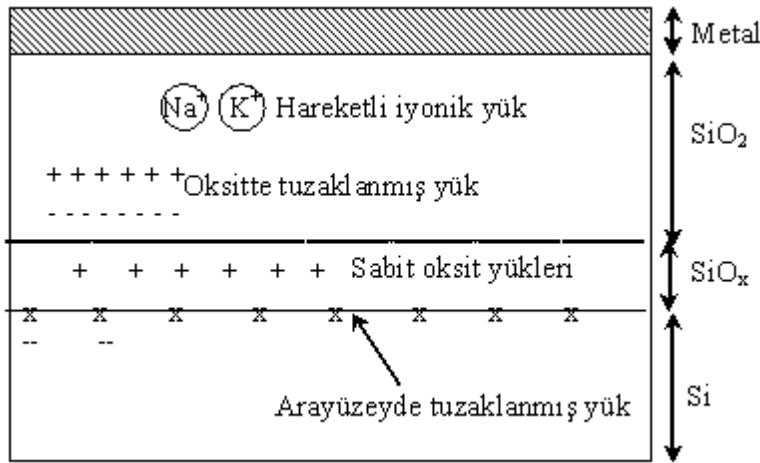
2.2. MIS Yapılarda İdeal Durumdan Saptmalar

İdeal bir yalıtkanın kendi içerisinde ve yarıiletken ile birleşim yüzeyi arasında hiçbir boşluk yükü veya hareketli yük yoktur. Gerçek yapılarda yalıtkan ve yarıiletken arayüzeyi hiçbir zaman elektriksel olarak nötr değildir. Doymamış bağlardan veya safsızlıklardan kaynaklanan yalıtkan-yarıiletken arayüzeyindeki arayüzey durumları olarak adlandırılan tuzaklanmış yükler ve oksidasyon sırasında yönetime bağlı olarak ortaya çıkan, hareketli iyonlar, tuzaklar, sabit oksit ve arayüzey yüklerinin bulunması MIS yapısının özelliklerini değiştirmekte, böylece MIS yapısının ideal özelliklerinden sapmasına sebep olmaktadır [19]. MIS yapısında birçok durumlar ve yükler mevcuttur. Bu durumların ve yüklerin sınıflandırılması Şekil 2.6'da gösterilmiştir [12].

2.2.1. Arayüzey durumları

Arayüzey durumları, kısa bir zamanda yarıiletkenle yükleri değişebilen oksit-yarıiletken arayüzeyinde yasak bant aralığı içindeki girilebilir enerji seviyeleridir. Bir arayüzey durumu verici veya alıcı tipinde olabilir. Bir verici arayüzey tuzağı(seviyesi) dolu ise nötr ve bir elektron vermesiyle pozitif yüklü olur. Bir alıcı arayüzey tuzağı boş ise nötr ve bir elektron almasıyla negatif yüklü olur. Bir gerilim

uygulandığı zaman, arayüzey tuzak seviyeleri, Fermi seviyesi geride sabit kalırken valans ve iletkenlik bantları ile aşağı ve yukarı hareket ederler. Arayüzey tuzaklarındaki yükün değişimi, arayüzey tuzakları iletkenlik bandı ve valans bandı ile yük alışverişi yapmasıyla meydana gelir. Bu yükün değişimi MIS kapasitansına katkıda bulunur ve ideal MIS eğrisini değiştirir. Arayüzey durumları genelde arayüzeye çok yakın bulunurlar. Arayüzey durumları uzay yükü kapasitansına paralel kapasitans ve seri direnç etkisinde bulunurlar.



Şekil 2.6. İdeal olmayan MIS yapısında arayüzey durumları ve yüklerin sınıflandırılması

2.2.2. Sabit oksit ve arayüzey yükleri

Sabit oksit yükleri sabittir. Bu yükler yalıtkan-yarıiletken arayüzeyinde lokalize olmuşlardır. Sabit oksit yükleri genellikle pozitifdir ve oksidasyona, tavlama şartlarına ve silisyumun yönüne bağlıdır. Elektriksel ölçümlerde sabit oksit yükü, yalıtkan-yarıiletken arayüzeyinde tabaka halinde lokalize olmuş yükler gibi görülebilir. n-tipi ve p-tipi yarıiletkenlerin her ikisi için, ideal C-V eğrisine göre, uygulama geriliminin negatif değerlerine doğru C-V eğrisinin kaymasına pozitif sabit oksit yükleri, C-V eğrisinin ileri pozitif uygulama gerilimine doğru kaymasına da negatif sabit oksit yükleri sebep olurlar [12,20]. Büyük pozitif uygulama gerilimleri için hareketli iyonlar yalıtkan-yarıiletken arayüzeyine sürüklenirler. Büyük negatif

uygulama gerilimleri için hareketli yük metal- yalıtkan arayüzeyine çekilir ve C-V eğrisini değiştirmez.

2.2.3. Hareketli iyonik yük

Oksit yükünün bir başka türü hareketli iyonik yüküdür. Bu yüke çoğunlukla, sodyum veya potasyum gibi iyonize olmuş alkali metal atomları sebep olur. Hareketli yükler, ya metal-yalıtkan arayüzeyinde yada yarıiletken-yalıtkan arayüzeyinde lokalize olmuşlardır. Böyle iyonlar nisbeten düşük sıcaklıklarda oksit içinde hareketli olduklarından sürüklenme olabilir. Bununla beraber hareketli iyonik yük, metal-yalıtkan ve yarıiletken-yalıtkan arayüzeyi arasında ileri geri gidip gelebilir ve bunun neticesinde iyonik akım gözlenebilir. Hareketli iyonlar genellikle Na^+ , K^+ , Li^+ , H^+ , H_3O^+ iyonlarıdır [21]. Hareketli iyonlar, kullanılan kimyasal maddelerin bu iyonları ihtiva etmesi, mekanik parlatma esnasında çıplak elle temaslar, oksitleme fırını, kuartz tutucuların kirli olması ve oksitleme gazlarında bulunan safsızlıklar yüzünden yalıtkan içinde yer alabilirler. Bu yükler uygulanan elektrik alan altında hareket ettiklerinden MIS yapısının kararlılığını büyük ölçüde bozarlar.

2.2.4. Oksitte tuzaklanmış yük

Kimyasal yapı bozukluklarından bu tuzaklar yalıtkan tabaka içinde bulunurlar. Yarıiletken arayüzeyi ile yük alışverişi yaparlar. Böylece yalıtkan ve yalıtkan-yarıiletken arayüzeyinde ilave bir yük oluştururlar. Bir yalıtkan tabakada elektron-deşik çiftleri meydana gelmişse (iyonlaştırıcı radyasyon ile) bu elektron ve deşiklerin bir kısmı sonradan oksitte tuzaklanabilir. Yapının üretiminde ortaya çıkan elektron ve deşik tuzakları daha sonradan tavlama ile kaldırılabilir. Oksitte tuzaklanmış yük, yalıtkan doğru dağıldığından genellikle yalıtkan-yarıiletken yüzeye yerleşmezler [21].

İyonlaşmış tuzaklar kapasitans-voltaj eğrisine etki ederler. Gerilimi negatif değerlerden pozitif değerlere doğru artırırken ölçülen kapasite değerleri ile gerilimi

pozitif değerlerden negatif değerlere doğru artırırken ölçülen kapasitans değerleri arasında farklılıklar meydana gelir [22]. Kapasitans-voltaj eğrisinin iki yönde ölçülen değerlerindeki kayma miktarı yalıtkan içindeki tuzakların miktarını verir.

2.3. MIS Yapılarda Arayüzey Durum Yoğunluğu Teorisi

Bir MIS yapıda arayüzey tuzaklar ve oksit yüklerinin varlığı ideal MIS karakteristiklerini etkileyecektir. Bir yarıiletkenin kristal yapısında bulunan yabancı bir atom veya bir bozunma, yasak enerji bölgesinde enerji seviyelerinin ortaya çıkmasına yol açar. Bir MIS yapılışı sırasında silisyum yüzeyi ne kadar temizlense de giderilemeyen yarıiletken örgünün son bulduğu kristal yüzeyindeki düzensizlikler sonucunda da yasak enerji bölgesinde birim alan başına çok sayıda enerji seviyesi meydana gelir. Bu seviyelere yüzey durumları adı verilir [12,17].

Yüzey durumları yoğunluğu için kuramsal tahminler yüzey atomlarının yoğunluğu mertebesinde, yani 10^{15} cm^{-2} civarında fakat deneysel sonuçlar bunun sadece 10^{11} - 10^{12} cm^{-2} mertebesinde olduğunu göstermektedir [12]. Yüzey durumları yavaş ve hızlı olmak üzere ikiye ayrılır. Yavaş yüzey durumları yalıtkanın metal tarafındaki yüzeyinde bulunur. Bunlar oksit yapısındaki hareketsiz yükler ihtiva eden bozukluklar ile yeterli sıcaklıklarda ve özellikle yüksek elektrik alan altında oksit içerisinde göç etmeye yatkın, hareketli iyonlar tarafından meydana getirilir. Yavaş yüzey durumları termal oksidasyon ile hemen hemen giderilebilir. Yavaş yüzey durumları MIS kapasitesini etkilemez.

Hızlı yüzey durumları yalıtkanla yarıiletken arayüzeyi yakınında yer alır ve yasak enerji bölgesinin ortasına yakın enerjilere sahiptir. Dolayısıyla bant bükülmesi ile yani yüzey potansiyelinin değişmesi ile yüzey durumları da bükülmeyen Fermi seviyesine göre aşağı yukarı hareket edeceğinden iletkenlik veya valans bandı ile ani yük alışverişi yapar.

Tuzaklanmış arayüzey yükleri, yarıiletken-yalıtkan oksit arayüzeyinde, yarıiletkenin yasak enerji bant aralığındaki enerji durumlarına sahip ve kısa bir sürede silisyumdaki iletkenlik veya valans bandı ile ani yük alış veriş yapabildiklerinden dolayı bu yüzey durumlarına yüzey rekombinasyon(yeniden birleştirme) merkezleri de denir. Temiz yüzeylerde ve yüksek vakum altındaki ölçümler, yüzey atomlarının yoğunluğunun mertebesini çok yüksek yapar. Arayüzey tuzaklar için dağılım fonksiyonu; verici arayüzey tuzaklar için,

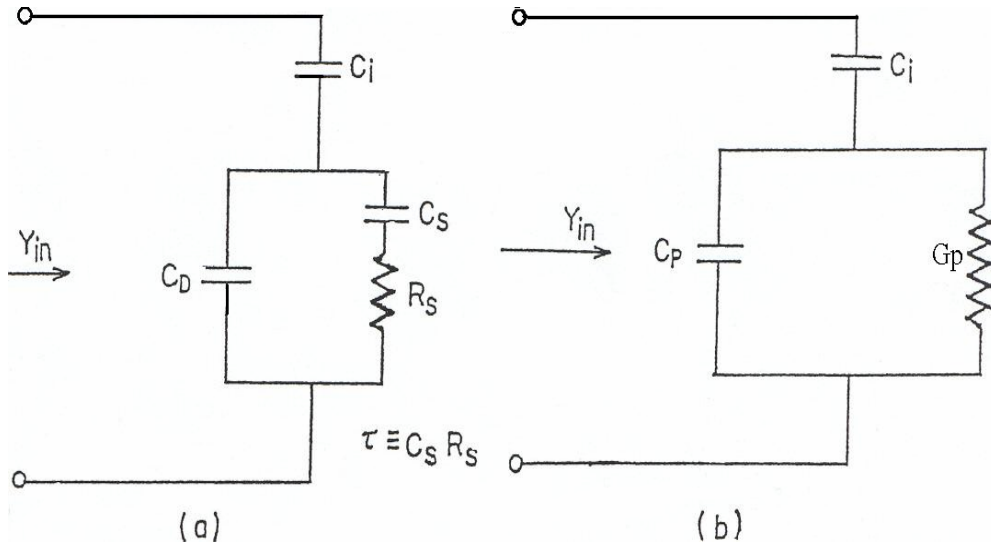
$$f_{SD}(E_t) = \frac{1}{1 + g \exp\left(\frac{E_F - E_t}{kT}\right)} \quad (2.5)$$

ve alıcı arayüzey tuzaklar için ise,

$$f_{SA}(E_t) = \frac{1}{1 + \frac{1}{g} \exp\left(\frac{E_t - E_F}{kT}\right)} \quad (2.6)$$

şeklindedir. Burada E_t , arayüzey tuzak seviyesi enerjisi, E_F Fermi enerji seviyesi ve g ise termal durum dejenerasyonu olup değeri verici tuzakları için 2, alıcı tuzaklar için 4'dür [23].

Bir beslem altında arayüzey tuzak seviyeleri valans veya iletkenlik bantları ile Fermi seviyesi sabitleşene kadar yukarı veya aşağı hareket eder. Bu değişme MIS kapasitesinde ve ideal eğrisinde değişmeye sebep olur. Arayüzey tuzaklarının etkisini kapsayan eşdeğer devre Şekil 2.7'de gösterilmiştir.



Şekil 2.7. Arayüzey tuzaklarının etkisini içeren eşdeğer devre

Burada C_i ve C_D sırası ile oksit(yalıtkan) kapasitans ve yarıiletken tükenim tabaka kapasitansdır. $C_S R_S$ çarpmanı arayüzey tuzaklarının ömrü(τ) olarak tanımlanmış ve bu arayüzey tuzaklarının davranışını belirler. Şekil 2.7a'nın paralel kolu, Şekil 2.7b'deki gibi frekans bağımlı kapasitans C_P ve ona paralel bağlı frekans bağımlı iletkenlik G_P şeklinde yazılabildiği gösterilebilir. Paralel koldaki admittans,

$$Y = \frac{1}{Z_1} + \frac{1}{Z_2} = j\omega C_D + \frac{1}{R_S + \frac{1}{j\omega C_S}} = G_P + j\omega C_P \quad (2.7)$$

şeklindedir. Burada iletkenlik G_P ve kapasitans C_P ,

$$G_P = \frac{1}{R_P} = \frac{C_S \omega^2 \tau}{1 + \omega^2 \tau^2} \quad (2.8a)$$

$$C_P = C_D + \frac{C_S}{1 + \omega^2 \tau^2} \quad (2.8b)$$

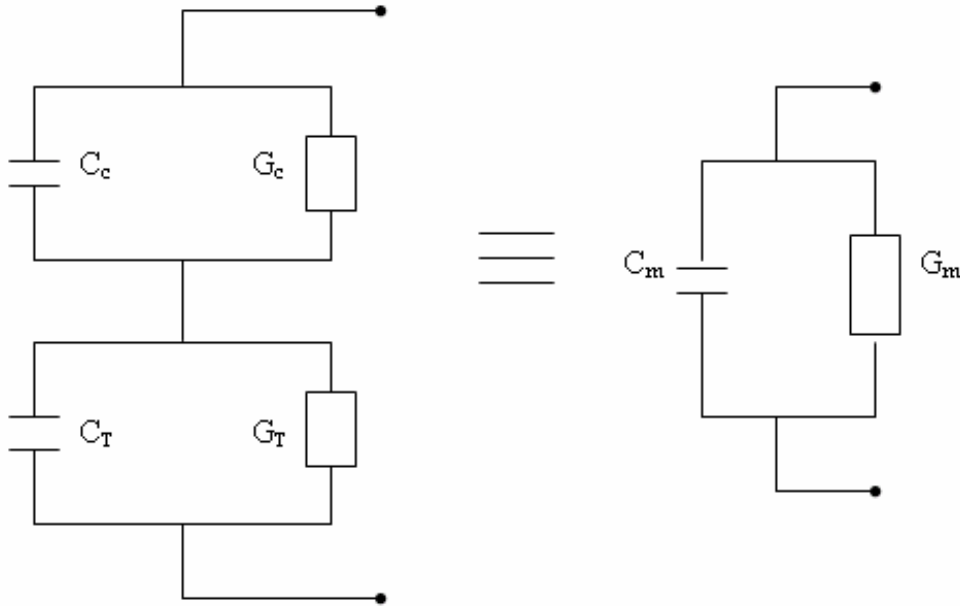
eşitlikleri ile verilir. Toplam empedans Z ise,

$$Z = \frac{1}{j\omega C_i} + \frac{1}{G_p + j\omega C_p} = -j\left(\frac{1}{\omega C_i} + \frac{\omega C_p}{G_p^2 + \omega^2 C_p^2}\right) + \frac{G_p}{G_p^2 + \omega^2 C_p^2} \quad (2.9)$$

ve buradan toplam admittans Y_{top} için,

$$Y_{top} = \left(\frac{G_p^2 + \omega^2 C_p^2}{G_p}\right) + j\omega\left(\frac{(G_p^2 + \omega^2 C_p^2)C_i}{G_p^2 + \omega^2 C_p^2 + \omega C_p}\right) = G_{in} + j\omega C_{in} \quad (2.10)$$

eşitliği elde edilir [12,24]. Eğer seri direnç varsa ve büyükse, ölçülen iletkenlik G_m ve kapasitans C_m gerçek değerler değildir [25].



Şekil 2.8. MIS yapının eşdeğer devresi

Bu durumun eşdeğer devresi Şekil 2.8’de gösterilmiştir.

$$Z_1 = \frac{1}{j\omega C_c + G_c} \quad Z_2 = \frac{1}{j\omega C_T + G_T} \quad Z = \frac{1}{j\omega C_m + G_m} \quad (2.11)$$

şeklindedir.

Şimdi C_c ve G_c analitik çözümünü yapılabilir.

$Z = Z_1 + Z_2$, den $Z_1 = Z - Z_2$ 'dir. Buna göre,

$$\frac{1}{Z_1} = j\omega C_c + G_c = \left(\frac{1}{j\omega C_m + G_m} - \frac{1}{j\omega C_T + G_T} \right)^{-1}$$

$$\frac{1}{Z_1} = \frac{(G_m G_T - \omega^2 C_m C_T) + j\omega(G_T C_m - C_T G_m)}{(G_T - G_m) + j(C_T - C_m)} \quad (2.12)$$

denkleminin paydası eşleniği ile çarpılır. $G_T = 1/R_s$ yazılır ve C_T değeri ihmal edilirse düzeltilmiş iletkenlik için,

$$G_c = \frac{(G_m - G_m^2 R_s) - \omega^2 C_m^2 R_s}{(1 - G_m R_s)^2 + \omega^2 C_m^2 R_s^2} \quad (2.13)$$

elde edilir. Burada seri direnç R_s , Şekil 2.8b'deki devrenin empedansı Z ' nin reel kısmı olup yüksek frekansta ve kuvvetli yığılımdaki C_m ve G_m değerlerinden hesaplanabilir [20].

$$Z = \frac{1}{j\omega C_m + G_m} = \frac{G_m - j\omega C_m}{G_m^2 + \omega^2 C_m^2} = \frac{G_m}{G_m^2 + \omega^2 C_m^2} - \frac{j\omega C_m}{G_m^2 + \omega^2 C_m^2} \quad (2.14)$$

den,

$$R_s = \frac{G_m}{G_m^2 + \omega^2 C_m^2} \quad (2.15)$$

elde edilir. "Eş. 2.12" in düzenlenmiş şeklinin imajiner kısmı yani düzeltilmiş kapasitans,

$$C_c = \frac{C_m}{(1 - G_m R_s)^2 + \omega^2 C_m^2 R_s^2} \quad (2.16)$$

şeklindedir. "Eş. 2.13" ve "Eş. 2.16" denklemlerini yeniden düzenlersek [20],

$$C_c = \frac{(G_m^2 + \omega^2 C_m^2) C_m}{a^2 + \omega^2 C_m^2} \quad (2.17a)$$

$$G_c = \frac{(G_m^2 + \omega^2 C_m^2) a}{a^2 + \omega^2 C_m^2} \quad (2.17b)$$

elde edilir. Burada,

$$a = G_m - (G_m^2 + \omega^2 C_m^2) R_s \quad (2.18)$$

olup C_m ve G_m ölçülen kapasitans ve iletkenliktir. $R_s = 0$ durumunda $C_c = C_m$ ve $G_c = G_m$ olur.

Arayüzey durum yoğunluklarını hesaplamamanın en iyi ve en güvenilir yöntemlerinden ikisi kapasitans ve iletkenlik metodudur.

2.3.1. Kapasitans metodu

Tuzaklanmış arayüzey yüklerinden dolayı C-V eğrisinde genişleme meydana gelir. Beslem altında arayüzey tuzaklarının etkisiyle ideal MIS eğrisi gerilim eksenini boyunca kayar. Yüksek frekanslarda ($\omega\tau \gg 1$) arayüzey tuzaklar C-V eğrisini etkilemez ve uygulanan gerilimin bir kısmı yalıtkan diğer kısmı da silisyum üzerine düşer. Kapasitans metodunda, değişik yollarla şöyle hesaplanır: Birincisi, teorik

karanlık yüzey yük kapasitans C_{sc} ve düşük frekans paralel kapasitans C_{LFP} deneysel değerleri kullanılarak arayüzey durum yoğunlukları hesaplanabilir.

$$N_{ss} = \frac{(C_{LFP} - C_{SC})}{qA} \quad (2.19)$$

İkinci yöntem ise düşük frekans C_{LF} ve yüksek frekans C_{HF} deneysel değerleri kullanılarak N_{ss} 'ler hesaplanabilir [25-27].

$$N_{ss} = D_{it} = \frac{C_{ox}}{qA} \left(\frac{C_{LF}}{C_{ox} - C_{HF}} - \frac{C_{HF}}{C_{ox} - C_{LF}} \right) \quad (2.20)$$

Burada C_{ox} , oksit kapasitans olup yüksek frekans ve kuvvetli yığılımda sabit maksimum kapasitans olarak kolaylıkla ,

$$C_{ox} = \frac{\epsilon_o \epsilon_{ox} A}{d_{ox}} \quad (2.21)$$

denkleminde bulunabilir. Burada ϵ_{ox} yalıtkan oksit tabakanın dielektrik sabiti, ϵ_o ise boşluğun geçirgenliği ve A ise numunenin alanıdır.

2.3.2. İletkenlik metodu

Bu metotta frekans sabit bırakılıp kapasitans-gerilim ve iletkenlik-gerilim eğrileri elde edilir [26]. Bu metotla $10^9 \text{cm}^{-2} \text{eV}^{-1}$ ve daha düşük arayüzey tuzak yoğunlukları ölçülebilir. Bu metotta farklı frekanslarda metal elektroda uygulanan gerilimi değiştirmek suretiyle kapasitans(C) ve iletkenlik(G) değerleri elde edilir. Paralel kapasitans C_p ve paralel iletkenlik G_p aşağıdaki eşitliklerle verilir [27].

$$\frac{C_p}{C_{ox}} = \frac{1 - \frac{C}{C_{ox}}}{\left(1 - \frac{C}{C_{ox}}\right)^2 + \left(\frac{G}{\omega C_{ox}}\right)^2} - 1 \quad (2.22)$$

$$\frac{G_p}{\omega C_{ox}} = \frac{\frac{G}{\omega C_{ox}}}{\left(1 - \frac{C}{C_{ox}}\right)^2 + \left(\frac{G}{\omega C_{ox}}\right)^2} \quad (2.23)$$

$G_p/\omega C_{ox}-\omega$ eğrisi logaritmik ölçekte çizilince, $\omega\tau = 1$ durumunda, eğri bir maksimumdan geçer. Eğrinin maksimumundan yararlanarak arayüzey durum yoğunluğu,

$$N_{ss} = \frac{C_{ox}}{qA_{ox}} \left(\frac{G_p}{\omega C_{ox}} \right) f_N(\sigma_g) \quad (2.24)$$

ile verilir. Burada $f_N(\sigma_g)$ yakalama tesir kesiti fonksiyonudur.

3. DENEYSEL YÖNTEM

3.1. Diyot Yapımında Kullanılan Silisyum Kristali

Silisyum doğada bol miktarda, silikat ve silisyum dioksit (kum) bileşikleri halinde bulunur. Saf bir silisyum kristalinin oda sıcaklığında (300 K) bazı fiziksel özellikleri Çizelge 3.1’de verilmiştir. Silisyum dioksitin elektrik arkında redüklenmesi ile elde edilen silisyum saf olmaması nedeniyle, silanli (SiH_4) bir bileşiğe dönüştürülür. Sıvı olan bu bileşik, kademeli distilasyon yöntemi ile ayrılır ve silisyumu içeren kısım kendi başına veya hidrojen atmosferinde ısıtılarak saf silisyuma ulaşılır. Bu yöntemlerle kimyasal saflığa getirilen silisyum yarıiletkeni henüz elektronik eleman yapımı için yeterli saflıkta değildir.

Bu nedenle fiziksel saflaştırma yöntemi kullanılır. Bölgesel eritme adı verilen yöntemde, bazı safsızlık maddelerinin sıvı haldeki yarıiletkende çok daha çabuk çözünmesi gerçeğinden yararlanılarak, yarıiletken istenmeyen safsızlık maddelerinden arındırılır [28]. Bu yöntemle saflaştırılan yarıiletken henüz polikristal özelliğindedir. Bundan sonra yarıiletkenin tek kristal halinde büyütülmesi ve içine arzu edilen öz direnci sağlayacak safsızlık maddelerinin katkılanması gerekir. Katkılanan safsızlığın cinsi yarıiletkenin tipini belirler ve miktarı ise öz direncini ($\rho = 1/\mu_e N$) tayin eder.

Çizelge 3.1. Silisyum yarıiletkeninin oda sıcaklığındaki (300 K) bazı özellikleri

Özellikleri	
Atom/cm ³	5,0 x 10 ²²
Atom ağırlığı (kg/mol)	28,09
Kırılma alanı (V/cm)	3x10 ⁵
Kristal yapısı	Elmas
Yoğunluğu (g/cm ³)	2,328
Dielektrik sabiti	11,9
İletkenlik bandındaki durumların yoğunluğu N_c (cm ⁻³)	2,8 x 10 ¹⁹
Valans bandındaki durumların yoğunluğu N_v (cm ⁻³)	1,04 x 10 ¹⁹
Saf taşıyıcı yoğunluğu n_i (cm ⁻³)	1,45 x 10 ¹⁰
Saf öz direnci (Ω .cm)	2,3x10 ⁵
Örgü sabiti(Å)	5,43095
Elektronların etkin kütlesi, m^*/m_0	$m_l^*=0,98$, $m_t^*=0,19$
Deşiklerin etkin kütlesi, m^*/m_0	$m_{lh}^*=0,16$, $m_{hh}^*=0,49$
Elektron yakınlığı, χ (eV)	4,05
Yasak enerji aralığı (eV)	1,12
Hareketliliği (cm ² /V.s)	1500 (elektron için) 450 (deşik için)
Erime sıcaklığı (°C)	1415
Azınlık taşıyıcı yaşam süresi (s)	2,5x10 ⁻³
Termal iletkenlik (W/cm-°C)	1,5

3.2. MIS Yapıların Hazırlanması

3.2.1. Kristal temizleme

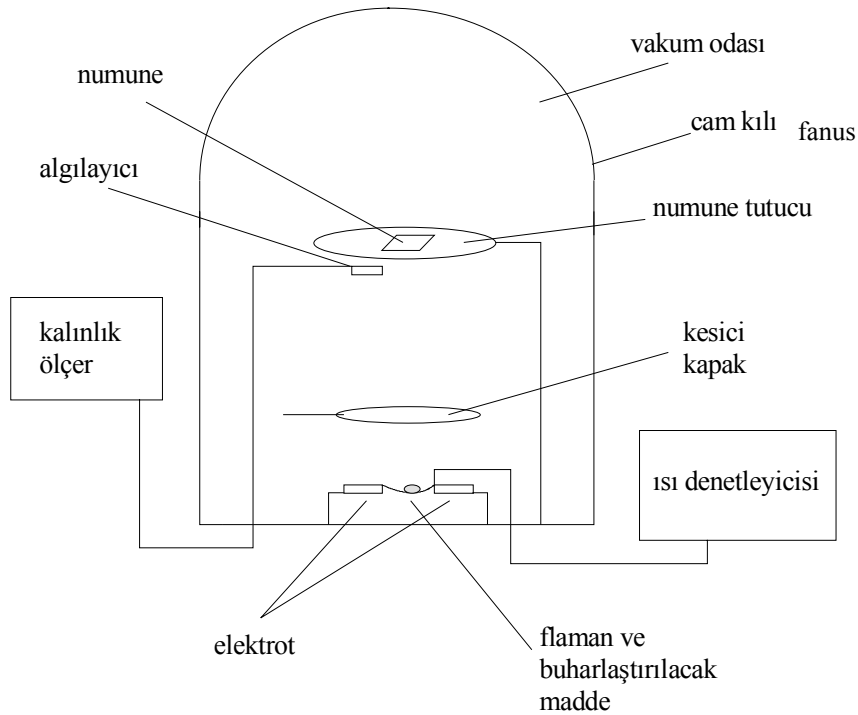
İdeale yakın bir metal-yalıtkan-yarıiletken (MIS) yapabilmek için yarıiletken yüzeyi çok temiz olmalıdır. Çünkü iyi temizlenmiş bir yarıiletken birçok sayıda yüzey kusurunu ortadan kaldırır. Kullanılan kristal fabrikasyon olarak parlatılmış olduğundan mekanik temizleme yapılmadı. Ancak kristal üzerindeki organik ve ağır metal kirlerini temizlemek ve yüzeydeki pürüzleri ortadan kaldırmak için kimyasal temizleme işlemi ultrasonik banyoda yapıldı. MIS yapıları oluşturmak için (111) yüzey yönelimli, 4,45 Ωcm öz dirençli, 280 μm kalınlıklı ve fosfor katkılı n-tipi Si tek kristal silisyum yapraklar kullanıldı. Temizleme işleminde kullanılan direnci yaklaşık 16-18 $\text{M}\Omega$ olan deiyonize su kullanıldı. Ro&Up Water Purification System ile elde edilen bu deiyonize su (saf su) Sybran sistemi içerisinde geçirilmesi ile elde edildi. Tüm kimyasal temizleme işlemleri ultrasonik banyo içinde gerçekleştirildi. Öncelikle kristalleri tutmak için kullanılan cımbız v.b araç ve kaplar fırında yaklaşık 100 $^{\circ}\text{C}$ ısıtılarak sterilize edildi. Daha sonra hidrojen peroksit (H_2O_2), aseton ve ardından da deiyonize su ile iyice durulandı. Kristaller önce deiyonize su içerisinde ultrasonik olarak yaklaşık 10 dakika kadar yıkandı.

1. Kristaller sırasıyla 20 ml trikloretilen (C_2HCl_3), 20 ml aseton ve 20 ml metil alkol (CH_3OH) karışımı içerisinde üç dakika ultrasonik olarak temizlendi.
2. Kristaller deiyonize suda 5 dakika yıkandı.
3. 30 ml sülfürik asit (H_2SO_4) ve 30 ml hidrojen peroksit (H_2O_2) karışımı içerisinde 5 dakika ultrasonik olarak temizlendi.
4. Deiyonize suda 5 dakika ultrasonik olarak yıkandı.
5. 30 ml %38 hidroflorik asit (HF) ve 30 ml deiyonize su karışımı içerisinde 3 dakika ultrasonik olarak temizlendi.
6. 30 ml nitrik asit (HNO_3), 10 ml hidroflorik asit (HF) ve 50 ml hidrojen peroksit (H_2O_2) karışımında 5 dakika ultrasonik olarak temizlendi. Daha sonra deiyonize suda 5 dakika ultrasonik olarak yıkandı.

7. 40 ml %38 hidroflorik asit (HF) ve 50 ml deiyonize su karışımında 3 dakika ultrasonik olarak temizlendi.
 8. Son olarak Si yapraklar deiyonize suda ultrasonik olarak 10 dakika temizlendi.
- Kimyasal olarak temizlenmiş n-tipi silisyum kristal yüzeyde oksitlenme olasılığını önlemek için kuru azot (N_2) ile kurutulduktan sonra hemen vakum ortamına alındı.

3.2.2 Omik kontağın oluşturulması

MIS yapı hazırlanırken omik ve doğrultucu kontak oluşturulmasında buharlaştırma sistemi kullanıldı. Sistemin içinde diyot yapımını gerçekleştiren kısmı Şekil 3.1’de şematik olarak gösterilmiştir.

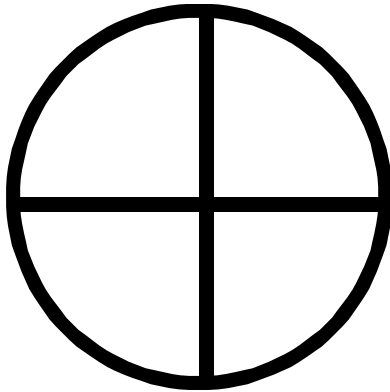


Şekil 3.1. Omik ve doğrultucu kontak oluşturulurken kullanılan vakum düzeneği

Bu kısımdaki parçalar, flaman (tungsten) ve ince bir bakır levhadan hazırlanan maskeler kimyasal olarak ultrasonik banyoda iyice temizlendi. Temizleme işlemi,

karbontetraklorür, trikloretilen ve aseton içerisinde 5 dakikalık süreler ile yapıldı ve daha sonra deiyonize su ile yıkandı. Fanus, NaOH çözeltisi ve deiyonize su kullanılarak temizlendi ve tüm parçalar yaklaşık 100 °C’de fırınlanarak kurutuldu. Omik kontağı oluşturmak için kimyasal olarak temizlenen yarıiletken mat yüzeyi aşağı gelecek şekilde maske üzerine yerleştirildi. Fanus hemen kapatılarak vakumlama işlemine geçildi(10^{-6} Torr).

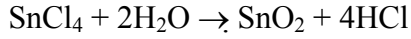
Omik kontaklar için Şekil 3.2’de gösterilen 50 mm çaplı ve ≈ 300 μm kalınlıklı bakır maske kullanıldı. Vakum $\approx 10^{-6}$ Torr’a ulaştığında, flamanların biri üzerinden akım geçirilerek ($\approx 35\text{A}$) %99,999’luk saflığa sahip kimyasal olarak temizlenmiş altın (Au) metal parçacıklarının buharlaşması sağlandı. Buharlaşmanın başlamasından bir süre sonra kesici kapak (metal perde) yan tarafa çekilerek, silisyumun mat yüzeyine altın kaplandı. Kapağın başlangıçta kristalin önünde durmasının nedeni, buharlaşabilecek yabancı maddelerin kristal üzerine yapışmasını önlemektir. Mat yüzeye saf altın kaplama işleminden sonra aynı vakum ortamında 900°C’de saf altın silisyum içerisine çöktürüldü.



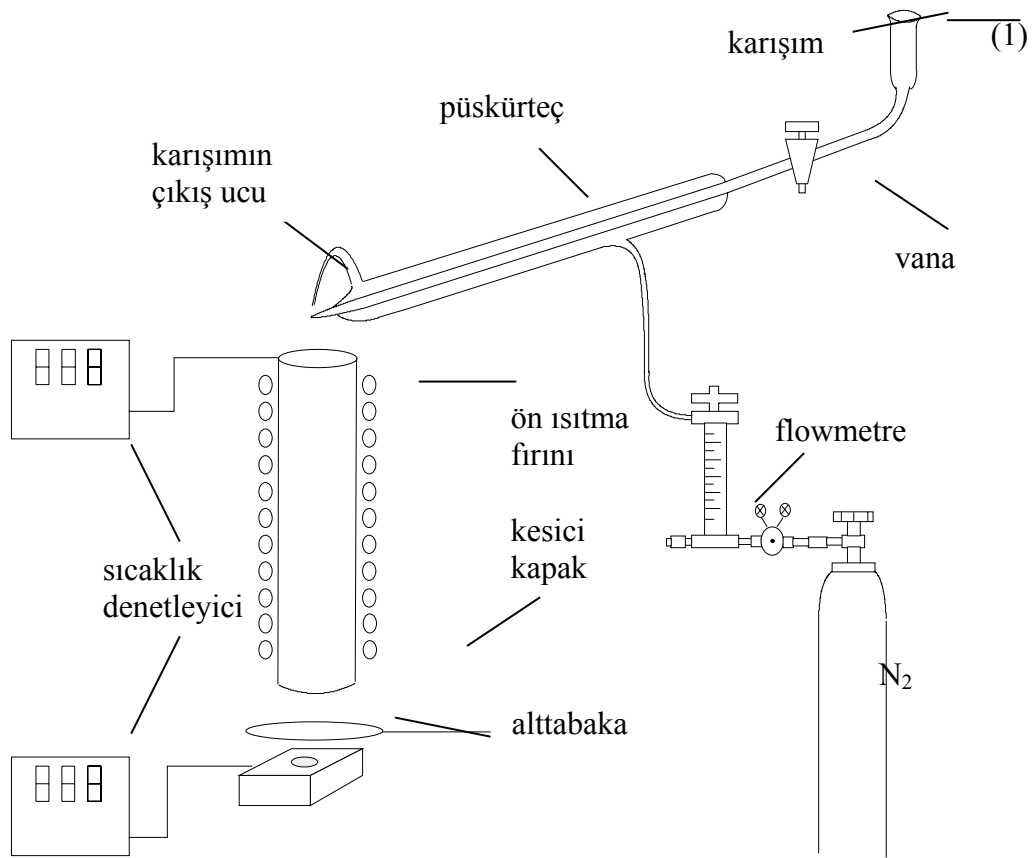
Şekil 3.2. Omik kontak oluşturulurken kullanılan bakır maske

3.2.3. Au/SnO₂/n-Si MIS yapının hazırlanması

Kalay dioksit (SnO₂) tabaka püskürtme yöntemi ile oluşturuldu. Bu yöntemde ısı alan bir reaksiyon olan,



denkleminde yararlanılmıştır. Ağırlıkça %32,2 etil alkol ($\text{C}_2\text{H}_5\text{OH}$), %40,4 deiyonize su ve %27,4 kalay klorür ($\text{SnCl}_4 \cdot 5\text{H}_2\text{O}$) karışımı taşıyıcı kuru azot gazı (N_2) kullanılarak püskürtüldü. Öncelikle oluşturulan $\text{SnCl}_4 \cdot 5\text{H}_2\text{O}$ karışımı Şekil 3.3' de belirtilen düzeneğin üzerinde belirtilen 1 nolu kısma yerleştirildi.



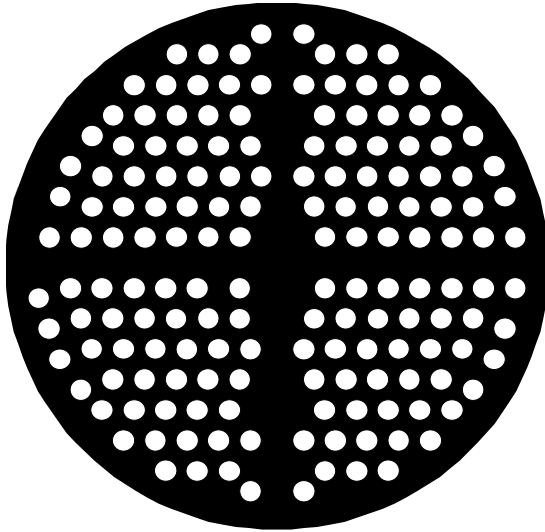
Şekil 3.3 SnO_2 tabakanın oluşturulduğu, püskürtme düzeneği

Sonra, gaz akış düzenleyicisi yardımıyla gaz akış oranı 3 lt/dak olarak ayarlandı. Böylece püskürteç, püskürtme işlemi için hazır hale geldi. Karışım vanası açılarak karışımın püskürtülmesi gerçekleştirildi. Püskürtülen karışım önce ön ısıtma fırınından geçirildi. Böylece karışımla alt tabaka arasındaki sıcaklık farkı ortadan

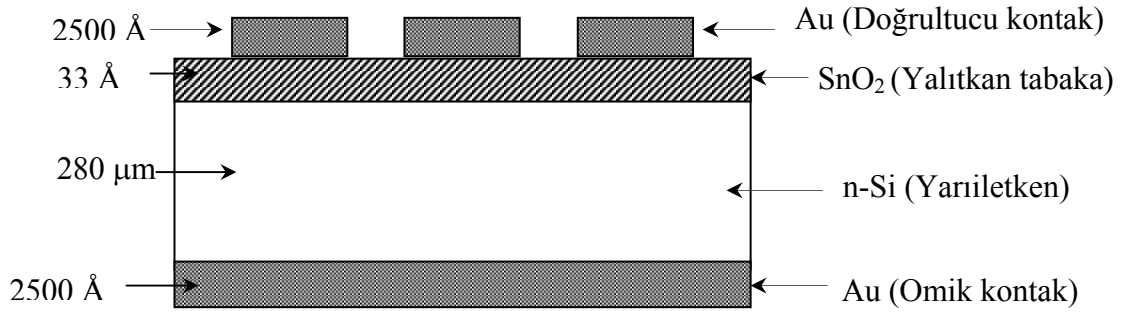
kaldırıldı. İlk püskürtmede oluşabilecek safsızlıkları önlemek amacıyla kesici kapak kullanılmıştır ve numune korunmuştur. Kısa bir süre sonra kesici kapak açılarak karışımın numune üzerine püskürtülmesi sağlandı ve kesici kapak tekrar kapatılarak püskürtme işlemine son verildi. SnO_2 tabakasının numune üzerine püskürtüldüğü sırada alt tabaka sıcaklığı 400°C 'de tutuldu [29].

3.2.4. Doğrultucu kontağın oluşturulması

Üzeri SnO_2 kaplanmış yüzey üzeri çok sayıda 2mm çaplı delikler açılmış olan bakır maske (Şekil 3.4) üzerine parlak yüzey aşağı gelecek şekilde yerleştirildi. Flaman üzerine konulan kimyasal olarak temizlenen altın (Au) metal parçası $\approx 10^{-6}$ Torr vakumda buharlaştırılarak, kristalin parlak yüzeyine küçük dairecikler (2mm çaplı) şeklinde ve ≈ 2500 Å kalınlığında altın kaplanması sağlandı. Böylece doğrultucu kontağın da oluşturulmasıyla $\text{Au/SnO}_2/\text{n-Si}$ şeklinde MIS yapılar elde edildi. Soğuması için bir süre bekletilen kristal vakum ortamından çıkartılarak her bir dairecik (diyot) ortada kalacak şekilde, elmas kesici yardımıyla eşit dört parçaya bölündü. MIS yapının hazırlanış şeması Şekil 3.5' te verilmiştir.



Şekil 3.4. Doğrultucu kontak oluşturulurken kullanılan bakır maske



Şekil 3.5. Au/SnO₂/n-Si (MIS) yapının şematik gösterimi

3.3. Kullanılan Ölçüm Düzenekleri

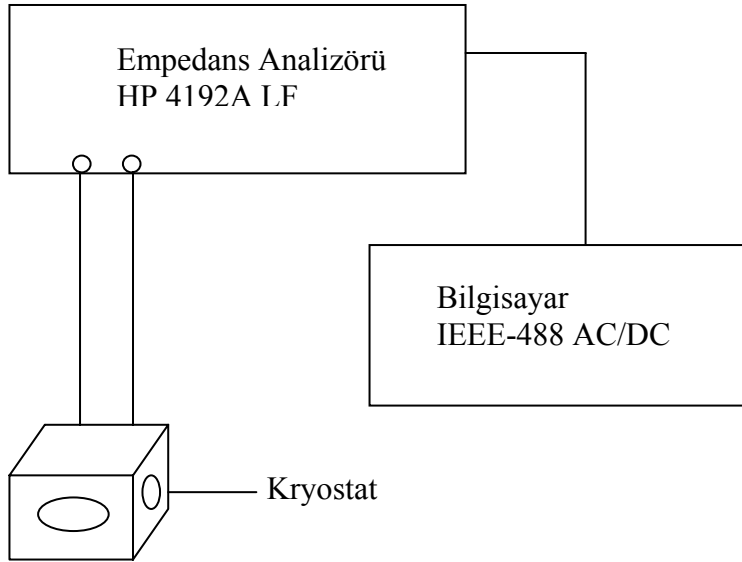
3.3.1. Oda sıcaklığında frekansa bağlı kapasitans-voltaj (C-V) ve iletkenlik voltaj (G/w-V) ölçümleri

Elektriksel karakterlerin ölçülmesi, Gazi Üniversitesi Fen-Edebiyat Fakültesi Starlab Yarıiletken Laboratuvarında yapıldı. Oda sıcaklığında gerçekleştirilen C-V ve G/w-V ölçümleri, 100 Hz-1 MHz frekans aralığında, HP 4192A LF empedans analizörü (5 Hz-13 MHz) ve 50 mV_{rms} test sinyali ile bilgisayar kontrollü olarak elde edilmiştir. Ölçümler ters ve doğru beslem altında, karanlık ortamda bilgisayar kontrollü alınmıştır. Ölçümler bilgisayara takılan bir IEEE-488 AC/DC çevirici kart yardımıyla kumanda edilerek gerçekleştirilmiştir. C-V ve G/w-V ölçümlerinin yapıldığı düzenek Şekil 3.6’te gösterilmektedir.

3.3.2. Sıcaklığa bağlı kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) ölçümleri

Sıcaklığa bağlı C-V ve G/w-V ölçümleri, HP 4192A LF empedans analizörü (5 Hz-13 MHz) ve 50 mV_{rms} test sinyali ile bilgisayar kontrollü olarak elde edilmiş, 100-400 K sıcaklık aralığında ve 100Hz-1 MHz frekans aralığında gerçekleştirilmiştir. Hazırlanan MIS yapı için, Janes vpf-475 kryostat içinde, yaklaşık 5×10^{-4} Torr basınç altında bakır tutucuda konumlandırılmış ve bilgisayar kontrollü olarak, hassasiyeti $\pm$

0.1 K olan Lakeshore model 321 Auto-tuning sıcaklık kontrol cihazı kullanılarak, ters ve doğru dc geriliminde ölçümler gerçekleştirilmiştir.



Şekil 3.6. Kapasitans-voltaj ve iletkenlik-voltaj ölçümleri için kullanılan düzenek

4. DENEYSEL SONUÇLAR

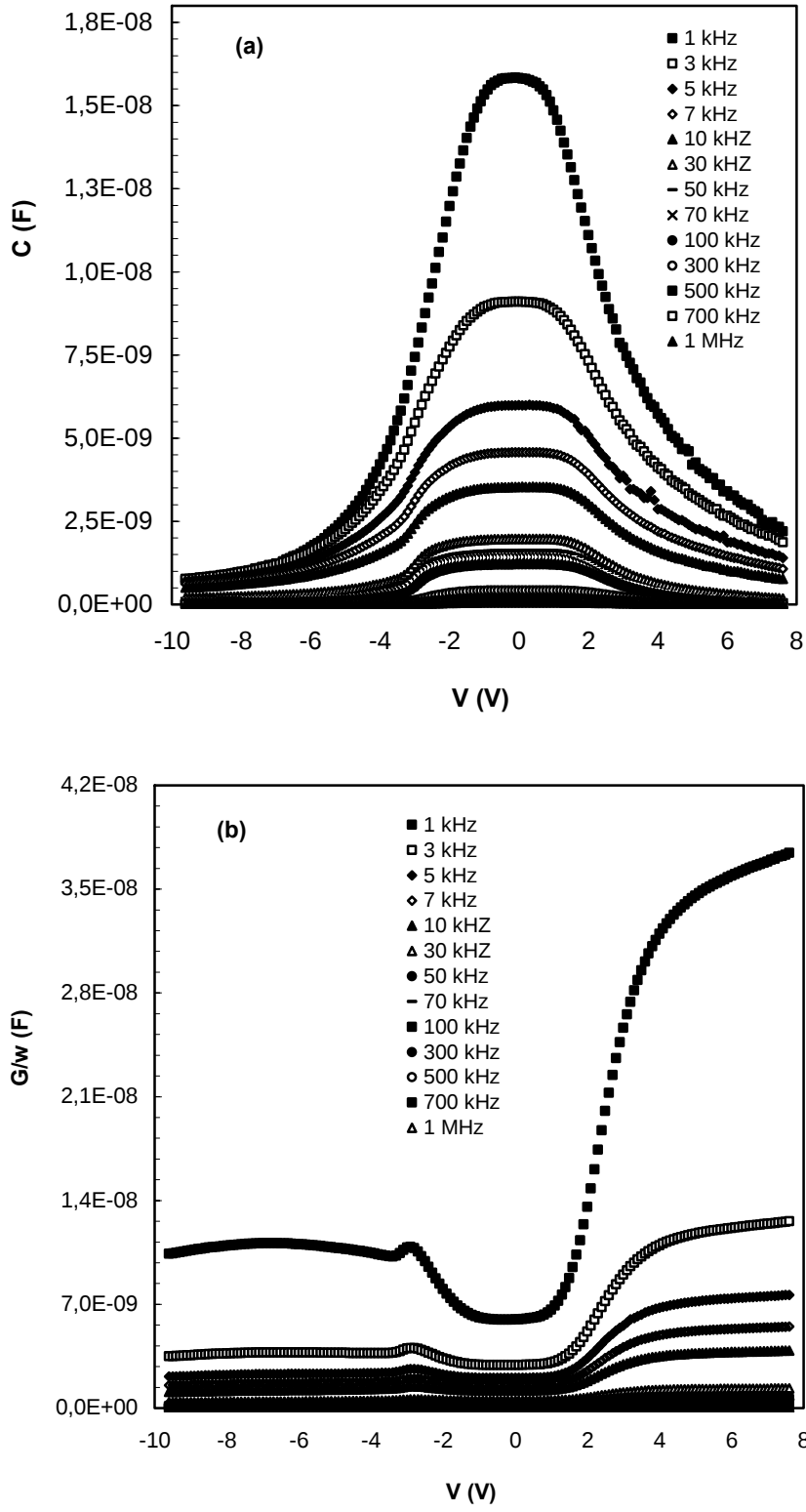
Hazırlanan Metal-yalıtkan-yarıiletken (MIS) yapının temel elektriksel özelliklerini belirlemek için oda sıcaklığında kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) ölçümleri frekansa bağlı olarak gerçekleştirildi. MIS yapının C-V ve G/w-V ölçümleri negatif gerilimden pozitif gerilime geniş bir aralıkta ölçüldü. Yani, C-V ve G/w-V eğrileri kuvvetli tersinim bölgesinden kuvvetli yığılım bölgesine kadar elde edildi. Kapasitans-voltaj ve iletkenlik-voltaj ölçümleri Hewlett Packard 4192A Düşük Frekans (LF) Empedans Analizmetre (5 Hz-13 MHz) ve bir IEEE-488 AC/DC çevirici kart yardımıyla bilgisayarda gerçekleştirildi.

Bu çalışmada Au/SnO₂/n-Si MIS yapının, oda sıcaklığında C-V ve G/w-V ölçümlerinin frekansa bağlı değişimi geniş bir aralıkta incelendi. Bu MIS yapının sıcaklığa bağlı değişimini incelemek için, C-V ve G/w-V ölçümleri 1 kHz, 10 kHz, 50 kHz, 100 kHz, 500 kHz ve 1 MHz frekans değerlerinde 100-400 K sıcaklık aralığında gerçekleştirildi. Deneysel C-V ve G/w-V ölçüm sonuçları kullanılarak yapının seri direnci ve arayüzey durum yoğunluğu frekansa bağlı olarak hesaplandı. Hem frekansa hem de sıcaklığa bağlı elde edilen sonuçların grafikleri aşağıda verildi.

4.1. Frekansa bağlı MIS yapının elektrik özellikleri

4.1.1. C-V ve G/w-V eğrileri

Au/SnO₂/n-Si MIS yapının kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) ölçümleri oda sıcaklığında frekansa (100 Hz-1 MHz) bağlı elde edildi. Ölçümler, MIS yapı dc gerilimi altındayken, genliği dc gerilimden çok küçük olan (50 mV) bir ac uyarma sinyali uygulanarak gerçekleştirildi. MIS yapının C-V ve G/w-V eğrileri Şekil 4.1'de verildi. Şekil 4.1.a'dan görüldüğü gibi kapasitans değeri kuvvetli tersinimden kuvvetli yığılım bölgesine doğru gittikçe artmakta ve yığılım ile tükenim bölgesinde kapasitans değeri artan frekansla azalmaktadır [2,24,25,30].



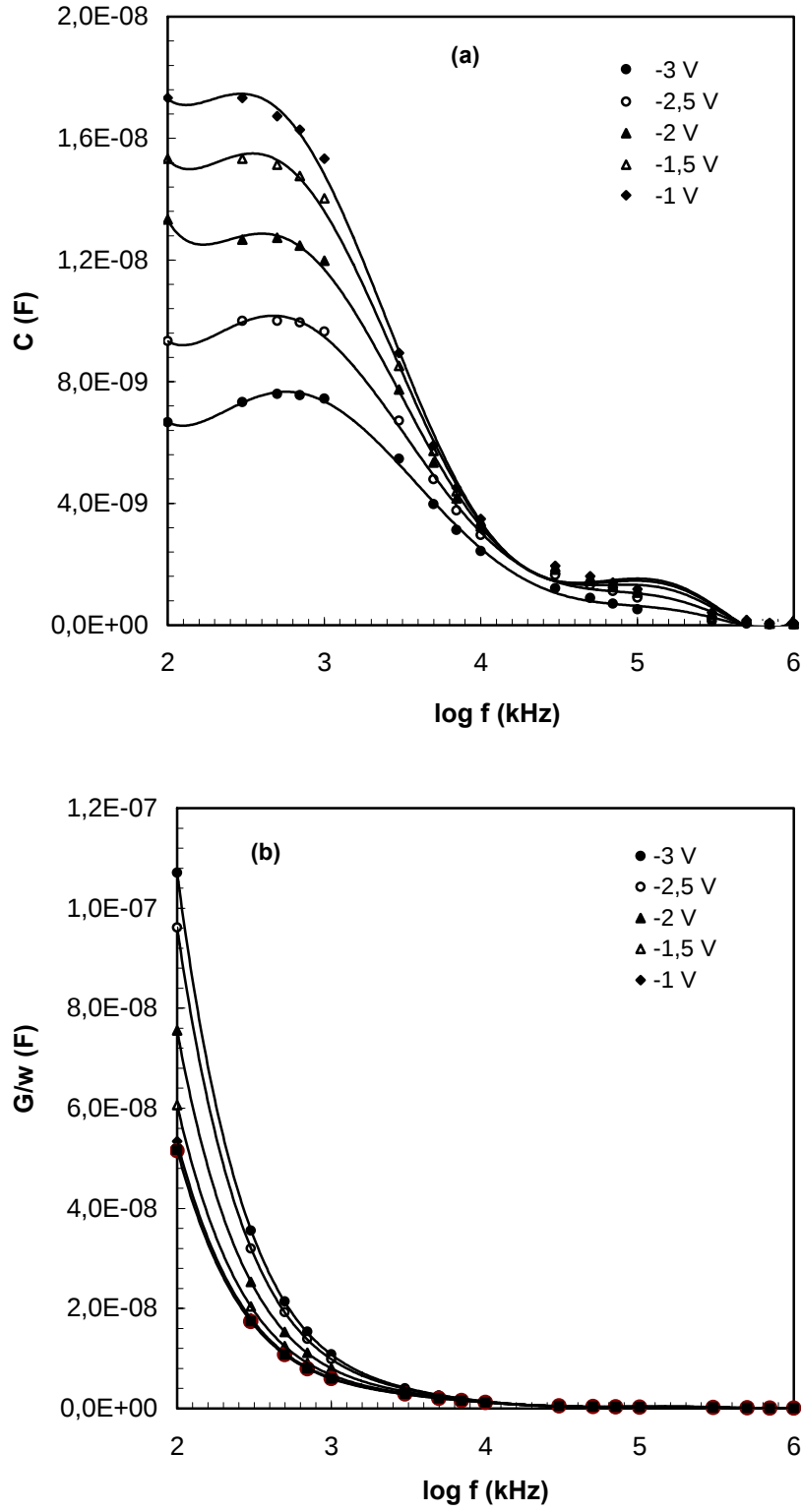
Şekil 4.1. MIS yapı için farklı frekanslarda çizilen a) C-V ve b) G/w-V eğrileri

Şekil 4.1.b'den görüldüğü gibi iletkenlik değeri C-V eğrilerine benzer şekilde frekansa bağıllık göstermektedir. Yani, G/w-V eğrilerinin değerleri artan frekansla azalmaktadır. Düşük frekanslardaki iletkenlik-voltaj eğrileri daha uzun zaman sabitine sahip olduklarından arayüzey durumlarını takip edebilmekte ve yüksek frekanslarda ise zaman sabiti küçük olduğundan takip edememektedir [2].

C-V ve G/w-V eğrileri tükenim bölgesinde bir pik vermektedir. Bu davranış arayüzey durumlarının yalıtkan-yarıiletken (SnO_2/Si) arayüzeyindeki özel bir dağılımına atfedilebilir [33,34]. Çünkü, yüksek frekans kapasitans-voltaj (C-V) eğrisinin sahip olduğu $1/w$ yaşam süresi, taşıyıcının yaşam süresi (τ) civarında yada daha küçükse arayüzey durumlarındaki taşıyıcı ac sinyali takip edemez. Bu nedenle yeteri kadar yüksek frekans ($\sim 1\text{MHz}$) bölgesinde arayüzey durumlarından dolayı kapasitansa gelen bir katkı yoktur ya da ihmal edilebilecek kadar küçüktür. Böylece kapasitansa, yüksek frekanslarda olduğu gibi arayüzey durumlarından dolayı bir katkı gelmez ve eğriler ideal duruma yaklaşırlar. Bu durum, arayüzey durumlarının yüksek frekanslarda ac sinyali takip edememesi olarak belirtilir [31-34].

Arayüzey durumlarının etkisinin hemen hemen hiç olmadığı, yüksek frekans C-V eğrilerinin, kuvvetli yığılma bölgesindeki maksimum değerlerine karşılık gelen kapasitans değeri (C_{ox}), yalıtkan tabakanın kapasitansıdır [35-37]. Kapasitansın bu maksimum değeri ($C = C_{\text{ox}} = \epsilon'A/d$), yalıtkan oksit tabakası için dielektrik sabitinin teorik değeri ($\epsilon'_{\text{SnO}_2} = 7\epsilon_0$) ve MIS alanı ($A = 7,85 \cdot 10^{-3} \text{ cm}^2$) kullanılarak metal ile yarıiletken arasında oluşturulan yalıtkan tabakasının kalınlığı hesaplandı.

Oda sıcaklığında farklı ters beslem gerilimleri için kapasitans ve iletkenliğin frekansa bağlı değişimini gösteren C-log f ve G/w-log f eğrileri sırasıyla Şekil 4.2'de verilmiştir. Şekil 4.2.a'da görüldüğü gibi, maksimum kapasitans değerleri her gerilim değerinde artan frekansla azalmaktadır. Bu sonuç C-V karakteristiklerinin frekansa kuvvetlice bağlı olduğunu göstermektedir.



Şekil 4.2. Farklı ters beslem gerilimleri için kapasitans ve iletkenliğin frekansa bağlı değişimini gösteren a) C - $\log f$ ve b) G/w - $\log f$ eğrileri

Benzer davranış Şekil 4.2.b’de verilen iletkenlik-frekans ($G/w\text{-log } f$) eğrilerinde de gözlenmektedir. Yani her iki durumda da düşük frekanslardaki kapasitans-voltaj veya iletkenlik-voltaj eğrileri daha uzun zaman sabitine sahip olduklarından arayüzey durumlarını takip edebilmekte ve yüksek frekanslarda ise zaman sabiti küçük olduğundan takip edemediğine bağlıdır [2].

4.1.2. Seri direnç değerlerinin frekans ve gerilime bağlı incelenmesi

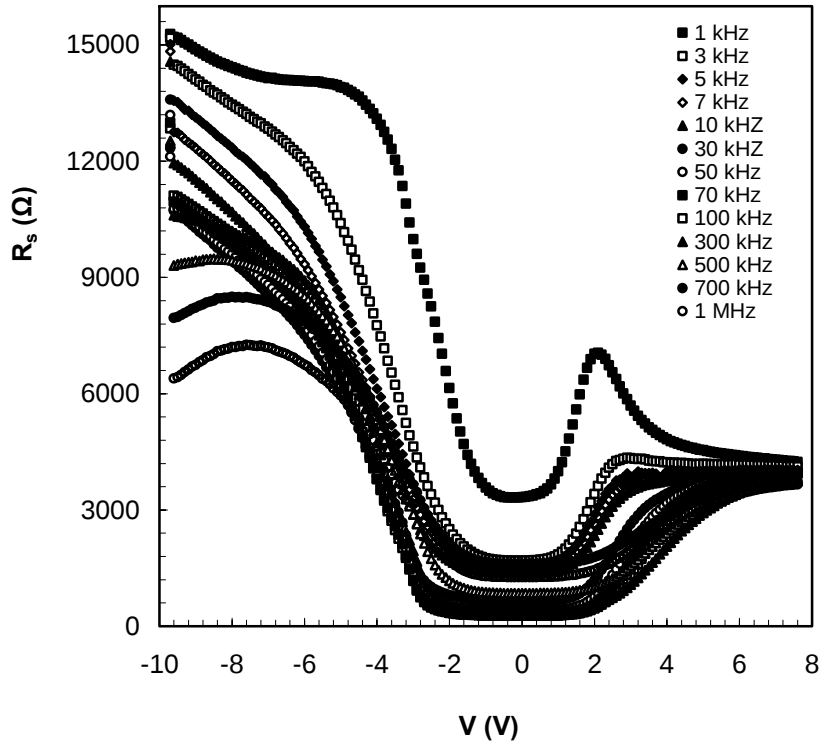
Au/SnO₂/n-Si MIS yapının, her voltaj değerine karşılık gelen kapasitans-voltaj (C-V) ve iletkenlik-voltaj ($G/w\text{-V}$) eğrilerinin kuvvetli yığılım bölgesindeki değerleri aşağıdaki eşitlikte yerine yazılarak her voltaj değeri için seri direnç (R_s) değerleri hesaplandı [30].

$$R_s = \frac{G_m}{(G_m^2 + C_m^2 \omega^2)} \quad (4.1)$$

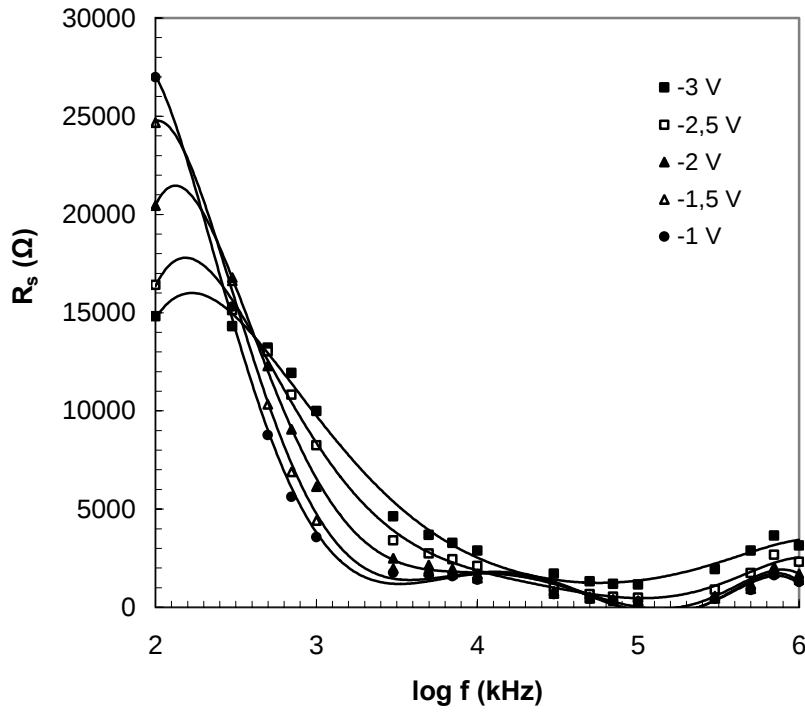
Burada C_m ve G_m sırasıyla kuvvetli yığılım bölgesinde ölçülen kapasitans ve iletkenlik değerleridir. Örneğin, 1 MHz için kuvvetli yığılım bölgesindeki (+1,5 V) $C_m=5,96 \times 10^{-11}$ F ve $G_m=9,24 \times 10^{-4}$ F değerleri için $R_s=1333,37 \, \Omega$ olarak elde edildi. Bir yarıiletken aygıtın (diyot v.b.) gerçek seri direnç değeri yeterince ileri pozitif gerilimde elde edilen değerdir. Çünkü yarıiletken aygıtın seri direnci ileri pozitif gerilimlerde gerçek değerine ve ters gerilimlerde sonsuza gider. MIS yapı için bulunan R_s değerlerinin voltaja bağlı değişimi Şekil 4.3’de verildi. Şekilden de görüldüğü gibi seri direnç, arayüzey durumlarının etkili olduğu doğru beslem bölgesinde kapasitans ve iletkenlik eğrilerine benzer şekilde bir pik vermekte ve bu pik artan frekansla yığılım bölgesine doğru kaymaktadır. Bu piklerin meydana geldiği gerilim bölgelerinde arayüzey durumlarının daha yoğun şekilde yerleşmiş olduğuna atfedilebilir [33-38].

Tüm frekanslar için kuvvetli yığılım bölgesinde hesaplanan ve farklı ters beslem gerilimleri için seri direnç değerlerinin frekansa bağlı değişimi Şekil 4.4’de verildi.

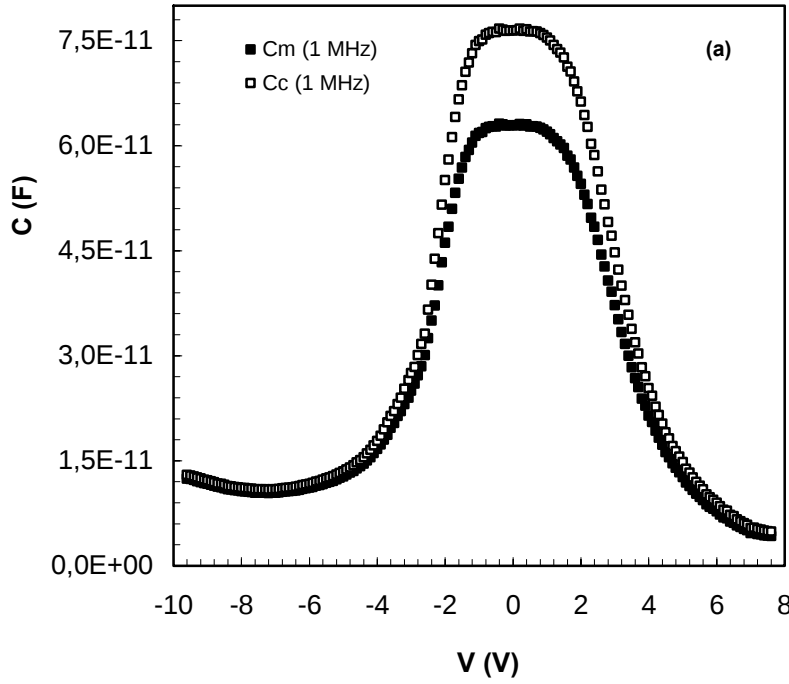
Şekilden görüldüğü gibi seri direnç değerleri her gerilim değerinde artan frekansla azalmakta ve düşük frekanslarda sabit hale gelmektedir [39,40]. Bu sonuç, arayüzey durumlarının düşük frekanslarda uygulanan ac sinyali tarafından takip edilebildiğini ve yüksek frekanslarda ise hiç takip edilemediğini göstermektedir. Ayrıca R_s -log f eğrileri yüksek frekanslarda bir pik vermektedir.



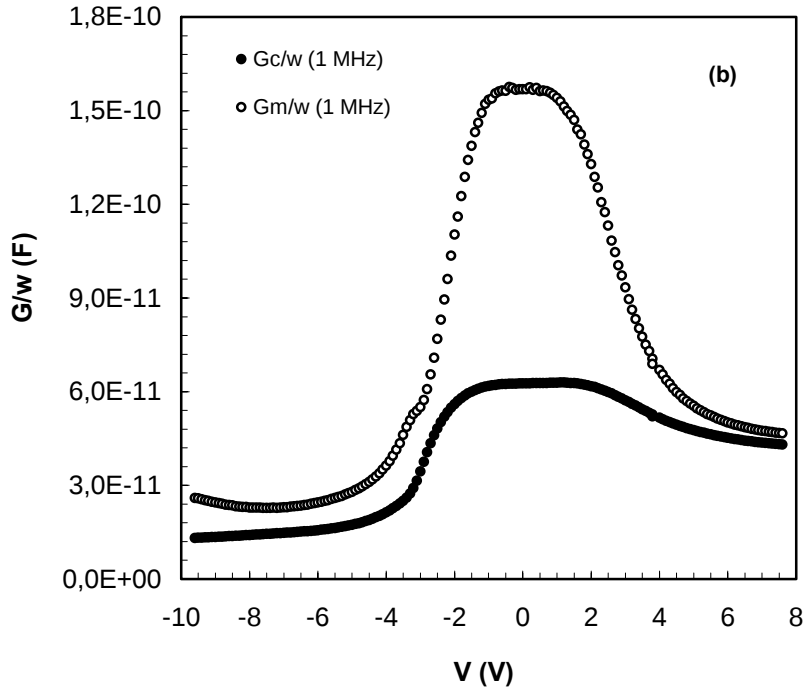
Şekil 4.3. Farklı frekanslar için seri direncin voltaja bağlı R_s -V eğrileri



Şekil 4.4. Farklı ters beslem gerilimleri için seri direncin frekansa bağlı değişimini gösteren R_s -log f eğrileri



Şekil 4.5. Yüksek frekans (1 MHz) için düzeltilmiş kapasitans ve iletkenlik eğrilerinin voltaja bağlı a) C-V ve b) G/w-V eğrileri

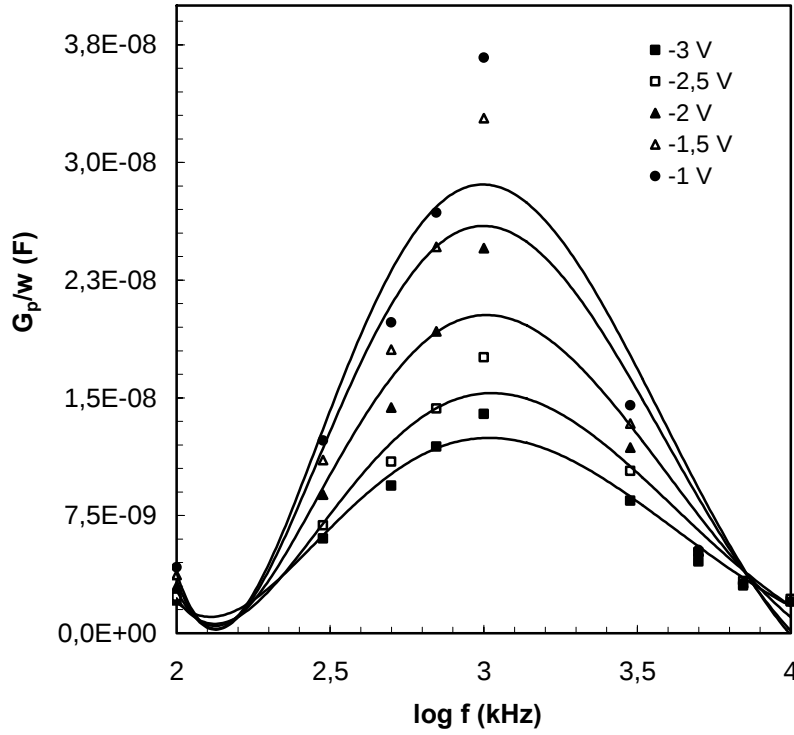


Şekil 4.5.(Devam) Yüksek frekans (1 MHz) için düzeltilmiş kapasitans ve iletkenlik eğrilerinin voltaja bağlı a) C-V ve b) G/w-V eğrileri

Şekil 4.5'den görüldüğü gibi özellikle yüksek frekanslarda ölçülen kapasitans (C_m) ve iletkenlik(G_m/w) değerleri hem tükenim hem de tersinim bölgesinde seri dirençten(R_s) oldukça etkilenmektedir. Bu yüzden, diyodun gerçek kapasitans ve iletkenliğini elde etmek için yüksek frekans kapasitans ölçümü sırasıyla Eş. 2.17.a ve Eş. 2.17.b kullanılarak seri direnç etkisi için doğru ve ters gerilim altında düzeltildi. Seri direnç etkisi için C-V ve G/w eğrileri düzeltildiği zaman Şekil 4.5.a ve Şekil 4.5.b'de görüldüğü gibi özellikle ters gerilim altında düzeltilmiş kapasitans (C_c) ve iletkenlik (G_c/w) değerleri değişmektedir.

4.1.3. Paralel iletkenlik-frekans (G_p/w -log f) eğrileri

Paralel iletkenlik G_p veya G_p/w , frekans parametre iken gerilimin fonksiyonu olarak ya da gerilim parametre iken frekansın fonksiyonu olarak farklı frekanslardaki C-V ve G/w-V ölçümlerinden elde edilebilir [20]. Farklı gerilim değerleri için MIS yapının paralel iletkenlik (G_p/w -log f) karakteristikleri Şekil 4.6'de verildi.



Şekil 4.6. Farklı ters beslem gerilimleri için paralel iletkenliğin frekansa bağlı değişimini gösteren G_p/w -log f eğrileri

Paralel iletkenlik, Şekil 4.1’de verilen C-V ve G/w-V eğrilerinden faydalanılarak aşağıdaki eşitlikten elde edildi [30,32].

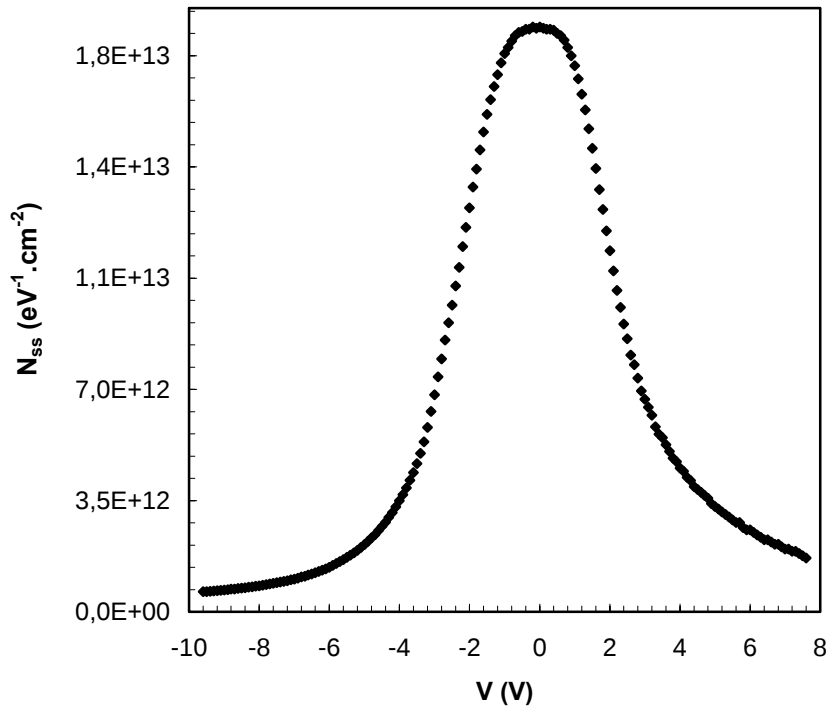
$$\frac{G_p}{\omega} = \frac{\omega G_m C_{ox}^2}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (4.2)$$

Burada C_m ve G_m , ölçülen kapasitans ve iletkenlik değerleridir. Şekil 4.6’de görüldüğü gibi G_p/w -log f eğrileri her gerilim değerinde bir pik vermektedir [26]. Bu piklerin genişliği ise yüzey potansiyellerin dalgalanmalarına atfedilebilir [18,41].

4.1.4. Arayüzey durum yoğunluğu

Au/SnO₂/n-Si MIS yapıda yalıtkan-yarıiletken arayüzeyinde arayüzey durumlarının büyüklüğü ve voltaja göre dağılım eğrisi düşük frekans (1 kHz) - yüksek frekans (1 MHz) (C_{LF} - C_{HF}) metoduna göre [27,33,35,42,43] aşağıdaki eşitlikten hesaplandı ve sonuçlar Şekil 4.7’da verildi.

$$N_{ss} = \frac{1}{qA} \left[\left(\frac{1}{C_{LF}} - \frac{1}{C_{OX}} \right)^{-1} - \left(\frac{1}{C_{HF}} - \frac{1}{C_{OX}} \right)^{-1} \right] \quad (4.3)$$



Şekil 4.7. Arayüzey durum yoğunluğunun voltaja bağlı değişim (N_{ss} -V) eğrisi

Literatüre göre $f \geq 500$ kHz için arayüzey durumları ac sinyali takip edemez ve $f \leq 100$ Hz’ de ise arayüzey durumlarının tümü a.c. sinyali takip edebilir. Bu nedenle düşük frekans olarak 1 kHz, yüksek frekans olarak da 1 MHz seçilmiştir. Şekilden de görüldüğü gibi arayüzey durum yoğunluklarının maksimum değeri yaklaşık 10^{13} eV⁻¹

cm^{-2} mertebesinde olup bir pikten geçmektedir. Yani arayüzey durumlarının yoğunluğu uygulanan gerilime bağlı olarak değişmektedir. Çünkü arayüzey durumları yalıtkan-yarıiletken arayüzeyinde özel bir dağılım profiline sahiptir. Bu arayüzey durumların mevcut olduğu bölgelerde, büyüklükleri ve yoğunlukları mertebesinde C-V veya G/w-V eğrileri bir pikten geçer.

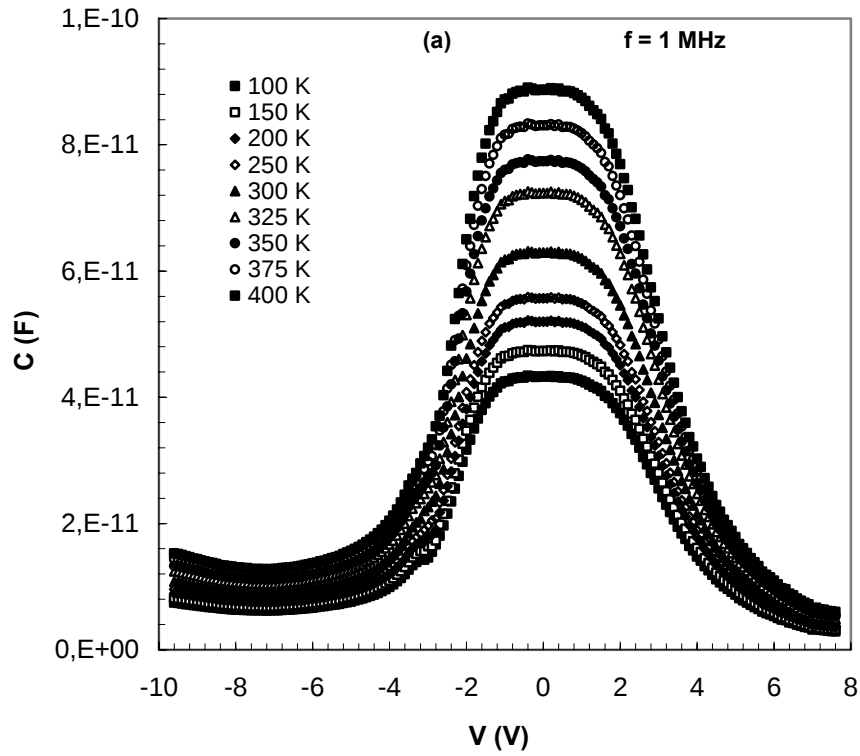
4.2. Sıcaklığa bağlı MIS yapının elektrik özellikleri

Au/SnO₂/n-Si yapının sıcaklığa bağlı kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) ölçümleri ac sinyali uygulanarak, 1 kHz, 10 kHz, 50 kHz, 100 kHz, 500 kHz ve 1 MHz frekans değerleri için 100-400 K sıcaklık aralığında gerçekleştirilmiştir. Sıcaklık ölçümleri, bakır tutuculu ısıçift ve hassasiyeti ± 0.1 K'dan daha iyi olan Lakeshore 321 Auto-tuning sıcaklık kontrolörü ile gerçekleştirilmiştir. MIS yapı için 1 MHz yüksek frekans değerinde ve 100 K-400 K sıcaklık aralığında ölçülen kapasitans-voltaj ve iletkenlik-voltaj eğrileri sırasıyla Şekil 4.8 ve Şekil 4.9'da verildi. Şekil 4.8 ve Şekil 4.9'dan görüldüğü gibi kapasitans ve iletkenlik değerleri tüm sıcaklıklar için artan sıcaklık ile artmaktadır.

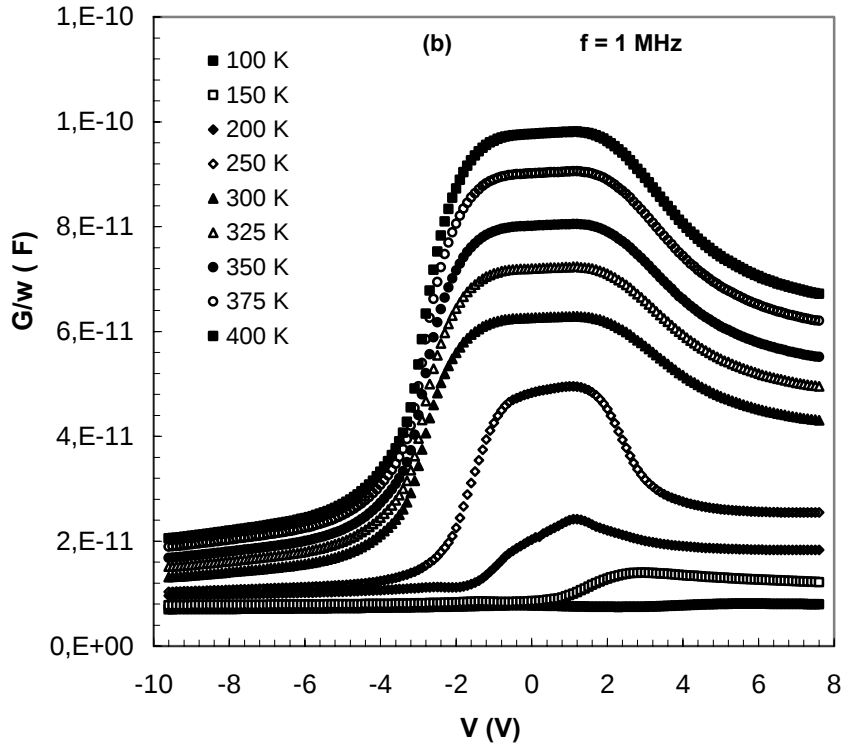
Kapasitans ve iletkenlik değerleri, her bir sıcaklık değeri için pik vermektedir. MIS yapılar için C-V grafiğinde maksimum pik değerinin varlığı, diğer araştırmacılar tarafından tespit edilmiş [12,20,44,45] ve sebebi arayüzey durumların moleküler yapılanması, yeniden sıralanma ve seri direnç etkisi olarak açıklanmıştır. Şekil 4.8 ve Şekil 4.9'dan görüldüğü gibi kapasitans ve iletkenlik yüksek sıcaklıklara karşı oldukça duyarlıdır. Bu durum yüksek sıcaklıklarda etkili olan arayüzey uzay yüklerinden kaynaklanabilir [20,44-46]. Buna ilave olarak, kapasitans ve iletkenlikte meydana gelen katkı, uzay yükü değerlerinin artmasından kaynaklanır.

Azalan frekansla kapasitans artar ve yarıiletken-yalıtkan arayüzeyinde homojen olmayan tabakanın kapasitans ile frekans dağılımının neden olduğu yalıtkan kapasitansı etkilenir. Bu frekansa bağımlılık arayüzey durumlarının düşük frekanslarda ac sinyali takip edebilmesinden dolayı hem C hem de G/w

değerlerinde ilave katkı meydana gelir. Ancak, yüksek frekanslarda ($f \geq 500$ kHz) arayüzey durumları ac sinyallerini takip edemez. Bu da arayüzey durumları kapasitansının, toplam kapasitansa katkısını dikkate alınamayacak kadar küçültür [45,47,48].

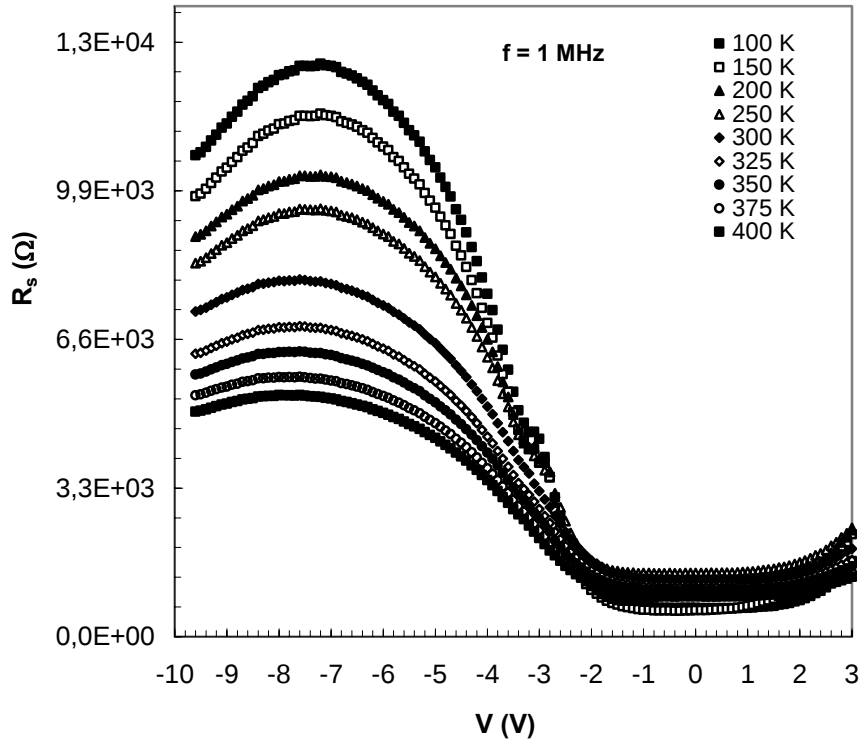


Şekil 4.8. MIS yapının 1 MHz frekansta, 100-400 K sıcaklık aralığında elde edilen
a) C-V b) G/w-V karakteristikleri



Şekil 4.8.(Devam) MIS yapının 1 MHz frekansta, 100-400 K sıcaklık aralığında elde edilen a) C-V b) G/w-V karakteristikleri

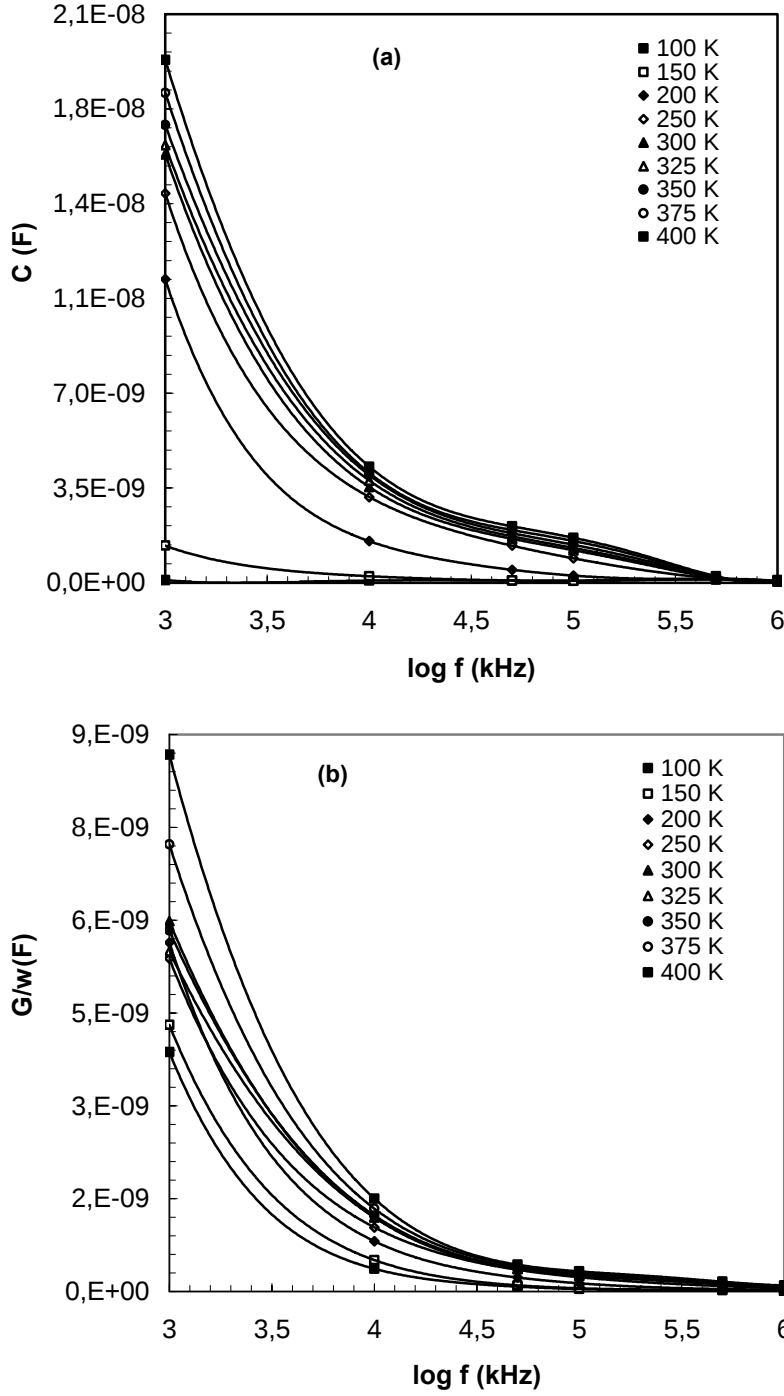
Şekil 4.9 MIS yapının seri direnç-voltaj eğrilerinin sıcaklık bağımlılığını göstermektedir. Seri direnç-voltaj eğrileri yaklaşık -7V civarında bir pik vermektedir. Bu pikin değeri artan sıcaklıkla azalmaktadır. Seri direnç hem uygulanan gerilime hem de sıcaklığa bağlı olarak bölgeden bölgeye (yığılım, tükenim ve tersinim) değişmektedir. Artan sıcaklıkla kapasitans ve kondüktansta meydana gelen artma hem arayüzey durumlarının sıcaklık (termal uyarma) bağımlılığıyla hem de seri direncin bu davranışıyla açıklanabilir.



Şekil 4.9. MIS yapının 1 MHz’de elde edilen R_s -V özelliklerinin sıcaklık bağımlılığı

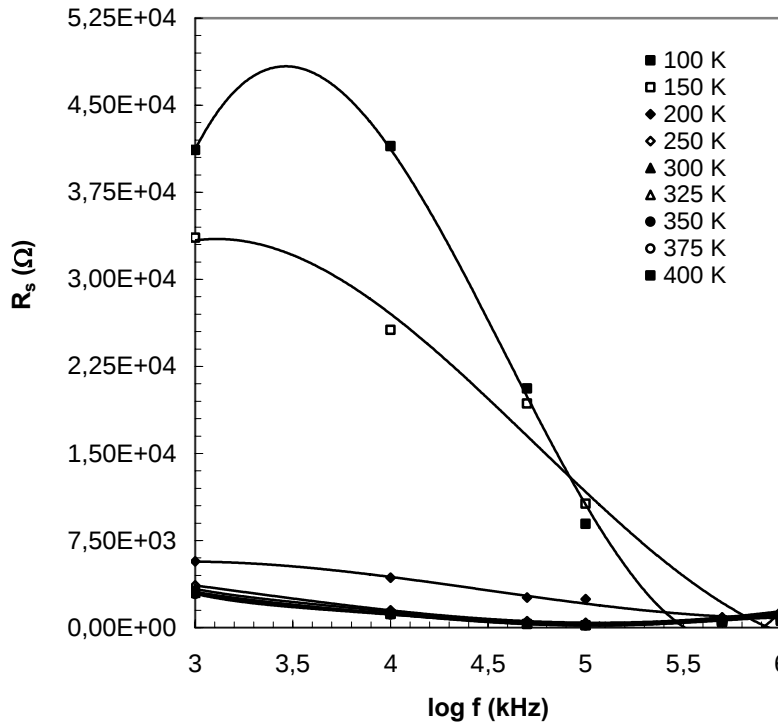
Şekil 6.10.a ve b sırasıyla MIS yapının farklı sıcaklıklar için tükenim bölgesindeki (0 V) kapasitans-frekans ve iletkenlik-frekans eğrilerini göstermektedir. Kapasitans ve iletkenlik hem frekansa hem de sıcaklığa karşı oldukça duyarlıdır. Hem frekans hem de sıcaklık duyarlılığı özellikle yüksek sıcaklıklarda daha belirgindir. Düşük sıcaklıklarda ise her bir frekans için hem C ve hem de G/w değerleri hemen hemen sıcaklıktan bağımsız hale gelmekte olup sabit bir değere sahip olmaktadır. C ve G/w değerleri artan sıcaklıkla artarken, artan frekansla azalmaktadır. Yarıiletken/yalıtkan arayüzeyindeki homojen olmayan bir tabakanın kapasitansı, oksit kapasitansı ile birlikte bir frekans dağılımına sebep olur. Çünkü düşük frekanslarda, arayüzey durumları ac sinyal frekansını takip edebilirler ve dolayısıyla frekansa bağlı olarak ilave bir kapasitans oluştururlar. Yüksek frekanslarda ise arayüzey durumlarının ac sinyali takip edememesinden dolayı, bu durum arayüzey durum kapasitansını toplam kapasitans yanında ihmal edilebilecek kadar azaltır [26,49-52]. Sıcaklık artarken, termal enerjileri artan çoğunluk taşıyıcılar ve arayüzey

durumları kapasitans ve iletkenlikte bir artışa sebep olmaktadır. Bu durumda C ve G/w artarken MIS yapının seri direncinin artan sıcaklıkla düşmesi beklenir.



Şekil 4.10. MIS yapısının farklı sıcaklıklardaki a) C - $\log f$ ve b) G/w - $\log f$ eğrileri

Şekil 4.11 MIS yapının seri direncinin farklı sıcaklıklardaki frekans bağımlılığını göstermektedir. Seri direnç hem frekans değişimine hem de sıcaklık değişimine karşı hassasiyet göstermektedir. MIS yapının seri direnci artan sıcaklıkla azalmaktadır. Artan sıcaklıkla hem yarıiletkendeki çoğunluk taşıyıcıların hem de arayüzey durumlarının iletme katkısının dolayı iletkenliğin artması seri direncin artan sıcaklıkla azalmasına sebep olmaktadır. Düşük sıcaklıklarda ki frekans dağılımı yüksek sıcaklıklara göre daha belirgindir. Bu durum arayüzey durumları üzerinde düşük sıcaklıklarda frekansın, yüksek sıcaklıklarda ise termal uyarmanın yani sıcaklığın daha etkili bir mekanizma olduğunu göstermektedir.



Şekil 4.11. MIS yapısının seri direncinin (R_s) farklı sıcaklıklardaki frekans bağımlılığı

5. SONUÇ VE TARTIŞMA

Bu çalışmada hazırlanan Au/SnO₂/n-Si (MIS) yapıların elektriksel özelliklerini incelemek amacıyla kapasitans-voltaj (C-V) ve iletkenlik-voltaj (G/w-V) ölçümleri 100 Hz-1 MHz frekans ve 100-400 K sıcaklık aralığında gerçekleştirilmiştir. Tüm ölçümler geniş bir voltaj aralığında, hem oda sıcaklığı hem de farklı sıcaklıklarda farklı frekanslar için elde edildi. Yapılan bu ölçümlerden MIS yapının ait seri direnç (R_s), arayüzey durum yoğunluğu (N_{ss}), paralel iletkenlik (G_p/w) gibi elektriksel parametreleri hesaplanmıştır. Elde edilen sonuçlar göstermiştir ki, MIS yapının elektrik karakteristikleri frekans ve sıcaklığa kuvvetli bir bağımlılık göstermektedir.

Hazırlanan MIS yapının farklı frekanslarda elde edilen C-V ve G/w-V değerleri artan frekansla azalmaktadır. Bu eğrilerde gözlenen pik ve yarımaların hem frekansa hem de uygulanan dc gerilime bağıllık göstermesinin sebebi arayüzey durumlarına atfedildi. Düşük frekans bölgelerinde, arayüzey durumları ac sinyali takip edebildiğinden dolayı C-V ve G/w-V değerlerine ilave bir katkı gelmektedir. Artan frekansla arayüzey durumlarının bu katkıları azalmakta ve yaklaşık $f \geq 500$ kHz' den sonra bu etki hemen hemen ortadan kalkmaktadır. Dolayısıyla numunenin gerçek elektriksel parametrelerini hesaplamak için C-V ve G/w-V ölçümlerinin yüksek frekanslarda ($f \geq 500$ kHz) yapılması daha güvenilir olacaktır. C-V ve G/w-V eğrilerinde görülen yarımaların oluşmasında, hem uygulanan gerilimle yarıiletken yüzeyinde meydana gelen yığılma, tükenim, tersinim bölgelerindeki fiziksel olaylar hem de arayüzey durumları etkilidir. Çünkü arayüzey durumları metal-yarıiletken arayüzeyindeki yasak enerji aralığına dağılmış özel bir dağılıma sahiptirler.

Farklı ters beslem gerilimleri için kapasitans ve iletkenliğin frekansa bağlı değişimini gösteren C-f ve G/w-f eğrilerinden görüldüğü gibi, kapasitans ve iletkenlik değerleri her gerilim değerinde artan frekansla sistematik bir şekilde azalmaktadır. Bu sonuç C-V ve G/w-V karakteristiklerinin frekansa kuvvetlice bağlı olduğunu göstermektedir.

Hazırlanan MIS yapının C-V ve G/w-V ölçümlerinin kuvvetli yığılım bölgesindeki sonuçları kullanılarak elde edilen seri direnç değerlerinin gerilim ve frekansa bağlı eğrilerinden görüldüğü gibi gerilime bağlı seri direnç değerleri her frekansta bir pik değerinden geçmekte ve artan frekanslarda bu pik sola doğru kaymaktadır. Bu sonuç arayüzey durumlarının yasak enerji aralığında özel bir dağılıma sahip ve yeteri kadar büyük mertebede olduğunu göstermektedir. Tüm frekanslar için kuvvetli yığılım bölgesinde hesaplanan seri direnç değerlerinin her gerilim değerinde artan frekansla azaldığı ve dolayısıyla seri direncin frekansa bağlı olduğu gözlemlendi.

Gerçek MIS kapasitans ve iletkenlik veya düzeltilmiş kapasitans (C_c) ve iletkenlik (G_c/w)'i elde etmek için, doğru ve ters beslem altında ölçülen hem C-V ve hem de (G/w) eğrileri seri direnç için düzeltildi. Seri direncin etkisi için düzeltilmiş kapasitans ve iletkenlik eğrileri özellikle ters beslem altında artan voltajla artmakta ve 0 volt civarında bir pik vermektedir. Oysa mevcut literatürün çoğunda bu R_s etkisi pek dikkate alınmamakta ve dolayısıyla ölçüm sonuçlarının doğruluğu ve güvenilirliği azalmaktadır.

MIS yapı için elde edilen paralel iletkenlik($G_p/w-f$) karakteristikleri her gerilim değerinde bir pik vermektedir. Bu piklerin genişliği ise yüzey potansiyellerin dalgalanmalarına atfedilebilir.

Düşük frekans(C_{LF})-yüksek frekans(C_{HF}) tekniğiyle hesaplanan arayüzey durumlarının voltaja bağlı dağılım grafiği verilmiştir. Yaklaşık 0 volt civarında grafik keskin bir pik vermektedir. Bu bize arayüzey durumlarının 0 volt civarında yoğunlaştıklarını göstermektedir. Yaklaşık $10^{13} \text{ eV}^{-1}\text{cm}^{-2}$ civarında bir yoğunluğa sahip arayüzey durumları MIS yapının bir çok fiziksel karakteristiğini önemli ölçüde etkilemektedir.

Hazırlanan MIS yapının oda sıcaklığında frekans bağımlılığı incelendikten sonra bu yapının 100K-400 K aralığında sıcaklık bağımlılığı incelendi. Farklı sıcaklık ve frekanslar için ölçülen kapasitans ve iletkenlik değerleri tüm sıcaklıklar için artan

sıcaklık ile artmaktadır. Her bir sıcaklık değeri için kapasitans ve iletkenlik eğrileri 0 volt civarında bir maksimuma sahip olup bir pik vermektedir. Ayrıca, tüm sıcaklıklar için artan frekans ile kapasitans ve iletkenlik değerleri azalmaktadır. Düşük frekans bölgesine doğru kapasitans ve iletkenlikte artma, düşük frekanslarda etkili olan ve arayüzey uzay yüklerinden kaynaklanmaktadır.

MIS yapının sıcaklığa bağlı seri direnç-voltaj eğrileri yaklaşık -7V civarında bir pik vermektedir. Bu pikin değeri artan sıcaklıkla azalmaktadır. Seri direnç hem uygulanan gerilime hem de sıcaklığa bağlı olarak bölgeden bölgeye (yığılma, tükenim ve tersinim) değişmektedir. Artan sıcaklıkla kapasitans ve kondüktansta meydana gelen artma hem arayüzey durumlarının sıcaklık (termal uyarma) bağımlılığıyla hem de seri direncin bu davranışıyla açıklanabilir.

Hazırlanan MIS yapı için yapılan tüm deneysel ölçümler ve hesaplamalar göstermiştir ki bu ve benzeri kontak yapısına sahip aygıtlar için arayüzey durumlarının etkisi azımsanamayacak kadar büyüktür. Hiçbir zaman %100 saflıkta bir malzeme ve arayüzey durumsuz kontak oluşturulamayacağından bu tür aygıtlar seçilirken kullanım alanına göre özellikleri belirlenerek, arayüzey durumlarının burada incelenen voltaj, frekans ve sıcaklığa bağıllığı göz önünde bulundurulmalıdır. Aksi takdirde elde edilen sonuçların doğruluğundan ve güvenilirliğinden emin olunamaz. Ayrıca, bir MIS yapının elektriksel özelliklerini oldukça etkileyen diğer iki parametre olan yalıtkan oksit tabakası ve seri direncin birkaç farklı yöntemle doğru olarak belirlenmesinde büyük yarar vardır. Çünkü örnek numuneler hazırlanırken pratikte hiçbir zaman seri direnci sıfır yapmak mümkün değildir. Ayrıca, gerek doğal olarak gerekse yapay olarak oluşturulan yalıtkan tabaka her zaman homojen yapılamayabilir ve dolayısıyla yalıtkan tabaka kalınlığı bölgeden bölgeye farklılık gösterebilir.

KAYNAKLAR

1. Rhoderick, E. H. and Williams R. H., “Metal-Semiconductor Contacts 2nd ed.”, **Oxford University Press**, Oxford, 257-264 (1988).
2. Fonash, S. J., “The role of the interfacial Layer in Metal - Semiconductor Solar Cells”, **J. Appl. Phys.**, 46: 1286-1289 (1975).
3. Tung, R.T., “Electron transport at metal-semiconductor interfaces:General theory **Phys. Rev. B.**, 45: 13509 (1992).
4. Rhoderick, E.H., “Metal-Semiconductor Contacts”, **IEE PROC.**, 29(1): 1-14 (1982).
5. Jarzebski, Z., “Oxide Semiconductors”, **Pergammon**, New York, 300-306 (1973).
6. Berger, L.I., “Semiconductor Materials”, **CRC Press**, New York, 145-152 (1997).
7. Milnes, A.G., Feucht D.L., “Heterojunction and Metal-Semiconductor Junctions” **Academic Press**, New York and London, 156-200 (1972).
8. Crowell, C.R., Sze, S.M., “Current Transport in Metal-Semiconductor Barriers”, **Solid State Electron.**, 9: 1035-1040 (1966).
9. Yücedağ, İ., “Metal-yalıtkan-yarıiletken (MIS) yapılar da elektrik ve dielektrik özelliklerinin sıcaklık ve frekansa bağılı incelenmesi”, Doktora Tezi, **Gazi Üniversitesi Fen Bilimleri Enstitüsü**, Ankara, 1-28 (2007).
10. Yu, A.Y.C., Snow, E.H., “Surface Effects on Metal-Silicon Contacts“, **J. Appl. Phys.**, 39: 3008- 3014 (1968).
11. Card, H.C., Rhoderick, E.H., “Studies of tunnel MOS diodes I. Interface effects in silicon Schottky diodes”, **J.Phys.D: Appl. Phys.**, 4: 1589-1601 (1971).
12. Sze, S. M., “Physics of Semiconductor Devices 2nd ed.”, **John Wiley & Sons**, New York, 362-390 (1981).
13. Altındal, Ş., Karadeniz, S., Tuğluoğlu N., Tataroğlu, A., “The role of interface states and series resistance on the I-V and C-V characteristics in Al/SnO₂/ p-Si Schottky diodes”, **Solid State Electron.**, 47(10): 1847-1854 (2003).
14. Jarzebski, Z. M., “Physical properties of SnO₂ materials: 1. Preparation and defect structure”, **J. Electrochem. Soc.**, 123(7): 199-205 (1976).

15. Maudes, J. S. and Rodriguez, T., "Sprayed SnO₂ films: Growth mechanism and film structure characterization", ***Thin Solid Films***, 69(2): 183-189 (1980).
16. Neamen, D. A., "Semiconductor Physics and Devices 2nd ed.", **Mc Graw-Hill**, New York, 420-450, 517-523 (1997).
17. Grove, A. S., "Physics and Technology of Semiconductor Devices", **John Wiley & Sons**, New York, 91-106, 334-357 (1967).
18. Cooke, M. J., "Semiconductor Devices", **Prentice Hall**, New York, 294-308 (1990).
19. Ghandhi, S. K., "VLSI Fabrication Principles", **John Wiley & Sons**, New York, 401-405 (1983).
20. Nicollian, E. H. and Brews, J. R., "MOS Physics and Technology", **John Wiley & Sons**, New York, 40-175, 222-226, 423-439 (1982).
21. Schroder, D. K., "Semiconductor Material and Device Characterization 2nd ed.", **John Wiley & Sons**, New York, 337-379 (1998).
22. Hofstein, S. R. and Warfield, G., "Physical limitations on the frequency response of a semiconductor surface inversion layer", ***Solid-State Electronics***, 8(3): 321-341 (1965).
23. Altındal, Ş., "Al-SiO_x-pSi aygıtların ve güneş pillerinin elektriksel karakteristikleri.", Doktora Tezi, **Gazi Üniversitesi Fen Bilimleri Enstitüsü**, Ankara, 52-74 (1993).
24. Ulrich, B. and Kuchar, F., "Capacitance-voltage measurements on a p-type InSb metal/insulator/semiconductor structure with Si₃N₄ as the insulator", ***Thin Solid Films***, 168(2): 157-168 (1989).
25. Haddara, S. H. and El-Sayed, M., "Conductance technique in MOSFETs: study of interface trap properties in the depletion and weak inversion regimes", ***Solid-State Electron.***, 31(8): 1289-1298 (1988).
26. Nicollian, E. H. and Goetzberger, A., "MOS conductance technique for measuring surface states parameters", ***Appl. Phys. Lett.***, 7: 216-219 (1965).
27. Goetzberger, A., Klausmann, E. and Schulz, M. J., "Interface states on semiconductor/insulator surfaces", ***CRC Critical Reviews in Solid State Sciences***, 6(1): 226-233 (1976).
28. Sharma, B.L., "Metal-Semiconductor Contacts Schottky Barrier Junctions and Their Applications", **Plenum Press**, New York, 113-118 (1984).

29. Tataroğlu, A., “MOS yapılarda temel fiziksel parametrelerin frekans ve radyasyon miktarına bağlı incelenmesi”, Doktora Tezi, **Gazi Üniversitesi Fen Bilimleri Enstitüsü**, Ankara, 67-77 (2004).
30. Crowell, C.R. and Sze, S. M.,”Surface states and barrier height of metal semiconductor systems”, **J. Appl. Phys.**, 36: 3212-3220 (1965).
31. Larin, F., “Radiation Effects in Semiconductor Devices”, **John Wiley & Sons**, New York, 8-16 (1968).
32. Ishikawa, Y., Kosugi, M. et al., “Capacitance-voltage study of single-crystalline Si dots on ultrathin buried SiO₂ formed by nanometer-scale local oxidation”, **Thin Solid Films**, 369: 69-72 (2000).
33. Kuhn M., “A quasi-static technique for MOS C-V and surface state measurements” **Solid State Electron.**, 13(6): 873-885 (1970).
34. Castagne, R. and Vapaille, A., “Description of the SiO₂-Si interface properties by means of very low frequency MOS capacitance measurements”, **Surface Science**, 28(1): 157-193 (1971).
35. Rhoderick, E.H., “Metal-Semiconductor Contacts”, **IEE PROC.**, 29 (1): 1-14 (1982).
36. Sah, C. H., “Origin of interface states and oxide charges generated by ionizing radiation”, **IEEE Trans. Nucl. Sci.**, Ns-23(6): 1563-1568 (1976).
37. Şahin B., Çetin H., Ayyıldız E., “The effect of series resistance on capacitance–voltage characteristics of Schottky barrier diodes”, **Solid-State Comm.**, 135(8): 490-495 (2005).
38. H. Kanbur, Ş. Altındal, A. Tataroğlu, “The effect of interface states, excess capacitance and series resistance in the Al/SiO₂/p-Si Schottky diodes” **Appl. Surf. Sci.**, 252(5): 1732-1738 (2005).
39. Hung, K. K. and Cheng, Y. C., “Determination of Si-SiO₂ interface trap properties of p-MOS structures with very thin oxides by conductance measurement”, **Appl. Surf. Sci.**, 30: 114-119 (1987).
40. Chattopadhyay P., Raychaudhuri B., “New technique for the determination of series resistance of Schottky barrier diodes” **Solid State Electron.**, 35(7): 1023-1024 (1992).
41. Singh, R. J. and Srivastava, R. S., “Investigations of interface-state density in Si MOS structures”, **Solid State Electron.**, 25(3): 227-232 (1982).

42. Tataroğlu B., Altındal Ş., Tataroğlu A., “The C–V–f and G/ω–V–f characteristics of Al/SiO₂/p-Si (MIS) structures”, **Microelectron. Eng.**, 83(10): 2021-2026 (2006).
43. Kelberlau, U. and Kassing, R., “Theory of nonequilibrium properties of MIS capacitors including charge exchange of interface states with both bands” **Solid State Electron.**, 22(1): 37-45 (1979).
44. Cova P., Singh A., Masut R.A., “A self-consistent technique for the analysis of the temperature dependence of current–voltage and capacitance–voltage characteristics of a tunnel metal-insulator-semiconductor structure” **J. f Appl. Phys.**, 15(82): 5217–5226 (1997).
45. Tataroğlu A., Altındal Ş., Bülbül M.M. “Temperature and frequency dependent electrical and dielectric properties of Al/SiO₂/p-Si (MOS) structure”, **Microelectron. Eng.**, 81: 140-149 (2005).
46. Prabakar, K., Narayandass, S. K., Mangalaraj, D., “Dielectric studies on Cd_{0.4}Zn_{0.6}Te thin films” **Mater. Chem. and Phys.**, 78(3): 809-815 (2003).
47. Akkal B, Benamara Z, Gruzza B, Bideux L., “Characterization of interface states at Au/InSb/InP(100) Schottky barrier diodes as a function of frequency”, **Vacuum**, 57(2): 219-228 (2000).
48. Ng, K.K., Card, H.C., “Image force effect on the short wavelenght (UV) photoresponse of silicon Schottky barriers”, **J. Appl. Phys.**, 51: 2153-2158 (1980).
49. Altındal, Ş., Tataroglu, A., Dökme, İ., “Density of interface states, excess capacitance and series resistance in the metal-insulator-semiconductor (MIS) solar cells”, **Solar Energy Mater. Solar Cells**, 85: 345 (2005).
50. Maeda, K., “Energy level broadening of defects causing nonideality in nearly ideal Si Schottky barriers”, **Appl.Surf.Sci.**, 237: 165 (2004).
51. Bülbül M.M., Zeyrek S., Altındal Ş. and Yüzer H., “On the profile of temperature dependent series resistance in Al/Si₃N₄/p-Si (MIS) Schottky diodes” **Microelectron. Eng.**, 83(3): 577-581 (2006).
52. Yücedağ İ., Altındal Ş., Tataroğlu A., “On the profile of frequency dependent series resistance and dielectric constant in MIS structure”, **Microelectron. Eng.**, 84(1): 180-186 (2007).

ÖZGEÇMİŞ

Kişisel Bilgiler

Soyadı, adı : KİRAZOĞLU, Faruk
Uyruğu : T.C.
Doğum tarihi ve yeri : 07.10.1971 Siverek/ŞANLIURFA
Medeni hali : Evli
Telefon : 0 (505) 385 10 28
e-mail : farukkirazoglu@hotmail.com.

Eğitim

Derece	Eğitim Birimi	Mezuniyet tarihi
Lisans	İnönü Üniversitesi/ Fizik Bölümü	1993
Lise	Dört Yol Deneme Lisesi (Dört Yol/Hatay)	1988

İş Deneyimi

Yıl	Yer	Görev
1994-	M.E.B.	Fizik Öğretmeni

Yabancı Dil

İngilizce